

### 概述

DS2746 可为成本敏感应用提供系统侧电池电量监测。通过 2 线接口将电压、双向电流及累积电流测量数据提供给主处理机。失调偏置和失调消隐特性可以极大的提高库仑计的精度。另外，DS2746 有两个辅助 A/D 输入，可用于采样电池包识别电阻、热敏电阻或其他电压源。转换结果是一个与电源电压成比例的小数，这可以消灭与电源有关的误差。DS2746 通过 V<sub>OUT</sub> 引脚使能电阻分压器，使之仅在进行测量时工作，以减小测量电路的总功耗。当系统不活动时，低功耗休眠模式可以减少电流消耗，同时保持库仑计数。纤小的 3mm × 3mm TDFN 封装仅占用 9mm<sup>2</sup> PCB 空间。

### 应用

- 2.5G/3G 无线手机
- PDA/智能电话
- 数码相机与摄像机
- 手持计算机与终端设备

### 特性

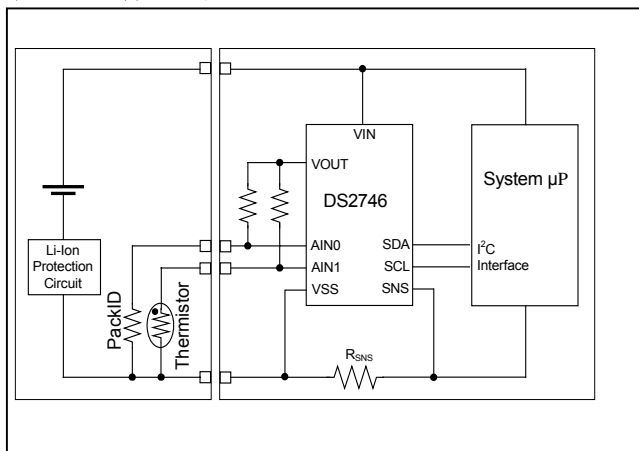
- 14 位双向电流检测
  - ±51.2mV 动态范围时，LSB 为 6.25μV
  - ±3.4A 动态范围(R<sub>SNS</sub> = 15mΩ)时，LSB 为 416.7μA
- 电流累积寄存器分辨率
  - 409.6mVh 范围时，LSB 为 6.25μVhr
  - 27.31Ah 范围时，LSB 为 417μAhr
- 11 位电池电压检测
  - 0V 至 4.997V 输入电压时，LSB 为 2.44mV
  - 3.6V 输入时精度为±10mV
- 2 个 11 位 Aux 输入电压测量
  - 比例输入可消除电源带来的误差
  - V<sub>OUT</sub> 驱动分压器，可降低功耗
  - ±8 LSB 精度
- 低功耗
  - 工作电流：典型值 70μA，最大值 100μA
  - 休眠电流：典型值 1μA，最大值 3μA

### 订购信息

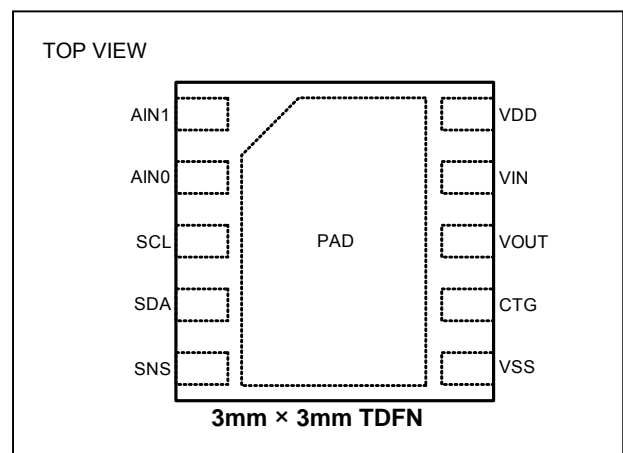
PART	TEMP RANGE	PIN-PACKAGE
DS2746G+	-20°C to +70°C	10-Pin 3mm×3mm TDFN
DS2746G+T&R	-20°C to +70°C	DS2746G+ in Tape-and-Reel

+ 表示无铅封装。

### 典型工作电路



### 引脚配置



注：该器件的一些修订资料可能与已经发布的勘误表有所不同。任何器件有可能通过不同的销售途径同时提供多个版本。器件勘误表的信息可以从网站：<http://www.maxim-ic.com.cn/errata> 下载。

**ABSOLUTE MAXIMUM RATINGS**

Voltage Range on Any Pin Relative to Ground  
 Operating Temperature Range  
 Storage Temperature Range  
 Soldering Temperature

-0.3V to +6V  
 -40°C to +85°C  
 -55°C to +125°C  
 See IPC/JEDECJ-STD-020A

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to the absolute maximum rating conditions for extended periods may affect device reliability.*

**RECOMMENDED DC OPERATING CONDITIONS**

( $V_{DD} = 2.5V$  to  $5.5V$ ,  $T_A = -20^\circ C$  to  $+70^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	$V_{DD}$	(Note 1)	+2.5		+5.5	V
Data I/O Pins	SCL, SDA	(Note 1)	-0.3		+5.5	V
Programmable I/O Pin	PIO	(Note 1)	-0.3		+5.5	V
$V_{IN}$ , AIN0, AIN1 Pin	$V_{IN}$ , AIN0, AIN1	(Note 1)	-0.3		$V_{DD} + 0.3$	V

**DC ELECTRICAL CHARACTERISTICS**

( $V_{DD} = 2.5V$  to  $4.5V$ ,  $T_A = -20^\circ C$  to  $+70^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Active Current	$I_{ACTIVE}$			70	100	$\mu A$
		$V_{DD} = 5.5V$			105	
Sleep-Mode Current	$I_{SLEEP}$	$V_{DD} = 2.0V$ , SCL, SDA = $V_{SS}$		0.5	1.0	$\mu A$
		SCL, SDA = $V_{SS}$		1	3	
Current Resolution	$I_{LSB}$			6.25		$\mu V$
Current Full-Scale Magnitude	$I_{FS}$	(Note 1)		$\pm 51.2$		mV
Current Offset	$I_{OERR}$	(Note 2)	- 12.5		+ 12.5	$\mu V$
Current Gain Error	$I_{GERR}$	(Note 11)	- 1.5		+1.5	% of reading
Timebase Accuracy	$t_{ERR}$	$V_{DD} = 3.6V$ at $+25^\circ C$	- 1		+ 1	%
		$T_A = 0^\circ C$ to $+70^\circ C$	- 2		+ 2	
		$T_A = -20^\circ C$ to $+70^\circ C$	- 3		+ 3	
Voltage Error	$V_{GERR}$	$V_{DD} = V_{IN} = 3.6V$	- 10		+ 10	mV
			- 20		+ 20	
Input Resistance $V_{IN}$ , AIN0, AIN1	$R_{IN}$		15			$M\Omega$
AIN0, AIN1 Error	$AIN_{GERR}$	(Note 10)	- 8		+ 8	LSB
$V_{OUT}$ Output Drive		$I_O = 1mA$		$V_{DD} - 0.1$		V
$V_{OUT}$ Precharge Time	$t_{PRE}$	$V_{ODIS}$ bit = 0	13.3		14.2	ms
Input Logic High: SCL, SDA	$V_{IH}$	(Note 1)	1.5			V
Input Logic Low: SCL, SDA	$V_{IL}$	(Note 1)			0.6	V
Output Logic Low: SDA	$V_{OL}$	$I_{OL} = 4mA$ , (Note 1)			0.4	V
Pulldown Current: SCL, SDA	$I_{PD}$	$V_{DD} = 4.2V$ , $V_{PIN} = 0.4V$		0.2		$\mu A$

Input Capacitance: SCL, SDA	$C_{BUS}$		50	pF
Bus Low Timeout	$t_{SLEEP}$	(Note 3)	1.5 2.2	S

## DC ELECTRICAL CHARACTERISTICS: 2-WIRE INTERFACE

( $V_{DD} = 2.5V$  to  $5.5V$ ,  $T_A = -20^{\circ}C$  to  $+70^{\circ}C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	$f_{SCL}$	(Note 4)	0		400	KHz
Bus Free Time Between a STOP and START Condition	$t_{BUF}$		1.3			$\mu s$
Hold Time (Repeated) START Condition	$t_{HD:STA}$	(Note 5)	0.6			$\mu s$
Low Period of SCL Clock	$t_{LOW}$		1.3			$\mu s$
High Period of SCL Clock	$t_{HIGH}$		0.6			$\mu s$
Setup Time for a Repeated START Condition	$t_{SU:STA}$		0.6			$\mu s$
Data Hold Time	$t_{HD:DAT}$	(Notes 6, 7)	0		0.9	$\mu s$
Data Setup Time	$t_{SU:DAT}$	(Note 6)	100			ns
Rise Time of Both SDA and SCL Signals	$t_R$		$20 + 0.1C_B$		300	ns
Fall Time of Both SDA and SCL Signals	$t_F$		$20 + 0.1C_B$		300	ns
Setup Time for STOP Condition	$t_{SU:STO}$		0.6			$\mu s$
Spike Pulse Widths Suppressed by Input Filter	$t_{SP}$	(Note 8)	0		50	ns
Capacitive Load for Each Bus Line	$C_B$	(Note 9)			400	pF
SCL, SDA Input Capacitance	$C_{BIN}$				60	pF

**Note 1:** All voltages are referenced to  $V_{SS}$ .

**Note 2:** Offset specified after auto-calibration cycle and Current Offset Bias register = 0x00.

**Note 3:** The DS2746 enters the sleep mode 1.5s to 2.2s after ( SCL <  $V_{IL}$  ) AND ( SDA <  $V_{IL}$  ).

**Note 4:** Timing must be fast enough to prevent the DS2746 from entering sleep mode due to bus low for period >  $t_{SLEEP}$ .

**Note 5:**  $f_{SCL}$  must meet the minimum clock low time plus the rise/fall times.

**Note 6:** The maximum  $t_{HD:DAT}$  has only to be met if the device does not stretch the LOW period ( $t_{LOW}$ ) of the SCL signal.

**Note 7:** This device internally provides a hold time of at least 100ns for the SDA signal (referred to the  $V_{IHmin}$  of the SCL signal) to bridge the undefined region of the falling edge of SCL.

**Note 8:** Filters on SDA and SCL suppress noise spikes at the input buffers and delay the sampling instant.

**Note 9:**  $C_b$  – total capacitance of one bus line in pF.

**Note 10:** The  $A_{IN_{GERR}}$  spec is only valid when this equation is satisfied:  $(V_{AINX} + 2V_{OUT}) \leq (11.6V - (T_A - 25^{\circ}C)10mV/^{\circ}C)$ . See Figure 1.

**Note 11:** Accuracy specification valid for  $V_{SS} - SNS \geq \pm 2.5mV$ , below which offset error is dominant.

图 1. AIN<sub>GERR</sub> 精度的有效范围

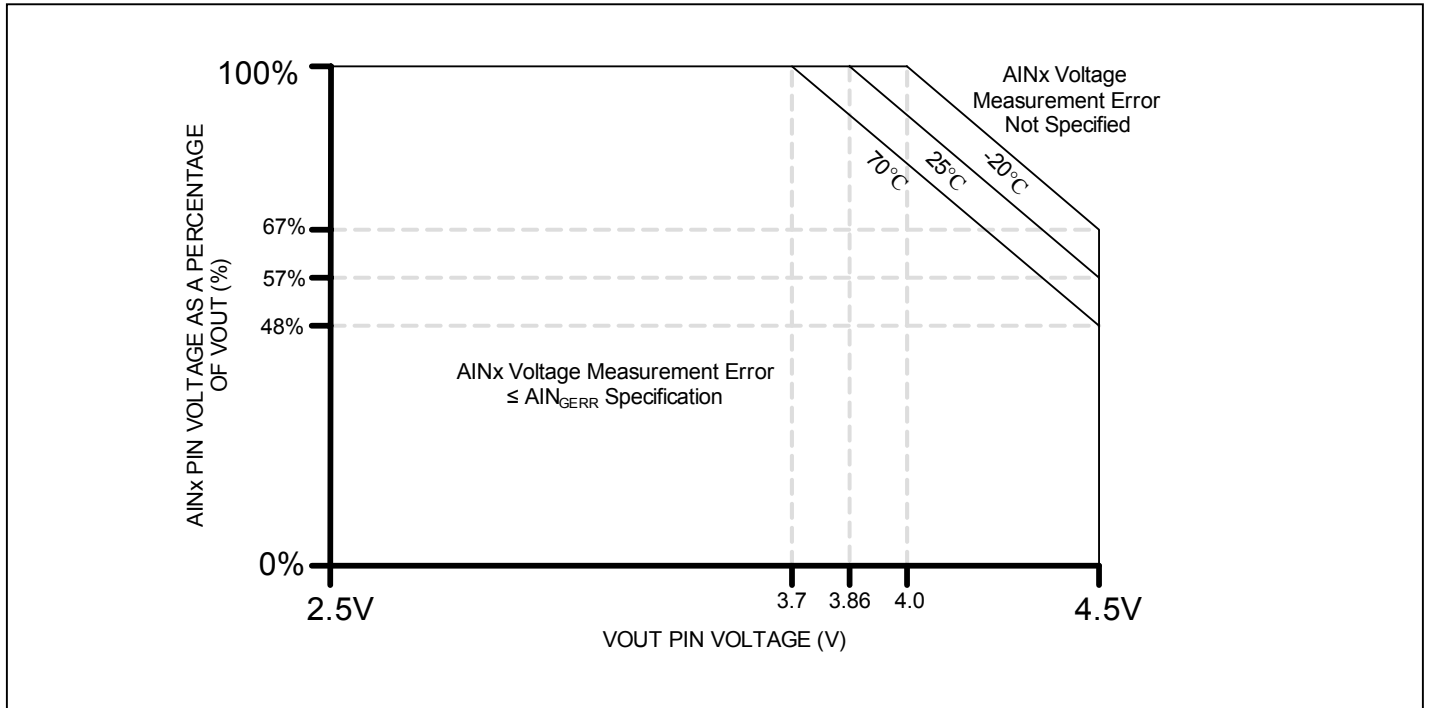
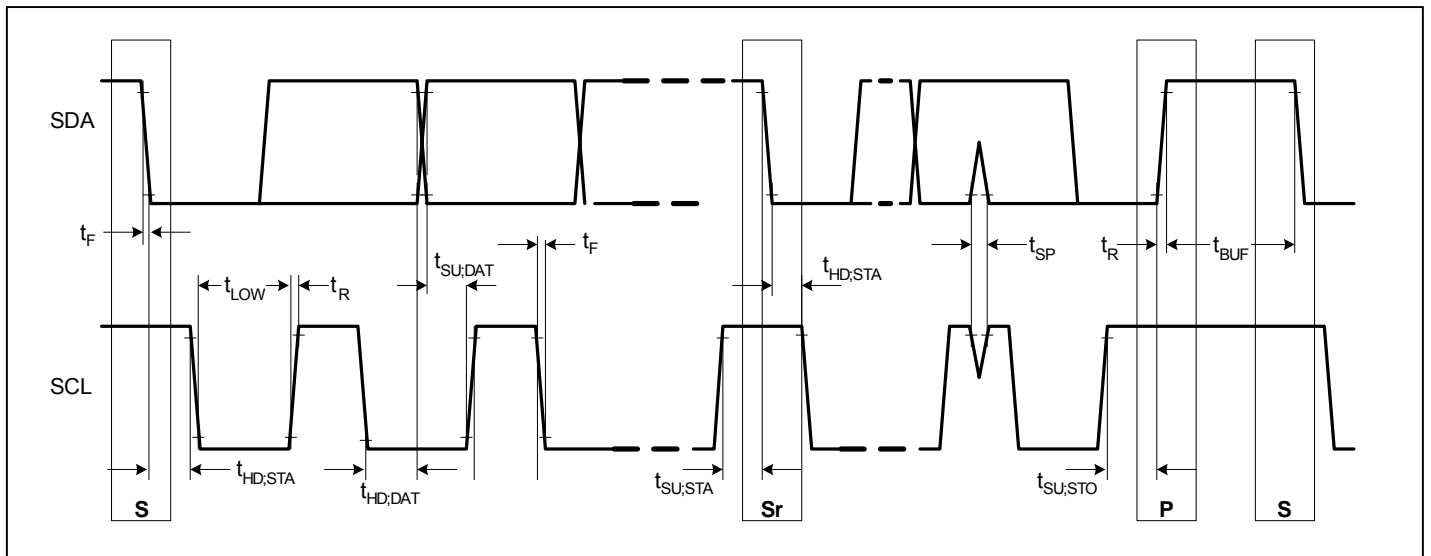


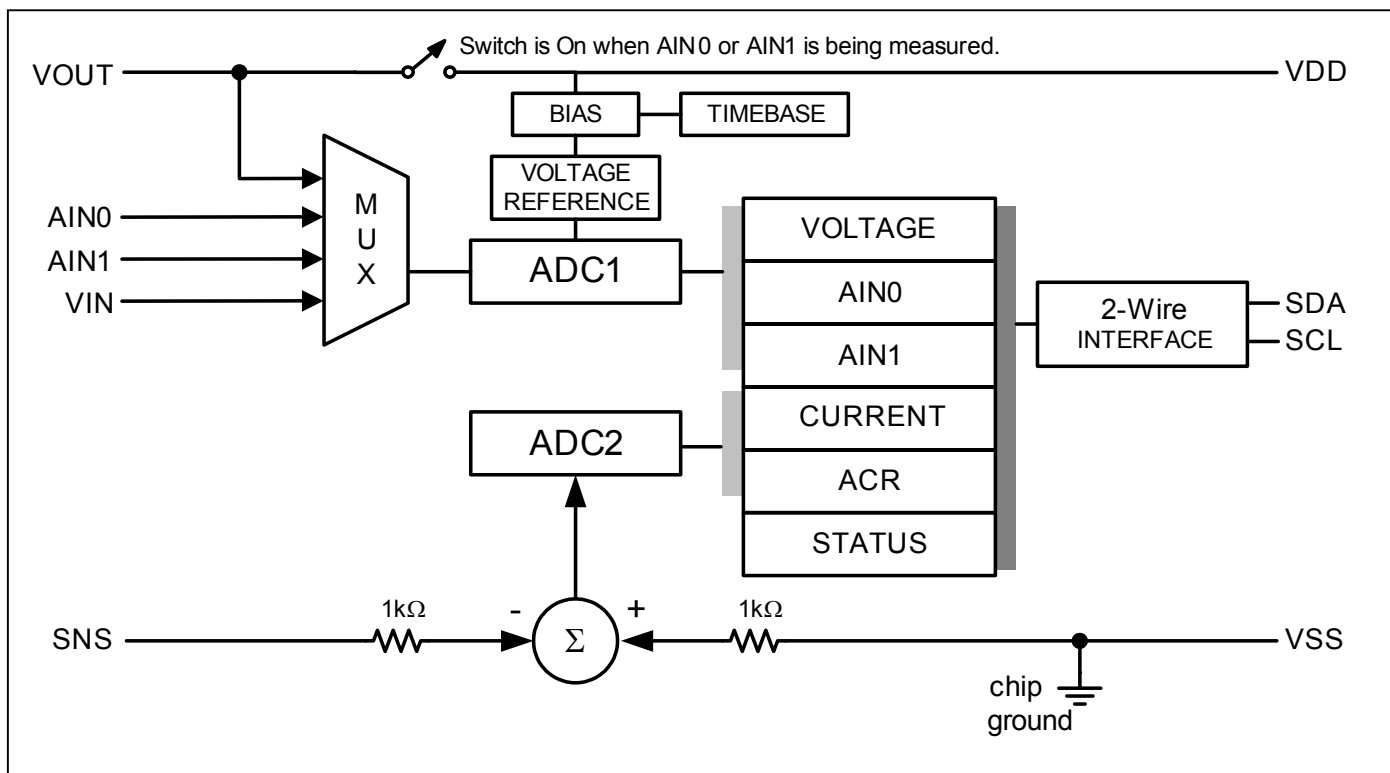
图 2. 2 线 总线时序图



## 引脚说明

引脚	名称	功能
1	AIN1	<b>Aux 电压输入 1。</b>
2	AIN0	<b>Aux 电压输入 0。</b>
3	SCL	串行时钟输入，2 线时钟输入。该引脚具有典型 0.2 $\mu$ A 的下拉电流，用于检测断路情况。
4	SDA	串行数据输入/输出。开漏 2 线数据线。该引脚具有典型 0.2 $\mu$ A 的下拉电流，用于检测断路情况。
5	SNS	电流检测输入。连接到检测电阻的手持机侧。
6	V <sub>SS</sub>	设备地。连接到检测电阻的电池侧。
7	CTG	接地。连接到检测电阻的电池侧
8	V <sub>OUT</sub>	电压输出。为 Aux 输入电压测量分压器提供电源。连接到电阻分压器的高边。
9	V <sub>IN</sub>	电池电压输入。通过该引脚测量电池包的电压。
10	V <sub>DD</sub>	电源输入。范围 2.5V 至 5.5V。通过一个退耦网络连接到系统电源。
PAD	PAD	裸露焊盘。接 V <sub>SS</sub> 。

图 3. 结构框图



### 详细说明

DS2746 可工作于活动模式，监测电池电压、系统电流以及辅助输入；当系统空闲时，工作于低功耗休眠模式以保存能量。活动模式下，DS2746 持续测量外部检测电阻上的电流。每次电流测量结果的符号和大小都保存在一个两字节电流寄存器中。失调偏置和失调消隐功能有助于消除电流 A/D 带来的失调误差，提高测量精度。每次电流测量结果都累加至累积电流寄存器(ACR)，以累计流入和流出电池的所有电荷总和。

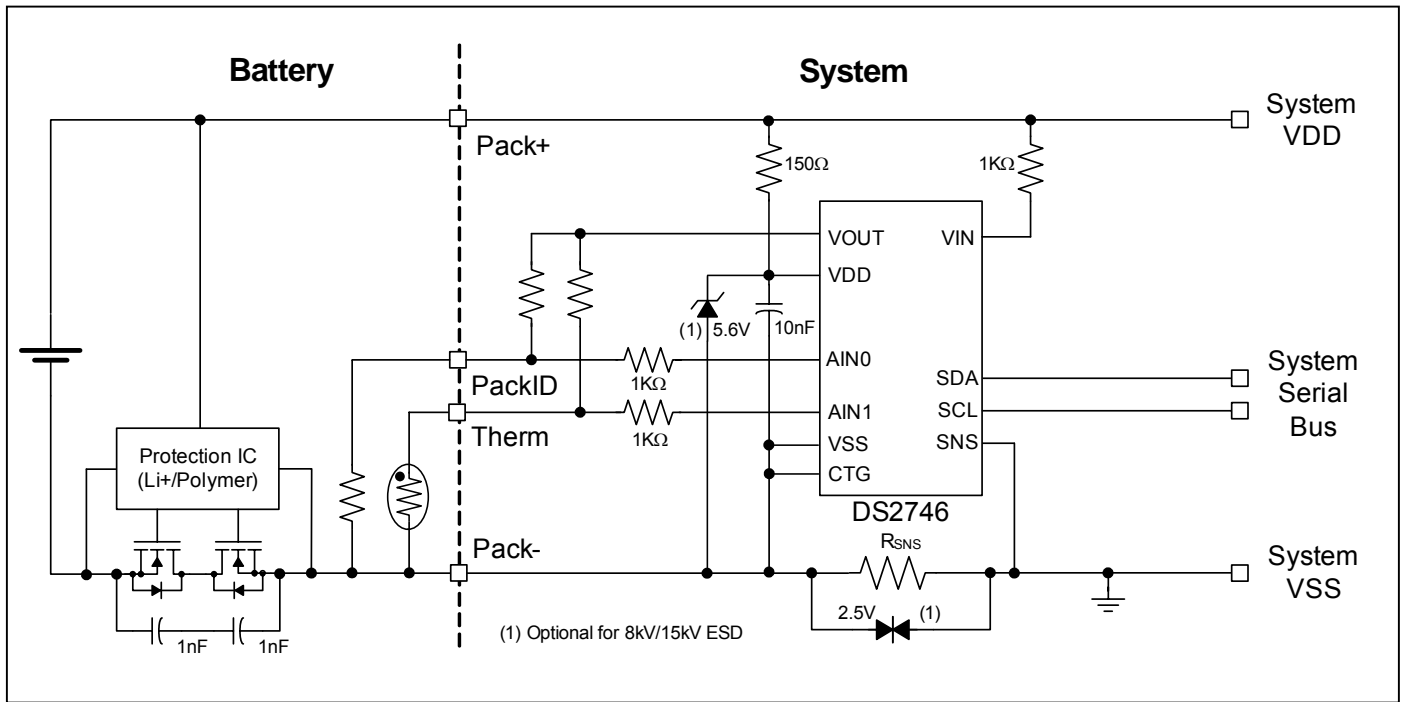
DS2746 有两个辅助输入，允许通过电阻分压器进行电压采样。可用于测量电池包内的热敏电阻或 ID 电阻。 $V_{OUT}$  输出为电阻分压网络提供上拉电压。对辅助输入的测量完成以后 DS2746 关闭  $V_{OUT}$ ，以降低测量系统功耗。未使用辅助输入时，可通过软件禁止  $V_{OUT}$ ，以进一步降低功耗。

专用的电压 A/D 测量电池和辅助输入的电压。输入端的多路复用器可以分别在  $V_{IN}$ 、AIN0 和 AIN1 之间按顺序切换 A/D 的输入信号。内部基准用于测量  $V_{IN}$  电压。AIN0 和 AIN1 的测量值为相对于  $V_{OUT}$  的百分数。对辅助输入的比例测量可防止电源噪声影响读数精度。

DS2746 可以直接用于典型应用情况下并提供精确的电量测量，或与 FuelPack™ 算法一起构成一个完整且精确的解决方案，用于估算较宽温度范围和各种工作条件下的剩余电量。

通过 2 线接口，DS2746 允许主机系统对状态/配置寄存器和测量寄存器进行读/写访问。如果休眠模式被使能，将两根接口线拉低可以强制 DS2746 进入低功耗休眠模式，此时 A/D 停止测量，并且 ACR 寄存器的值保持不变。

图 4. 应用实例



## 电源模式

DS2746 有两种电源模式：活动模式和休眠模式。在活动模式下，DS2746 作为一个高精度电池监视器，可以持续监视电压、辅助输入、电流和累积电流测量值，并不断更新测量寄存器的结果。同时允许对所有寄存器进行读写访问。在休眠模式下，DS2746 工作在低功耗状态，无测量活动。

满足以下条件时，DS2746 从 SLEEP 模式切换为 ACTIVE 模式：

$$(SCL > V_{IH}) \text{ 或 } (SDA > V_{IH})$$

满足以下条件时，DS2746 从 ACTIVE 模式切换为 SLEEP 模式：

$$SMOD = 1 \text{ 并且 } [(SCL < V_{IL}) \text{ 和 } (SDA < V_{IL})], t_{SLEEP}$$

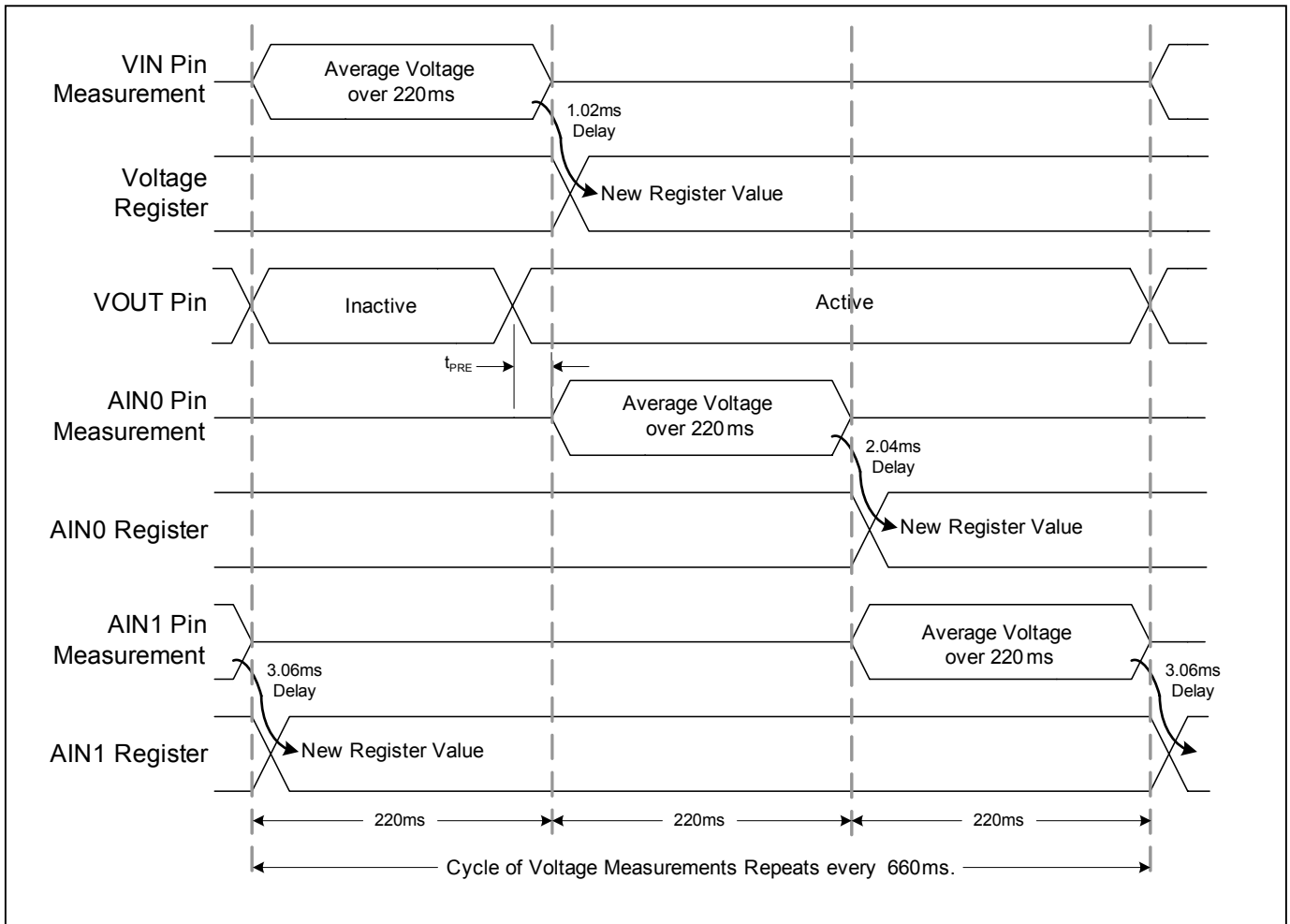
**警告：**如果  $SMOD = 1$ ，当电池充电时，SCL 和 SDA 需要上拉电阻，以保证 DS2746 从 SLEEP 转为 ACTIVE 模式。如果总线没有上拉，DS2746 保持在 SLEEP 状态，不能累积充电电流。

## 测量步骤

DS2746 使用独立的 A/D 转换器进行电压和电流测量。每个 A/D 转换器的运行完全独立于其它转换器，以允许同时进行电压和电流测量。电流测量结果具有 13 位分辨率，外加一个符号位。每 878ms，电流寄存器都要用该时段内的平均值更新一次。

所有电压测量结果都具有 11 位分辨率，外加一个符号位。DS2746 以  $V_{IN}$ 、AIN0、AIN1 的顺序持续测量电压。每路输入电压的测量时间需要 220ms，一个完整的电压测量过程需要 660ms 才能完成。在开始测量 AIN0 之前  $V_{OUT}$  即被使能，以获得一定的预先充电时间  $t_{PRE}$ 。在整个 AIN0 和 AIN1 测量过程中，只要清除  $V_{ODIS}$  位 ( $V_{OUT}$  禁止位)， $V_{OUT}$  引脚便被使能。详见图 5。

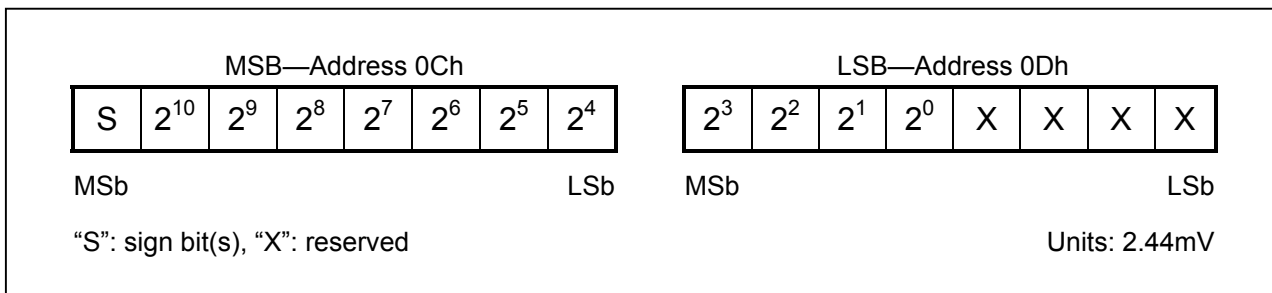
图 5. 测量时序



## 电压测量

电池电压是通过测量  $V_{IN}$  输入端相对于  $V_{SS}$  的电压来获得的，范围为 0V 至 4.997V，分辨率为 2.44mV。每 660ms，测量结果都要用最后 220ms 内的平均值更新一次，并以二进制补码形式存放在 VOLTAGE 寄存器中。电压大于寄存器最大值时，则显示为 7FFFh。

图 6. 电压寄存器格式



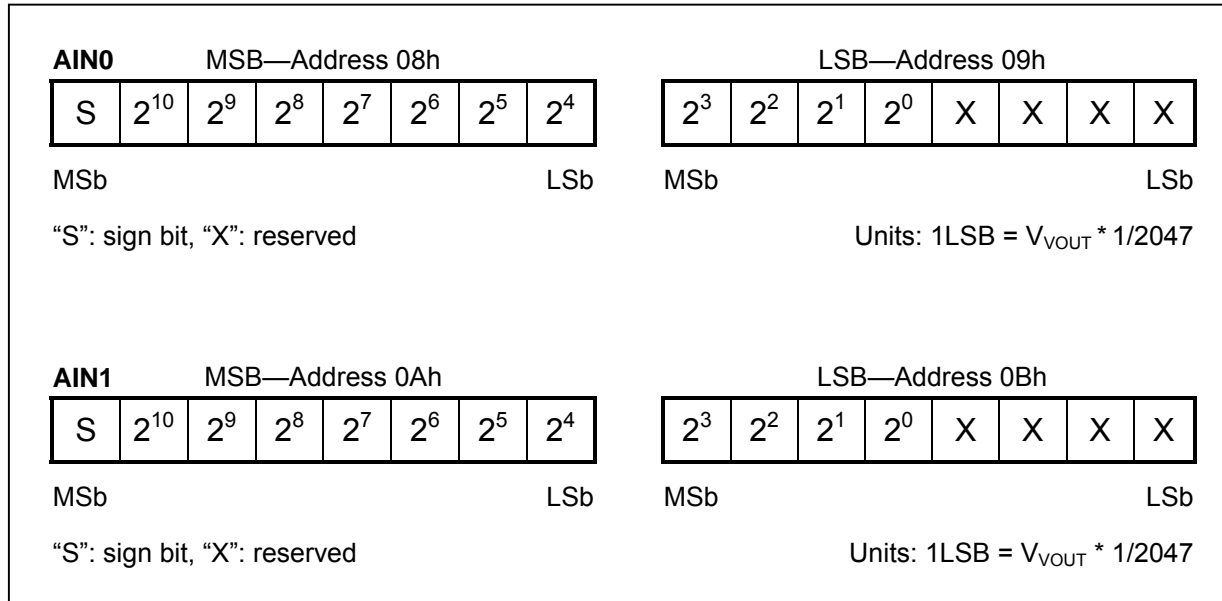
$V_{IN}$  输入阻抗非常大(>15M $\Omega$ )，可以连接到高阻分压器，以支持多电池应用。要在  $V_{IN}$  输入端得到单节电池的平均电压，应该用电池包总电压除以串联电池的数量。



## 辅助输入测量

DS2746 可以测量两个辅助输入 AIN0 和 AIN1 相对于  $V_{SS}$  的电压。这些输入为测量电阻比值而设计，尤其适合测量热敏电阻或电池包识别电阻。在 AIN0 或 AIN1 测量周期开始之前的  $t_{PRE}$  时间内， $V_{OUT}$  引脚提供基准电压用来驱动由已知阻值电阻和未知电阻构成的分压器，以测量未知电阻的大小。这些测量值与  $V_{OUT}$  成比例，从而消除了误差计算中基准电压的偏差。每 660ms，辅助输入测量结果都要用最后 220ms 转换时间内的平均电压值更新一次，并以二进制补码形式放在 AIN0 和 AIN1 寄存器中。AIN0 和 AIN1 的输入阻抗非常大( $>15M\Omega$ )，可以与阻值范围很广的分压电阻连接。

图 7. 辅助输入寄存器格式



## 电流测量

在活动模式下，DS2746 通过测量小阻值检测电阻  $R_{SNS}$  两端的压降来持续测量流入和流出电池的电流， $R_{SNS}$  连接在 SNS 和  $V_{SS}$  引脚之间。SNS 和  $V_{SS}$  之间的电压检测范围为  $\pm 51.2mV$ 。注意：当  $V_{SNS}$  小于  $V_{SS}$  时电流为正， $V_{SNS}$  大于  $V_{SS}$  时电流为负。只要转换周期内的连续或平均信号电平不超过  $\pm 51.2mV$ ，则输入端峰值信号幅度可高达 102mV。ADC 对输入进行差分采样，并在每个转换周期完成时更新电流寄存器。每 878ms，电流寄存器结果都要用该时间段内检测到的电压平均值更新一次，并以二进制补码形式存放在 CURRENT 寄存器中。电流测量寄存器格式如图 8 所示，选择几种不同检测电阻值时的指标如表 1、2 所示。充电电流大于寄存器最大值时，显示为寄存器最大值(7FFFh = +51.2mV)。放电电流低于寄存器最小值时，则显示为寄存器最小值(8000h = -51.2mV)。

图 8. 电流寄存器格式

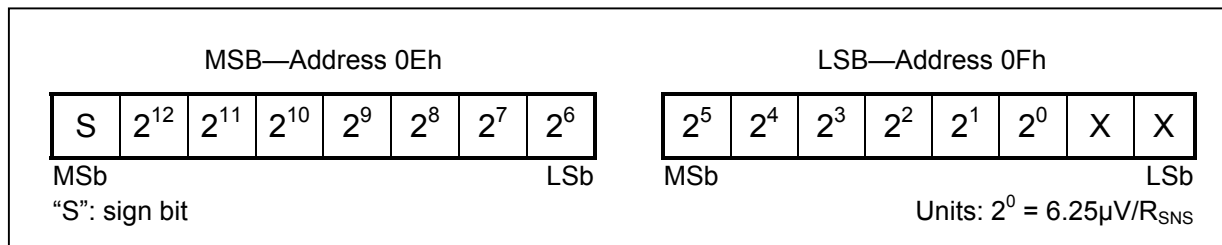


表 1. 不同  $R_{SNS}$  值下的电流分辨率

CURRENT RESOLUTION (1 LSB)				
$V_{SS} - V_{SNS}$	$R_{SNS}$			
	20m $\Omega$	15m $\Omega$	10m $\Omega$	5m $\Omega$
6.25 $\mu$ V	312.5 $\mu$ A	416.7 $\mu$ A	625 $\mu$ A	1.25mA

表 2. 不同  $R_{SNS}$  值下的电流范围

CURRENT INPUT RANGE				
$V_{SS} - V_{SNS}$	$R_{SNS}$			
	20m $\Omega$	15m $\Omega$	10m $\Omega$	5m $\Omega$
$\pm$ 51.2mV	$\pm$ 2.56A	$\pm$ 3.41A	$\pm$ 5.12A	$\pm$ 10.24A

每进行第 1024 次转换时，ADC 测量输入失调以简化失调校正。失调校正约每小时进行一次。得到的修正因数被用于随后的 1023 次测量。在失调校正转换期间，ADC 不测量 SNS 和  $V_{SS}$  间的压差。累积电流寄存器(ACR)的最大误差可能达到 1/1024，因此，为了减小误差，电流寄存器将使用失调转换前的那次电流测量结果来进行电流累积，以取代漏掉的这次电流测量。这样失调校正所引起的误差通常远小于期望读数的 1/1024。

## 电流累积

累积电流寄存器(ACR)为加/减计数器，对存储在电池中的电量值进行计数。在每次电流测量转换结束时，电流测量值加上可编程的偏压值在片内进行求和或累积，结果存储在 ACR 中。ACR 的范围为 0mVh 至+409.6mVh，最低有效位为 6.25 $\mu$ Vh。附加寄存器保存了每次累积结果的小数部分，但是用户不能访问这些位。计算充电值时，ACR 计数值箝位在 FFFFh；计算放电值时，箝位在 0000h。

ACR 允许进行读写访问。无论何时，对 ACR 的写操作都将清除累积结果的小数部分。每次写 ACR 时，将强制 ADC 执行一次失调校准转换并更新内部失调校准因数。电流测量和累积(使用新的失调校正)在写 ACR 后的第二次转换时重新开始。ACR 的地址、格式及分辨率见图 9。表 3 给出了几种不同检测电阻值时的 ACR 动态范围。

图 9. 累积电流寄存器格式

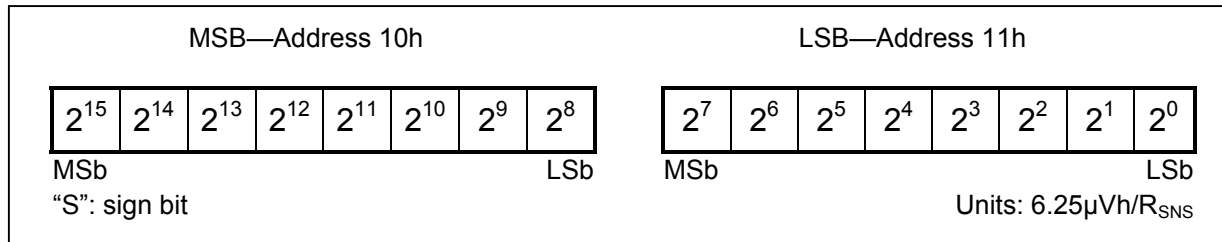


表 3. 不同  $R_{SNS}$  值时的累积电流范围

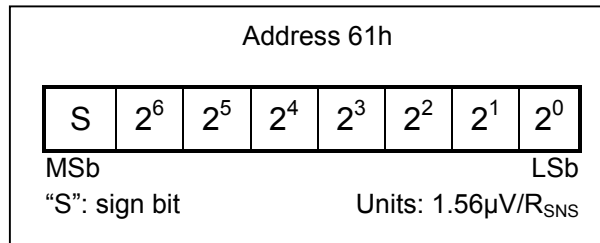
ACR RANGE				
$V_{SS} - V_{SNS}$	$R_{SNS}$			
	20m $\Omega$	15m $\Omega$	10m $\Omega$	5m $\Omega$
409.6mVh	20.48Ah	27.31Ah	40.96Ah	81.92Ah

### 电流失调偏置

电流失调偏置寄存器(COBR)允许给原始电流测量值增加一个可编程的偏移量。原始电流测量结果加上 COBR 值作为电流测量结果保存在电流寄存器中，并用于电流累积。COBR 值可用于校正静态失调误差，或专门用来调整电流测量结果从而调整电流累积值。

COBR 允许进行读写操作。无论何时对 COBR 进行写操作，新值都将影响接之后的电流测量结果。COBR 能设置为 +198 $\mu$ V 至 -200 $\mu$ V 之间的任何值，步长为 1.56 $\mu$ V。COBR 的值以二进制补码形式存储在易失性存储器中，必须在上电时通过接口进行初始化。COBR 的地址、格式及分辨率如图 10 所示。

图 10. 电流失调偏置寄存器格式



### 电流消隐

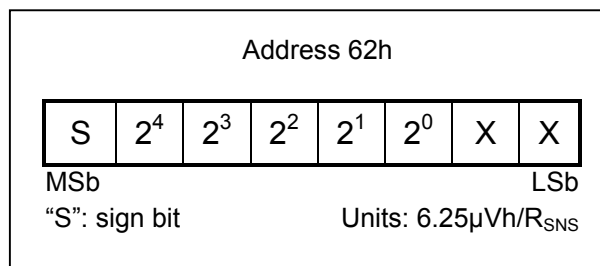
在电流测量结果被累积到 ACR 之前，利用电流消隐特性可以对其进行修改。当电流测量值(原始电流值 + COBR)进入两个预定的边界之一时，启用电流消隐功能。第一个边界防止对小于 100 $\mu$ V/ $R_{SNS}$  的充电电流进行累积。第二个边界防止对小于 25 $\mu$ V/ $R_{SNS}$  的放电电流进行累积。充电电流消隐功能始终有效，但是放电电流消隐功能必须将状态/配置寄存器内的 NBEN 位设置为 1 才能启用，更多信息请参考寄存器说明。

### 累积偏置

累积偏置寄存器(ABR)允许将一个可编程的失调量引入电流累积过程。新的 ACR 值由电流寄存器值加上 ABR 和原先的 ACR 值得到。ABR 专门用于调整电流累积值，以估算小到系统无法测出的待机电流。ABR 值不受电流消隐门限的影响。

ABR 允许进行读写操作。无论何时对 ABR 进行写操作，新值都将影响之后的电流测量结果。ABR 可设置在 +193.75 $\mu$ V 至 -200 $\mu$ V 之间，步长 6.25 $\mu$ V。ABR 的值以二进制补码形式存储在易失性存储器中，必须在上电时通过接口进行初始化。ABR 寄存器的最低两位不影响累积数据。ABR 的地址、格式及分辨率如图 11 所示。

图 11. 累积偏置寄存器格式



## 存储器

DS2746 带有包括测量、状态指示和控制寄存器的存储器空间。当读取双字节寄存器的 MSB 时，MSB 和 LSB 同时被锁存，并在 Read Data 命令期间保持不变，这可以保证两个寄存器字节之间的同步。为获得一致的结果，请务必在同一个 Read Data 命令期间读取双字节寄存器的 MSB 和 LSB。

表 4. 存储器映射

ADDRESS (HEX)	DESCRIPTION	READ/WRITE	POR DEFAULT
00	Reserved	—	—
01	Status/Config Register	R/W	X1110X00b
02 to 07	Reserved	—	—
08	Auxiliary Input 0 Register MSB	R	00h
09	Auxiliary Input 0 Register LSB	R	00h
0A	Auxiliary Input 1 Register MSB	R	00h
0B	Auxiliary Input 1 Register LSB	R	00h
0C	Voltage Register MSB	R	00h
0D	Voltage Register LSB	R	00h
0E	Current Register MSB	R	00h
0F	Current Register LSB	R	00h
10	Accumulated Current Register MSB	R/W	Undefined
11	Accumulated Current Register LSB	R/W	Undefined
12 to 60	Reserved	—	—
61	Offset Bias Register	R/W	00h
62	Accumulation Bias Register	R/W	00h
63 to FF	Reserved	—	—

## 状态/配置寄存器

状态/配置寄存器可以进行读/写操作，仅有个别位被指定为只读。位的值表明状态、编程及所选择的器件功能。

图 12. 状态/配置寄存器格式

ADDRESS 01							
BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
X	PORF	SMOD	NBEN	VODIS	X	AIN1	AIN0

**X**—保留

**PORF**—上电复位标志置 1 时表明开始上电。PORF 不能由内部清零。用户必须将该标志写为 0，以使其可以指示随后的上电事件。如果 PORF 表明出现上电复位，则 ACR 可能不符合电池的实际电量。系统需要进行一次完全充电，以使 ACR 与电池电量状态同步。PORF 具有读/写 0 特性。

**SMOD**—SLEEP 模式使能。若 SMOD 为 1，且 SCL 和 SDA 保持为低的时间超过  $t_{SLEEP}$ ，则 DS2746 进入休眠模式。SMOD 为 0 将禁止转入休眠模式。上电缺省值为 SMOD = 1。

**NBEN**—负消隐使能。NBEN 为 1 启用负电流消隐(高达 25 $\mu$ V)。置为 0 禁止负电流消隐。上电缺省值是 NBEN = 1。

**V<sub>ODIS</sub>**—V<sub>OUT</sub> 关闭。V<sub>ODIS</sub> 置为 0 时，V<sub>OUT</sub> 在 AIN0 转换开始之前提前  $t_{PRE}$  即开始输出，并在 AIN1 转换结束以后关闭。上电缺省值为 V<sub>ODIS</sub> = 0，置为 1 时禁止 V<sub>OUT</sub> 输出。

**AIN1**—AIN1 转换有效。该只读位表明 V<sub>OUT</sub> 输出使能，并且 AIN1 引脚的输入发生了转换。当使用 V<sub>ODIS</sub> 位时，应在读 AIN1 寄存器之前读 AIN1 位。只有 AIN1 位置 1，才能读取 AIN1 寄存器。

**AIN0**—AIN0 转换有效。该只读位表明 V<sub>OUT</sub> 输出使能，并且 AIN0 引脚的输入发生了转换。当使用 V<sub>ODIS</sub> 位时，应在读 AIN0 寄存器之前读 AIN0 位。只有 AIN0 位置 1，才能读取 AIN0 寄存器。

## 2 线系统

2 线系统支持器件在单主机/多从机系统或单从机/多主机系统中作为从机工作。2 线接口包括一条串行数据线(SDA)和一条串行时钟线(SCL)。SDA 和 SCL 提供 DS2746 从机和主机之间的双向通信，速率高达 400kHz。DS2746 的 SDA 是双向引脚，即 DS2746 接收数据时 SDA 为输入端，而当 DS2746 输出数据时 SDA 为漏极开路输出端，由主机系统提供一个阻性上拉。DS2746 总是作为从机，接收和发送数据均受主机控制。主机发起总线上的所有传输，并产生 SCL 信号、START 和 STOP 位，以启动、终止数据传输。

### 位传输

每个 SCL 时钟周期内传输一位数据，该时钟周期指 SCL 由低到高，再由高到低的跳变时间。SDA 的逻辑电平必须在 SCL 时钟脉冲为高期间保持稳定。SCL 为高时 SDA 上的任何变化都被视为 START 或 STOP 控制信号。

## 总线空闲

无主机控制时，总线被定义为空闲或不忙状态。总线空闲时 SDA 和 SCL 保持为高。STOP 条件为使总线退回空闲状态的正确方法。

## START 和 STOP 条件

主机通过 START 条件(S)发起传输，即在 SCL 为高时，强制 SDA 由高到低变化。主机通过 STOP 条件(P)终止传输，即在 SCL 为高时，SDA 由低到高变化。REPEATED START 条件(Sr)可通过代替 STOP 条件并紧接着发出 START，来终止一次传输并开始另一次传输，而总线无需退回到空闲状态。在多主机系统中，REPEATED START 条件允许主机保留对总线的控制。SCL 为高时，START 和 STOP 条件是 SDA 的跳变所能带来的唯一总线动作。

## 应答位

每传送一个数据字节，都要由 Acknowledge (A)或 No Acknowledge (N)位应答。主机和 DS2746 从机均可产生应答位。要产生 Acknowledge，接收设备必须在应答时钟脉冲(第九个脉冲)的上升沿之前拉低 SDA，并保持 SDA 为低，直到 SCL 返回低电平为止。要产生 No Acknowledge (也叫 NAK)，接收器应在应答时钟脉冲的上升沿之前释放 SDA，并保持 SDA 为高，直到 SCL 返回低电平。监测应答位可以检测出不成功的数据传送。如果接收设备正忙，或者发生了系统故障，则数据传送将不会成功。在数据传送不成功的情形下，总线主机应重试通信。

## 数据顺序

每字节数据包含 8 个顺序位，最高位(msb)在前。最低位(lsb)之后是 Acknowledge 位。对于由多个字节组成的 DS2746 寄存器，则采用最高字节(MSB)在前的顺序。多字节寄存器的 MSB 存储在数据存储器的偶地址。

## 从机地址

总线主机通过发起 START 条件启动与从机的通信，随后为 Slave Address (SAddr)和读/写(R/W) 位。当总线空闲时，DS2746 持续监测 START 条件及随后的从器件地址。当 DS2746 接收到与其 Slave Address 匹配的从器件地址时，将在 R/W 位之后的时钟周期内以 Acknowledge 位作为响应。7 位 Slave Address 是固定的。

<b>DS2746 Slave Address</b>	<b>0110110</b>
-----------------------------	----------------

## 读/写位

从机地址之后的 R/W 位确定随后的数据传输方向。R/W = 0 时为写操作，表示主机要将数据写入从机。R/W = 1 时为读操作，表示主机要从从机读取数据。

## 总线时序

DS2746 兼容高达 400kHz 的任何总线时序，并且在任何速率下工作都无需特别配置。

## 2 线 命令协议

命令协议包括几种传输格式。最简单的格式包括主机写 START 位、从器件地址、R/W 位，然后监测应答位，判断总线上是否存在 DS2746。更加复杂的格式如写数据、读数据，功能命令协议写数据、读数据以及执行设备特定操作的命令。在各种指令格式中，所有字节都要求从机或主机在继续传输下个字节之前返回 Acknowledge (应答)位。每个功能命令都大致定义了其所需的传输格式。以下为传输格式的简写。

表 5. 2 线协议


KEY	DESCRIPTION	KEY	DESCRIPTION
S	START bit	Sr	REPEATED START
SAddr	Slave Address (7-bit)	W	R/W bit = 0
FCmd	Function Command byte	R	R/W bit = 1
MAddr	Memory Address byte	P	STOP bit
Data	Data byte written by master	Data	Data byte returned by slave
A	Acknowledge bit - Master	A	Acknowledge bit - Slave
N	No Acknowledge - Master	N	No Acknowledge - Slave

### 基本传输格式

写: S SAddr W A MAddr A Data0 A P

写操作向 DS2746 发送一个或多个数据字节。数据传送由 MAddr 字节提供的存储器地址开始。除了 Acknowledge (应答)周期, 传输期间主机保持对 SDA 信号的控制。

读: S SAddr W A MAddr A Sr SAddr R A Data0 N P



读操作可从 DS2746 读出一个或多个字节。读操作由两部分组成, 写命令和之后的读命令, 因此读操作必定比写操作长。写命令确定读操作的起始地址, 紧接着由 REPEATED START 开始读命令, 之后是 R/W 置为 1 的从器件地址。DS2746 假定从 Address Acknowledge 周期开始控制 SDA。除了 Acknowledge (应答)周期, 传输期间 DS2746 保持对 SDA 信号的控制。主机用 No Acknowledge 响应其所需的最后一个字节, 以表明读操作结束。这可以通知 DS2746, Acknowledge 时钟后主机将恢复对 SDA 的控制。

### 写数据协议

写数据协议用于将寄存器和影子 RAM 数据写入 DS2746, 起始地址从 MAddr 开始。Data0 代表写入 MAddr 的数据, Data1 代表写入 MAddr + 1 的数据, DataN 代表写入 MAddr + N 的最后一个数据字节。在接收完最后一个应答位之后, 主机发送 STOP 或 REPEATED START, 表明读操作结束。

S SAddr W A MAddr A Data0 A Data1 A ... DataN A P

在 MAddr 字节被应答之后, 可以立即将数据的 msb 位写入地址 MAddr。由于 DS2746 接收到每个字节的最低位(lsb)之后, 自动增加地址, 因此地址 MAddr 处的数据应答之后, 就可以立即写地址 MAddr + 1 处数据的 msb 位。如果总线主机继续向高于 4Fh 的地址写数据, DS2746 将忽略这些数据。向只读地址、保留地址、锁定的 EEPROM 块以及功能命令寄存器(地址 FEh)写数据时, 也会被忽略。被 DS2746 Not Acknowledged 应答的字节和不完整的字节将不会写入存储器。正如存储器部分所述, 对未锁定的 EEPROM 块进行写操作仅修改加阴影的 RAM。

### 读数据协议

读数据协议用于从 DS2746 的寄存器和影子 RAM 读出数据, 起始地址从 MAddr 开始。Data0 代表存储单元 MAddr 的数据字节, Data1 代表从 MAddr + 1 读取的数据, DataN 代表主机读取的最后一个字节。

S SAddr W A MAddr A Sr SAddr R A Data0 A Data1 A ... DataN N P

返回数据时，从 MAddr 处数据的最高有效位(msb)开始。由于每个字节的最低有效位(lsb)返回之后地址自动增加，因此应答地址 MAddr 处的数据之后，主机可以立即读取地址 MAddr + 1 处数据的 msb。如果总线主机继续从高于地址 FFh 处读取数据，则 DS2746 输出 FFh 的数据值。存储器映射中标记为“保留”的地址将返回未定义的数据。通过在 STOP 或 REPEATED START 命令之后发送 No Acknowledge，总线主机可在任意字节边界终止读操作。

## 封装信息

(本数据资料给出的封装图未反映最新的规格，最新的封装外形信息可访问[www.maxim-ic.com.cn/DallasPackInfo](http://www.maxim-ic.com.cn/DallasPackInfo))。

## Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

---

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：[www.maxim-ic.com.cn](http://www.maxim-ic.com.cn)。