

高效率、四路输出、主电源控制器， 用于笔记本电脑

概述

MAX17003/MAX17004是一款双路、降压型、同步整流开关电源(SMPS)控制器，在电池供电系统中产生5V/3.3V主电源。从最低输入至最高26V的电压输入范围内，经过优化的错相控制、固定频率工作模式使输入纹波电流降至最低。40/60最佳交错控制架构在输入电压降至8.3V时不会发生占空比重叠，而使用180°错相工作的调节器在输入低至10V时就会出现占空比重叠现象。

通过一个精密检流电阻或无损耗电感DCR检测输出电流，实现峰值限流保护。低噪声模式能够在轻载下保持极高的效率，并保持开关频率高于音频。

内置5V、100mA固定输出线性稳压器，用于驱动MAX17003/MAX17004及其栅极驱动器，并为外部始终保持工作状态的负载供电。当主PWM调节器工作稳定后，自举开关自动旁路内部线性稳压器，为每路输出提供最大200mA的电流。另外，器件内部还有一个驱动外部pnp晶体管的线性稳压器，可以通过辅助线圈提供12V电源或直接由主输出供电，产生低至1V的电压输出。

独立的使能控制和电源就绪输出允许灵活的上电顺序控制。电源软启动电路逐渐增大输出电压，抑制浪涌电流；同时，软放电路在断电时逐渐降低输出电压，防止出现负电压。MAX17003/MAX17004具有输出欠压保护和热故障保护功能。MAX17003还具有输出过压故障保护功能。

MAX17003/MAX17004采用32引脚、5mm x 5mm、薄型QFN封装。器件背面的裸露焊盘提高了散热能力，能够满足线性常备电源的苛刻要求。

应用

主电源

2至4节Li+电池供电设备

笔记本电脑和亚笔记本电脑

PDA和移动通信

特性

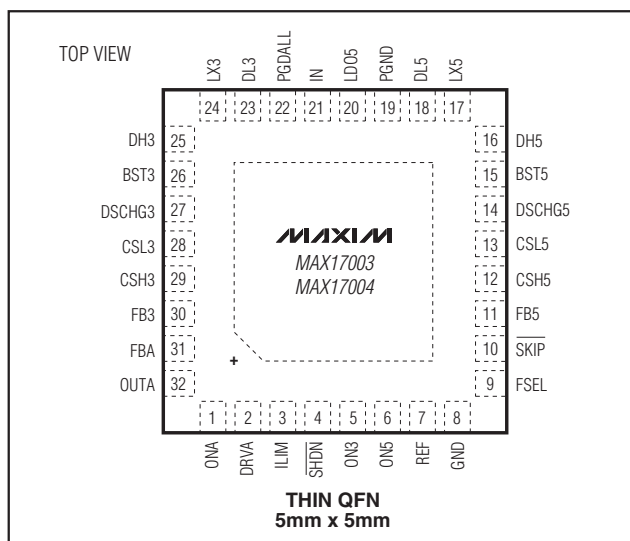
- ◆ 固定频率、电流模式控制
- ◆ 40/60最优交错控制
- ◆ 内部BST开关
- ◆ 内部5V、100mA线性稳压器
- ◆ 辅助线性稳压器驱动器(12V或可调节至1V)
- ◆ Dual Mode™反馈—3.3V/5V固定或可调输出
- ◆ 200kHz/300kHz/500kHz的开关频率
- ◆ 欠压和热故障保护
- ◆ 过压故障保护(仅MAX17003)
- ◆ 6V至26V输入电压范围
- ◆ 2V ±0.75%基准输出
- ◆ 独立的使能输入和电源就绪输出
- ◆ 软启动和软放电(电压线性变化)
- ◆ 8μA (典型值)关断电流

订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX17003ETJ+	-40°C to +85°C	32 Thin QFN (5mm x 5mm)	T3255-4
MAX17004ETJ+	-40°C to +85°C	32 Thin QFN (5mm x 5mm)	T3255-4

+表示无铅封装。

引脚配置



Dual Mode是Maxim Integrated Products, Inc.的商标。

高效率、四路输出、主电源控制器， 用于笔记本电脑

ABSOLUTE MAXIMUM RATINGS

IN, $\overline{\text{SHDN}}$, DRVA, OUTA to GND -0.3V to +28V
 LDO5, ON3, ON5, ONA to GND -0.3V to +6V
 PGDALL, DSCG3, DSCG5 to GND -0.3V to +6V
 CSL3, CSH3, CSL5, CSH5 to GND -0.3V to +6V
 REF, FB3, FB5, FBA to GND -0.3V to (VLDO5 + 0.3V)
 SKIP, FSEL, ILIM to GND -0.3V to (VLDO5 + 0.3V)
 DL3, DL5 to PGND -0.3V to (VLDO5 + 0.3V)
 BST3, BST5 to PGND -0.3V to +34V
 BST3 to LX3 -0.3V to +6V
 DH3 to LX3 -0.3V to (VBST3 + 0.3V)
 BST5 to LX5 -0.3V to +6V
 DH5 to LX5 -0.3V to (VBST5 + 0.3V)
 GND to PGND -0.3V to +0.3V

BST3, BST5 LDO5 -0.3V to +0.3V
 LDO Short Circuit to GND Momentary
 REF Short Circuit to GND Momentary
 DRVA Current (Sinking) 30mA
 OUTA Shunt Current 30mA
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 Multilayer PC Board
 32-Pin, 5mm x 5mm TQFN
 (derated 34.5mW/°C above +70°C) 2459mW
 Operating Temperature Range -40°C to +85°C
 Junction Temperature +150°C
 Storage Temperature Range -65°C to +150°C
 Lead Temperature (soldering, 10s) +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12\text{V}$, both SMPS enabled, FSEL = REF, $\overline{\text{SKIP}} = \text{GND}$, ILIM = LDO5, FBA = LDO5, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES (Note 1)						
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	5.4		26.0	V
		IN = LDO5, $V_{CSL5} < 4.4\text{V}$	4.5		5.5	
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5, either SMPS on		20	36	μA
V_{IN} Standby Supply Current	$I_{IN}(\text{STBY})$	$V_{IN} = 6\text{V}$ to 26V , both SMPS off, includes $\overline{\text{SHDN}}$		65	120	μA
V_{IN} Shutdown Supply Current	$I_{IN}(\text{SHDN})$	$V_{IN} = 6\text{V}$ to 26V		8	20	μA
Quiescent Power Consumption	P_Q	Both SMPS on, FB3 = FB5 = LDO5, $\overline{\text{SKIP}} = \text{GND}$, $V_{CSL3} = 3.5\text{V}$, $V_{CSL5} = 5.3\text{V}$, $V_{OUTA} = 15\text{V}$, $P_{IN} + P_{CSL3} + P_{CSL5} + P_{OUTA}$		3.5	4.5	mW
MAIN SMPS CONTROLLERS						
3.3V Output Voltage in Fixed Mode	V_{OUT3}	$V_{IN} = 6\text{V}$ to 26V , $\overline{\text{SKIP}} = \text{FB3} = \text{LDO5}$, $0 < V_{CSH3} - V_{CSL3} < 50\text{mV}$ (Note 2)	3.265	3.315	3.365	V
5V Output Voltage in Fixed Mode	V_{OUT5}	$V_{IN} = 6\text{V}$ to 26V , $\overline{\text{SKIP}} = \text{FB5} = \text{LDO5}$, $0 < V_{CSH5} - V_{CSL5} < 50\text{mV}$ (Note 2)	4.94	5.015	5.09	V
Feedback Voltage in Adjustable Mode (Note 2)	$V_{FB_}$	$V_{IN} = 6\text{V}$ to 26V , FB3 or FB5 duty factor = 20% to 80%	1.980	2.010	2.040	V
		$V_{IN} = 6\text{V}$ to 26V , FB3 or FB5 duty factor = 50%	1.990	2.010	2.030	

高效率、四路输出、主电源控制器， 用于笔记本电脑

MAX17003/MAX17004

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Output Voltage Adjust Range		Either SMPS		2.0		5.5	V
FB3, FB5 Dual-Mode Threshold				3.0	V _{LOO5} - 1.0	V _{LOO5} - 0.4	V
Feedback Input Leakage Current		V _{FB3} = V _{FB5} = 2.1V		-0.1		+0.1	μA
DC Load Regulation		Either SMPS, $\overline{SKIP}$ = LDO5, 0 < V _{CSH_} - V _{CSL} < 50mV			-0.1		%
Line Regulation Error		Either SMPS, 6V < V _{IN} < 26V			0.03		%/V
Operating Frequency (Note 1)	f _{OSC}	FSEL = GND		170	200	230	kHz
		FSEL = REF		270	300	330	
		FSEL = LDO5		425	500	575	
Maximum Duty Factor	D _{MAX}	(Note 1)		97.5	99		%
Minimum On-Time	t _{ONMIN}				100		ns
SMPS3-to-SMPS5 Phase Shift		SMPS5 starts after SMPS3			40		%
					144		Deg
CURRENT LIMIT							
ILIM Adjustment Range				0.5		V _{REF}	V
Current-Sense Input Leakage Current		CSH3 = CSH5 = GND or LDO5		-1		+1	μA
Current-Limit Threshold (Fixed)	V _{LIMIT}	V _{CSH_} - V _{CSL_} , ILIM = LDO5		45	50	55	mV
Current-Limit Threshold (Adjustable)	V _{LIMIT}	V _{CSH_} - V _{CSL_}	V _{ILIM} = 2.00V	185	200	215	mV
			V _{ILIM} = 1.00V	94	100	106	
Current-Limit Threshold (Negative)	V _{NEG}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = ILIM = LDO5		-67	-60	-53	mV
		V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = LDO5, adjustable mode, percent of current limit			-120		%
Current-Limit Threshold (Zero Crossing)	V _{ZX}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = GND, ILIM = LDO5		0	3	6	mV
Idle Mode™ Threshold	V _{IDLE}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = GND	ILIM = LDO5	6	10	14	mV
			With respect to current-limit threshold (V _{LIMIT})		20		%
Idle Mode Threshold (Low Audible-Noise Mode)	V _{IDLE}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = REF	ILIM = LDO5	2.5	5	7.5	mV
			With respect to current-limit threshold (V _{LIMIT})		10		%
ILIM Leakage Current		ILIM = GND or REF		-1		+1	μA

Idle Mode是Maxim Integrated Products, Inc.的商标。

高效率、四路输出、主电源控制器， 用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Soft-Start Ramp Time	t_{SSTART}	Measured from the rising edge of ON_{-} to full scale		2		ms
Soft-Stop Ramp Time	t_{SSTOP}	Measured from the falling edge of ON_{-} to full scale		4		ms
INTERNAL FIXED LINEAR REGULATORS						
LDO5 Output Voltage	V_{LDO5}	$ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.85	4.95	5.10	V
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1% (typ)		225	450	V
LDO5 Bootstrap Switch Threshold		Rising edge of $CSL5$, hysteresis = 1% (typ)	4.35	4.55	4.70	V
LDO5 Bootstrap Switch Resistance		$LDO5$ to $CSL5$, $V_{CSL5} = 5V$, $I_{LDO5} = 50mA$		1	5	Ω
Short-Circuit Current		$LDO5 = GND$, $ON5 = GND$		225	450	mA
Short-Circuit Current (Switched over to CSL_{-})		$LDO5 = GND$, $V_{CSL5} > 4.7V$	200	425		mA
AUXILIARY LINEAR REGULATOR						
DRVA Voltage Range	V_{DRVA}		0.5		26.0	V
DRVA Drive Current		$V_{FBA} = 1.05V$, $V_{DRVA} = 5V$			0.4	mA
		$V_{FBA} = 0.965V$, $V_{DRVA} = 5V$	10			
FBA Regulation Threshold	V_{FBA}	$V_{DRVA} = 5V$, $I_{DRVA} = 1mA$ (sink)	0.98	1.00	1.02	V
FBA Load Regulation		$V_{DRA} = 5V$, $I_{DRVA} = 0.5mA$ to $5mA$		-1.2	-2.2	%
OUTA Shunt Trip Level		Rising edge	25	26	27	V
FBA Leakage Current		$V_{FBA} = 1.035V$	0.1		+0.1	μA
Secondary Feedback Regulation Threshold		$V_{DRVA} - V_{OUTA}$		0		V
DL5 Pulse Width				1/ 3fOSC		μs
OUTA Leakage Current	I_{OUTA}	$V_{DRVA} = V_{OUTA} = 25V$			50	μA
REFERENCE (REF)						
Reference Voltage	V_{REF}	$LDO5$ in regulation, $I_{REF} = 0$	1.985	2.00	2.015	V
Reference Load-Regulation Error	ΔV_{REF}	$I_{REF} = -5\mu A$ to $+50\mu A$	-10		+10	mV
REF Lockout Voltage	$V_{REF(UVLO)}$	Rising edge		1.8		V
FAULT DETECTION						
Output Overvoltage Trip Threshold (MAX17003 Only)		With respect to error-comparator threshold	8	11	14	%
Output Overvoltage Fault Propagation Delay (MAX17003 Only)	t_{OVP}	50mV overdrive		10		μs

高效率、四路输出、主电源控制器， 用于笔记本电脑

MAX17003/MAX17004

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Undervoltage Protection Trip Threshold		With respect to error-comparator threshold	65	70	75	%
Output Undevoltage Fault Propagation Delay	t_{UVF}	50mV overdrive		10		μs
Output Undervoltage Protection Blanking Time	t_{BLANK}	From rising edge of ON_{-} with respect to f_{sw}	5000	6144	7000	$1/f_{OSC}$
PGDALL Lower Trip Threshold		With respect to either SMPS error-comparator threshold, hysteresis = 1% (typ)	-12	-10	-8	%
PGDALL Propagation Delay	t_{PGDALL}	Falling edge, 50mV overdrive		10		μs
		Rising edge, 50mV overdrive		1		
PGDALL Output Low Voltage		$I_{SINK} = 1mA$			0.4	V
PGDALL Leakage Current	I_{PGDALL}	High state, PGDALL forced to 5.5V			1	μA
Thermal-Shutdown Threshold	t_{SHDN}	Hysteresis = $15^{\circ}C$		+160		$^{\circ}C$
GATE DRIVERS						
DH_ Gate-Driver On-Resistance	R_{DH}	BST_ – LX_ forced to 5V		1.3	5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		1.7	5	Ω
		DL_, low state		0.6	3	
DH_ Gate-Driver Source/Sink Current	I_{DH}	DH_ forced to 2.5V, BST_ – LX_ forced to 5V		2		A
DL_ Gate-Driver Source Current	$I_{DL} (SOURCE)$	DL_ forced to 2.5V		1.7		A
DL_ Gate-Driver Sink Current	$I_{DL} (SINK)$	DL_ forced to 2.5V		3.3		A
Dead Time	t_{DEAD}	DH_low to DL_high	15	45		ns
		DL_low to DH_high	15	44		
Internal BST_ Switch On-Resistance	R_{BST}	$I_{BST} = 10mA$		5		Ω
BST_ Leakage Current		$V_{BST_} = 26V$		2	20	μA
INPUTS AND OUTPUTS						
$\overline{SHDN}$ Input Trip Level		Rising trip level	1.1	1.6	2.2	V
		Falling trip level	0.96	1	1.04	
ONA Logic Input Voltage		Hysteresis = 600mV (typ)	High	2.4		V
			Low		0.8	
ON3, ON5 Input Voltage		SMPS off level/clear fault level			0.8	V
		Delay start level	1.9		2.1	
		SMPS on level	2.4			
DSCHG_ On-Resistance	$R_{DSCHG_}$	$ON3 = ON5 = \overline{SHDN} = 0$; $I_{DSCHG_} = 10mA$	5	11	25	Ω
DSCHG_ Leakage Current		High state, DSCHG_ forced to 5.5V			1	μA

高效率、四路输出、主电源控制器， 用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Tri-Level Input Logic		$\overline{SKIP}$, $FSEL$	High	$V_{LDO5} - 0.4$		V
			REF	1.65	2.35	
			GND		0.5	
Input Leakage Current		$\overline{SKIP}$, $FSEL$ forced to GND or LDO5	-1		+1	μA
		$\overline{SHDN}$ forced to GND or 26V	-1		+1	

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
INPUT SUPPLIES (Note 1)					
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	5.4	26.0	V
		$IN = LDO5$, $V_{CSL5} < 4.4V$	4.5	5.5	
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5, either SMPS on		40	μA
V_{IN} Standby Supply Current	$I_{IN}(STBY)$	$V_{IN} = 6V$ to $26V$, both SMPS off, includes $\overline{ISHDN}$		120	μA
V_{IN} Shutdown Supply Current	$I_{IN}(SHDN)$	$V_{IN} = 6V$ to $26V$		20	μA
Quiescent Power Consumption	P_Q	Both SMPS on, $FB3 = FB5 = LDO5$; $\overline{SKIP} = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$, $V_{OUTA} = 15V$, $P_{IN} + P_{CSL3} + P_{CSL5} + P_{OUTA}$		4.5	mW
MAIN SMPS CONTROLLERS					
3.3V Output Voltage in Fixed Mode	V_{OUT3}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = FB3 = LDO5$, $0 < V_{CSH3} - V_{CSL3} < 50mV$ (Note 2)	3.255	3.375	V
5V Output Voltage in Fixed Mode	V_{OUT5}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = FB5 = LDO5$, $0 < V_{CSH5} - V_{CSL5} < 50mV$ (Note 2)	4.925	5.105	V
Feedback Voltage in Adjustable Mode	V_{FB-}	$V_{IN} = 6V$ to $26V$, $FB3$ or $FB5$ duty factor = 20% to 80% (Note 2)	1.974	2.046	V
Output Voltage Adjust Range		Either SMPS	2.0	5.5	V
$FB3$, $FB5$ Dual-Mode Threshold			3V	$V_{LDO5} - 0.4$	V
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	230	kHz
		$FSEL = REF$	270	330	
		$FSEL = LDO5$	425	575	
Maximum Duty Factor	D_{MAX}		97		%

高效率、四路输出、主电源控制器， 用于笔记本电脑

MAX17003/MAX17004

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
CURRENT LIMIT						
ILIM Adjustment Range				0.5	VREF	V
Current-Limit Threshold (Fixed)	VLIMIT	VCSH_ - VCSL_, ILIM = LDO5		44	56	mV
Current-Limit Threshold (Adjustable)	VLIMIT	VCSH_ - VCSL_	VILIM = 2.00V	185	215	mV
			VILIM = 1.00V	93	107	
INTERNAL FIXED LINEAR REGULATORS						
LDO5 Output Voltage	VLDO5	ON5 = GND, 6V < VIN < 26V, 0 < ILDO5 < 100mA		4.85	5.10	V
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1% (typ)		3.7	4.1	V
LDO5 Bootstrap Switch Threshold		Rising edge of CSL5, hysteresis = 1% (typ)		4.30	4.75	V
Short-Circuit Current		LDO5 = GND, ON5 = GND			450	mA
Short-Circuit Current (Switched over to CSL_)		LDO5 = GND, VCSL5 > 4.7V		200		mA
AUXILIARY LINEAR REGULATOR						
DRVA Voltage Range	VDRVA			0.5	26.0	V
DRVA Drive Current		VFBA = 1.05V, VDRVA = 5V			0.4	mA
		VFBA = 0.965V, VDRVA = 5V		10		
FBA Regulation Threshold	VFBA	VDRVA = 5V, IDRVA = 1mA (sink)		0.98	1.02	V
OUTA Shunt Trip Level				25	27	V
REFERENCE (REF)						
Reference Voltage	VREF	LDO5 in regulation, IREF = 0		1.980	2.020	V

高效率、四路输出、主电源控制器， 用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $FSEL = REF$, $\overline{SKIP} = GND$, $ILIM = LDO5$, $FBA = LDO5$, $I_{REF} = I_{LDO5} = I_{OUTA} =$ no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
FAULT DETECTION							
Output Overvoltage Trip Threshold (MAX17003 Only)		With respect to error-comparator threshold		8		14	%
Output Undervoltage Protection		With respect to error-comparator threshold		65		75	%
PGDALL Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%		-12		-8	%
PGDALL Output Low Voltage		ISINK = 1mA				0.4	V
GATE DRIVERS							
DH_ Gate-Driver On-Resistance	R _{DH}	BST_ – LX_ forced to 5V				5	Ω
DL_ Gate-Driver On-Resistance	R _{DL}	DL_, high state				5	Ω
		DL_, low state				3	
INPUTS AND OUTPUTS							
$\overline{\text{SHDN}}$ Input Trip Level		Rising trip level		1.0		2.3	V
		Falling trip level		0.96		1.04	
ONA Logic Input Voltage		Hysteresis = 600mV (typ)	High	2.4			V
			Low	0.8			
ON3, ON5 Input Voltage		SMPS off level/clear fault level				0.8	V
		Delay start level		1.9		2.1	
		SMPS on level		2.4			
DSCHG_ On-Resistance	R _{DSCHG_}	ON3 = ON5 = $\overline{\text{SHDN}}$ = 0; I _{DSCHG_} = 10mA		5		25	Ω
Tri-Level Input Logic		$\overline{\text{SKIP}}$, FSEL	High	V _{LDO5} - 0.4		1	μA
			REF	1.65		2.35	V
			GND			0.5	

Note 1: The MAX17003/MAX17004 cannot operate over all combinations of frequency, input voltage (V_{IN}), and output voltage. For large input-to-output differentials and high switching-frequency settings, the required on-time may be too short to maintain the regulation specifications. Under these conditions, a lower operating frequency must be selected. The minimum on-time must be greater than 150ns, regardless of the selected switching frequency. On-time and off-time specifications are measured from 50% point to 50% point at the DH_ pin with LX_ = GND, $V_{BST_} = 5V$, and a 250pF capacitor connected from DH_ to LX_. Actual in-circuit times may differ due to MOSFET switching speeds.

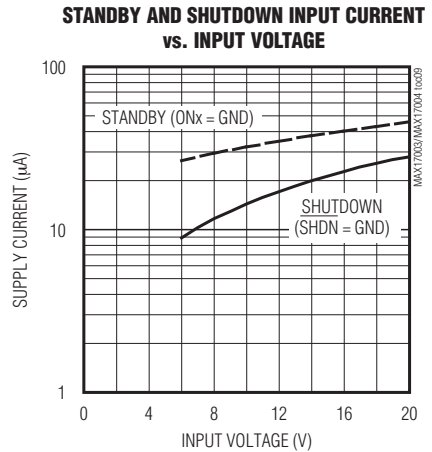
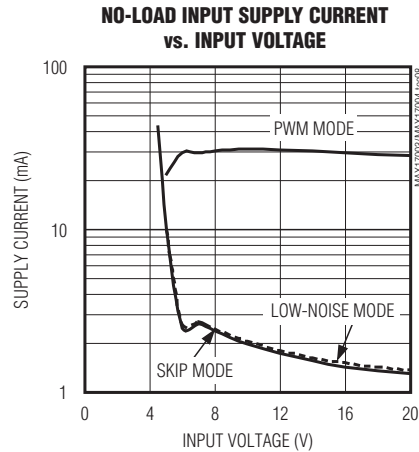
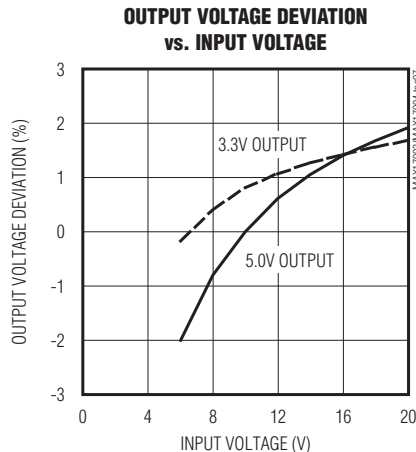
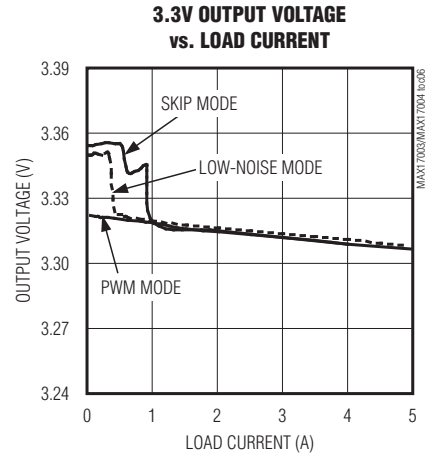
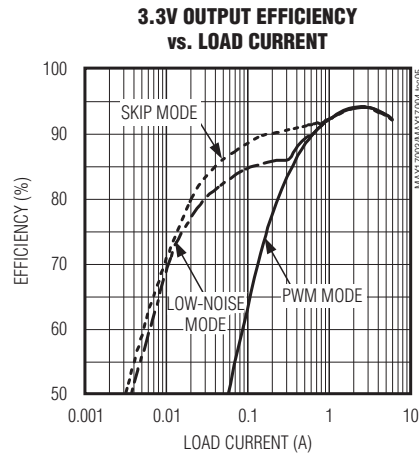
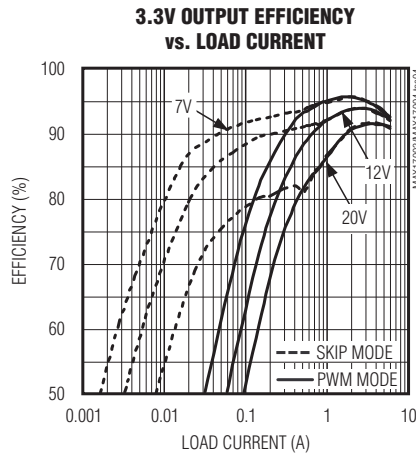
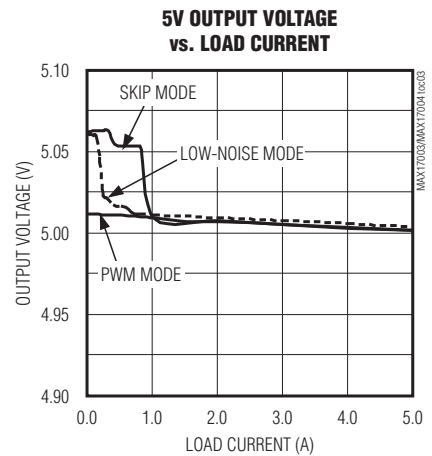
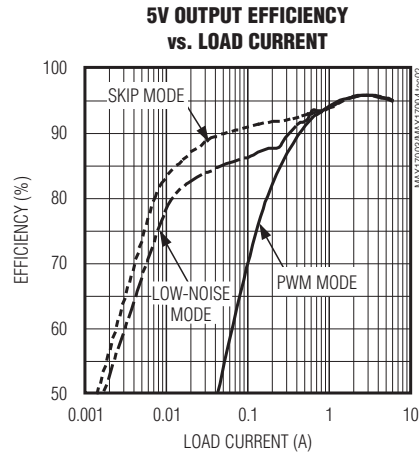
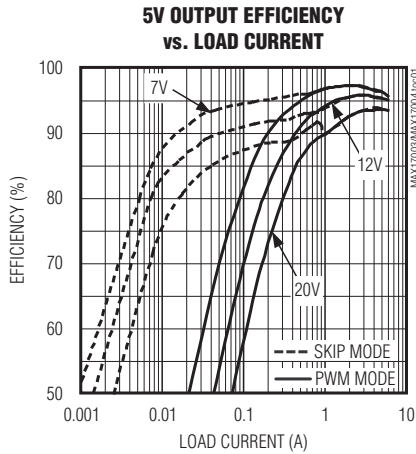
Note 2: When the inductor is in continuous conduction, the output voltage has a DC-regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ($\overline{SKIP} = GND$, light load), the output voltage has a DC regulation level higher than the trip level by approximately 1% due to slope compensation.

Note 3: Specifications from $-40^{\circ}C$ to $+85^{\circ}C$ are guaranteed by design, not production tested.

高效率、四路输出、主电源控制器， 用于笔记本电脑

典型工作特性

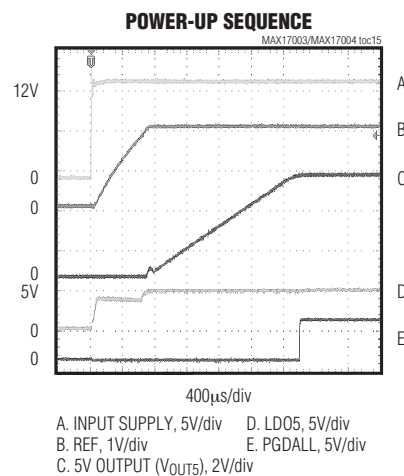
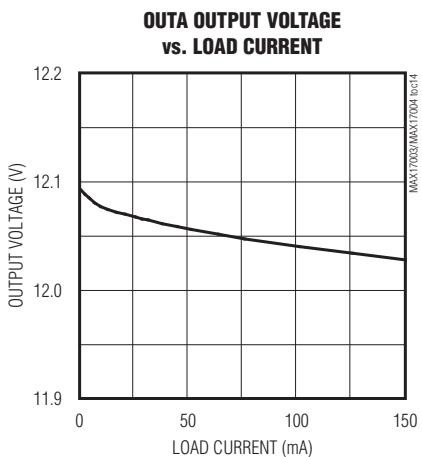
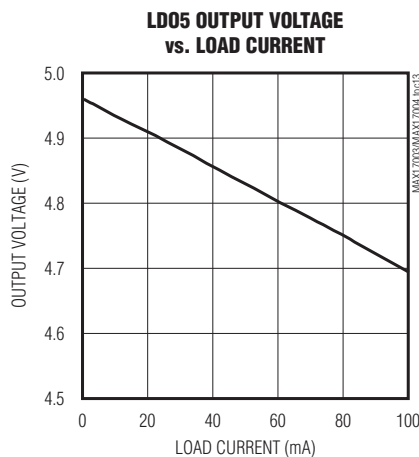
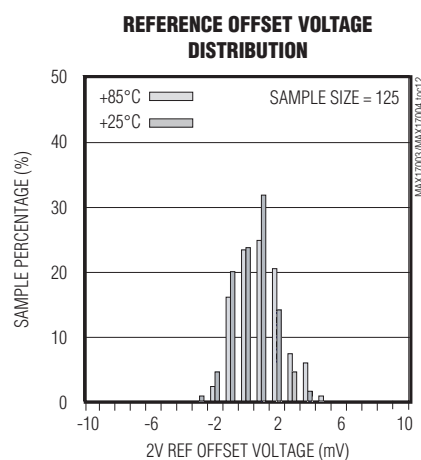
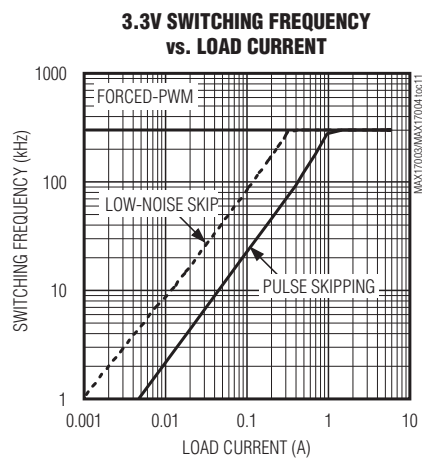
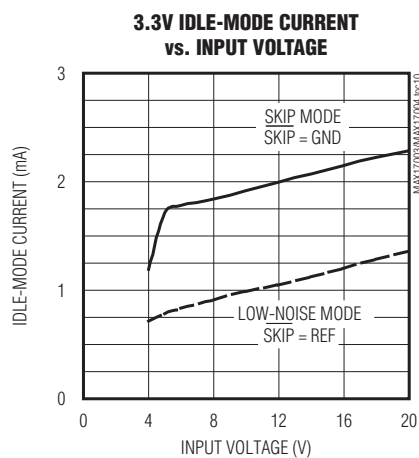
(Circuit of Figure 1, $V_{IN} = 12V$, $SKIP = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



高效率、四路输出、主电源控制器， 用于笔记本电脑

典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

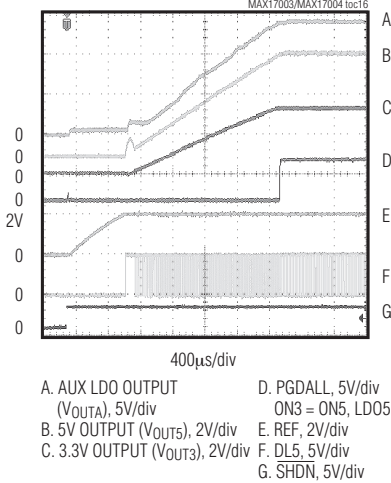


高效率、四路输出、主电源控制器， 用于笔记本电脑

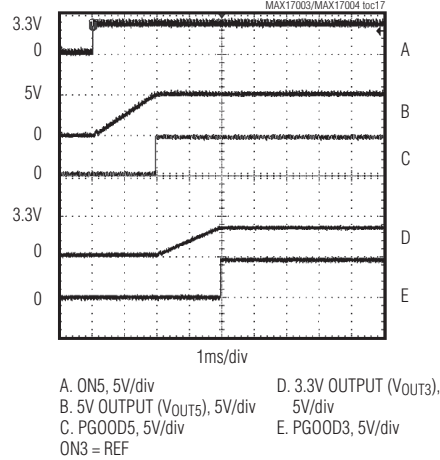
典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

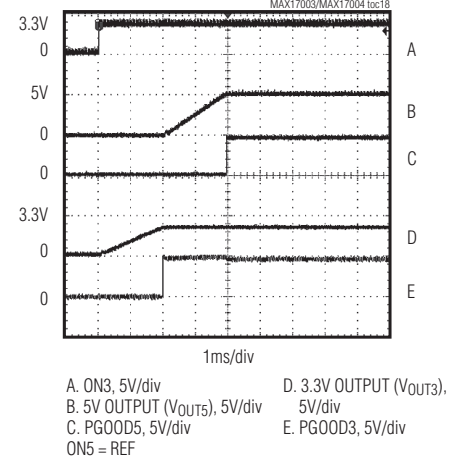
SOFT-START WAVEFORMS



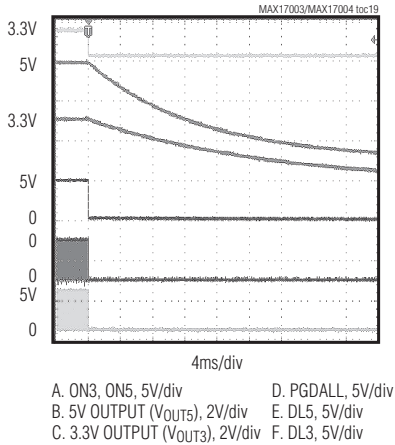
SMPS DELAYED STARTUP SEQUENCE (ON3 = REF)



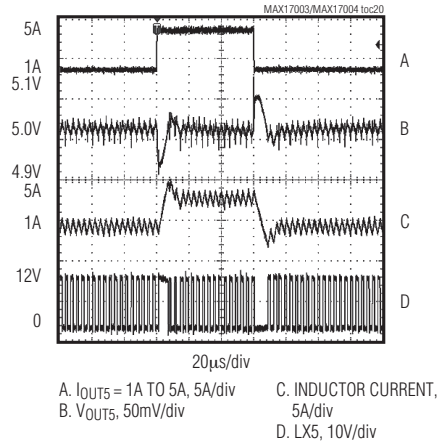
SMPS DELAYED STARTUP SEQUENCE (ON5 = REF)



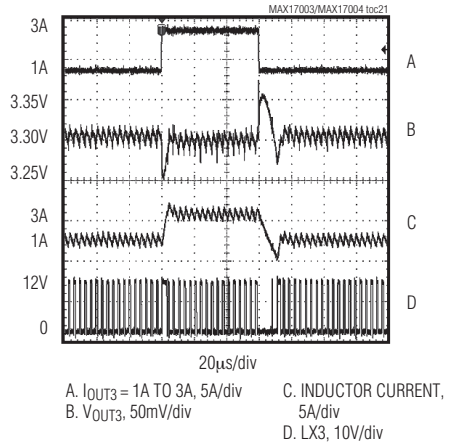
SMPS SHUTDOWN WAVEFORMS



OUT5 LOAD TRANSIENT



OUT3 LOAD TRANSIENT



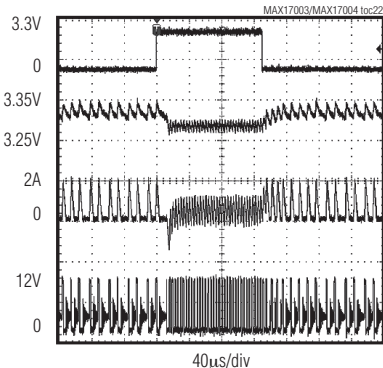
MAX17003/MAX17004

高效率、四路输出、主电源控制器， 用于笔记本电脑

典型工作特性(续)

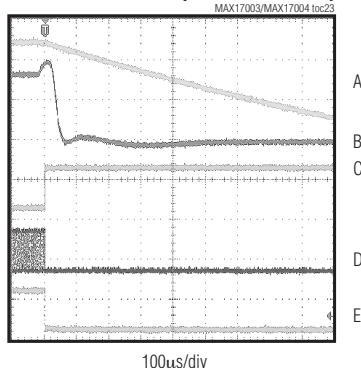
(Circuit of Figure 1, $V_{IN} = 12V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

SKIP TRANSITION



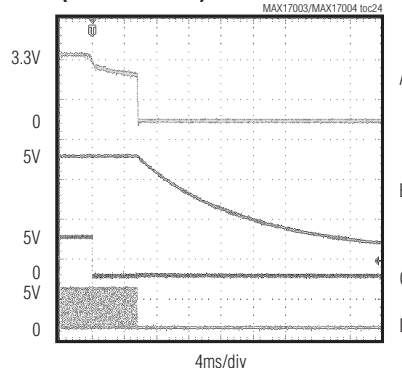
- A. $\overline{SKIP}$, 5V/div
B. 3.3V OUTPUT (V_{OUT3}), 100mV/div
C. INDUCTOR CURRENT, 2A/div
D. LX3, 10V/div
0.5A LOAD

OUTPUT OVERVOLTAGE FAULT PROTECTION (MAX17003 ONLY)



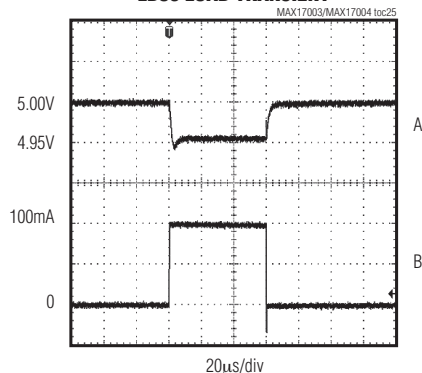
- A. 5V OUTPUT (V_{OUT5}), 2V/div
B. 3.3V OUTPUT (V_{OUT3}), 2V/div
C. DL3, 5V/div
D. DL5, 5V/div
E. PGDALL, 5V/div
 $R_{LOAD5} = 5\Omega$

OUTPUT UNDERVOLTAGE (SHORT-CIRCUIT) FAULT PROTECTION



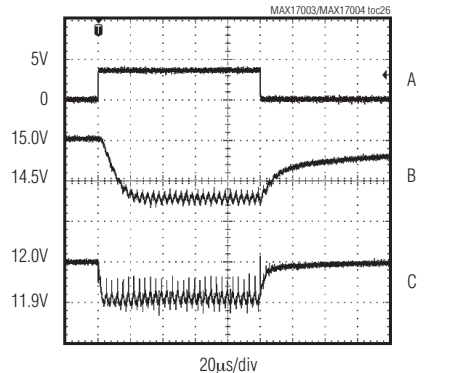
- A. 3.3V OUTPUT (V_{OUT3}), 2V/div
B. 5V OUTPUT (V_{OUT5}), 2V/div
C. PGDALL, 5V/div
D. DL3, 5V/div

LD05 LOAD TRANSIENT



- A. LD05 OUTPUT, 50mV/div
B. LOAD CURRENT, 50mA/div

LD0A LOAD TRANSIENT



- A. LOAD FET GATE, 5V/div
B. AUX LDO INPUT, 0.5V/div
C. AUX LDO OUTPUT (V_{OUTA}), 0.1V/div
0 TO 150mA LOAD TRANSIENT

高效率、四路输出、主电源控制器， 用于笔记本电脑

引脚说明

MAX17003/MAX17004

引脚	名称	功能
1	ONA	辅助LDO使能输入。ONA为低电平时，OUTA为高阻态，且副绕组反馈控制被禁止；ONA为高电平时，控制器使能辅助LDO。
2	DRVA	辅助LDO晶体管基极驱动器。连接DRVA至pnp功率晶体管的基极。在基极和发射极之间连接680Ω上拉电阻。
3	ILIM	峰值限流门限调节端。ILIM上拉至LDO5，限流门限默认值为50mV。对于可调模式，CSH_和CSL_之间的限流门限精确等于ILIM端电压的1/10，ILIM端电压的范围为0.5V至2.0V。转换到50mV默认值的逻辑门限约为 $V_{LDO5} - 1V$ 。
4	$\overline{SHDN}$	关断控制输入。当 $V_{\overline{SHDN}}$ 低于 $\overline{SHDN}$ 输入低电平门限时，器件进入关断模式，电源电流降低至8μA，直到 $V_{\overline{SHDN}}$ 高于 $\overline{SHDN}$ 输入高电平门限以后，器件才重新启动。将 $\overline{SHDN}$ 连接至 V_{IN} 可自动启动。通过电阻分压器将 $\overline{SHDN}$ 连接至 V_{IN} 实现可编程欠压锁定。
5	ON3	3.3V SMPS使能输入。驱动ON3为高电平时，使能3.3V SMPS；ON3为低电平时，禁止3.3V SMPS。如果ON3连接至REF，3.3V SMPS将于5V SMPS达到稳定后启动(延时启动)。将ON3驱动至故障清除电平以下，则复位故障锁存器。
6	ON5	5V SMPS使能输入。ON5置为高电平时，使能5V SMPS；ON5置为低电平时，禁止5V SMPS。如果ON5连接至REF，5V SMPS将在3.3V SMPS达到稳定后启动(延时启动)。将ON5驱动至故障清除电平以下，则复位故障锁存器。
7	REF	2.0V基准电压输出，采用一个0.1μF或更大的陶瓷电容将REF旁路至模拟地。该基准电压源可以为外部负载提供最大50μA的电流。用该电压基准驱动负载会降低输出电压的精度，精度降低程度由REF负载调节误差决定。 $\overline{SHDN}$ 为低电平时，基准关断。
8	GND	模拟地，背面焊盘连接至GND。
9	FSEL	频率选择输入，该三态输入可用来设置控制器的开关频率。该引脚接LDO5、REF或GND时，对应的开关频率分别是：LDO5 = 500kHz，REF = 300kHz，GND = 200kHz。
10	$\overline{SKIP}$	跳脉冲控制输入，接至LDO5时，进入低噪声、强制PWM模式；接至REF时，在轻载下进入自动、低噪声跳脉冲模式；接至GND时，在轻载下进入自动、高效率跳脉冲模式。启动时，通常处于低噪声、跳脉冲模式(即与 $\overline{SKIP} = REF$ 设置相同)，与 $\overline{SKIP}$ 设置无关。一旦相应的SMPS稳定， $\overline{SKIP}$ 设置将立即生效。
11	FB5	5V SMPS的反馈输入。连接至LDO5时，选择预设的5V输出。调节模式下，FB5稳定至2V。
12	CSH5	5V SMPS的电流检测输入正端，连接至电流检测元件的正端。图7给出了两种不同的电流检测方式：即通过精密的检流电阻或无损耗电感DCR检测。
13	CSL5	5V SMPS输出检测端和电流检测输入负端。当使用内部预设的5V反馈分压器(FB5 = LDO5)时，控制器用CSL5来检测输出电压。连接至电流检测元件的负端。此外CSL5还用作LDO5的自举输入。对于MAX17003，在CSL5与GND之间放置一个肖特基二极管，以避免CSL5电压下降到-0.7V以下。
14	DSCHG5	5V SMPS的开漏极放电输入。当ON5为低电平时，DSCHG5被拉低，对SMPS5输出进行放电。故障状态下，DSCHG5也为低电平。 DSCHG5与SMPS5输出之间连接一个电阻。将峰值放电电流限制到低于100mA： $R_{DIS5} \geq \frac{V_{OUT5}}{100mA} - R_{DSCHG5(MIN)}$ 其中，由Electrical Characteristics表可知： $R_{DSCHG5(MIN)}$ 为5Ω。

高效率、四路输出、主电源控制器， 用于笔记本电脑

引脚说明(续)

引脚	名称	功能
15	BST5	5V SMPS的自举飞电容连接端。MAX17003/MAX17004包含自举开关，连接在LDO和BST5之间。按图1所示连接至外部电容。
16	DH5	5V SMPS的高边栅极驱动器输出。DH5的摆幅为LX5至BST5。
17	LX5	5V SMPS的电感连接端，LX5接至电感的开关侧。LX5还是高边栅极驱动器DH5的电源摆幅低端电压。
18	DL5	5V SMPS的低边栅极驱动器输出。DL5的摆幅为PGND至LDO5。
19	PGND	功率地。
20	LDO5	5V内部线性稳压器输出。用一只最小4.7μF (1μF/25mA)的电容将其旁路至地。为DL_低边栅极驱动器、DH_高边驱动器(通过BST二极管)、PWM控制器、内部逻辑电路、基准源和外部负载提供至少100mA电流。当CSL5电压大于4.5V并且软启动完成时，线性稳压器关断，LDO5通过一个导通电阻为1Ω、额定电流200mA的开关连接至CSL5。
21	IN	启动电路和内部5V线性稳压器LDO5的输入，用一只0.22μF (或更大)的陶瓷电容将其旁路至PGND，该电容应靠近IC放置。
22	PGDALL	SMPS3和SMPS5漏极开路电源就绪输出。如果SMPS3或SMPS5中任意一个输出比稳压点低10% (典型)，或者ON3或ON5中任意一个为低电平，PGDALL被拉低。当SMPS3和SMPS5均达到稳压值后，PGDALL变为高阻态。
23	DL3	3.3V SMPS的低边栅极驱动器输出，DL3的摆幅为PGND至LDO5。
24	LX3	3.3V SMPS的电感连接端，LX3接至电感的开关侧。LX3还是高边栅极驱动器DH3的电源摆幅低端电压。
25	DH3	3.3V SMPS的高边栅极驱动器输出，DH3的摆幅为LX3至BST3。
26	BST3	3.3V SMPS的自举飞电容连接端。MAX17003/MAX17004包含自举开关，连接至LDO5和BST3之间，按图1所示连接外部电容。
27	DSCHG3	3.3V SMPS的开漏极放电输入。当ON3为低电平时，DSCHG3被拉低，对SMPS3输出进行放电。故障状态下，DSCHG3也为低电平。 DSCHG3与SMPS3输出之间连接一个电阻。将峰值放电电流限制到低于100mA： $R_{DIS3} \geq \frac{V_{OUT3}}{100mA} - R_{DSCHG3(MIN)}$ 其中，由Electrical Characteristics表可知：R _{DSCHG3(MIN)} 为5Ω。
28	CSL3	3.3V SMPS输出检测端和电流检测输入负端。当使用内部预设的3.3V反馈分压器(FB3 = LDO5)时，控制器通过CSL3检测输出电压。连接至电流检测元件的负端。
29	CSH3	3.3V SMPS的电流检测输入正端，连接至电流检测元件的正端。图7给出了两种不同的电流检测方式：即通过精密的检流电阻或无损耗电感DCR检测。
30	FB3	3.3V SMPS反馈输入。连接至LDO5时，选择预设的3.3V输出；调节模式下，FB3稳定至2V。

高效率、四路输出、主电源控制器， 用于笔记本电脑

引脚说明(续)

引脚	名称	功能
31	FBA	辅助LDO的反馈输入。在OUTA与模拟地之间连接分压电阻，调节辅助线性稳压器的输出电压。FBA稳定至1V。
32	OUTA	可调节的辅助线性稳压器输出。采用一个最小1 μ F (1 μ F/25mA)的电容将OUTA旁路至GND。 当DRVA < OUTA时，副绕组反馈控制DL5的时间超过1 μ s，强制控制器为辅助储能电容充电。 当DRVA超过25V时，MAX17003/MAX17004使能OUTA上的10mA旁路器，防止由于变压器的漏感导致储能电容的电压增加至不安全的电平。ONA拉至高电平，将使能线性稳压器驱动器和副绕组反馈控制。
EP	EP	裸露焊盘。连接裸露的背面焊盘至模拟地。

表 1. 标准应用的元件选择

COMPONENT	300kHz 5V AT 5A 3.3V AT 5A	500kHz 5V AT 3A 3.3V AT 5A
INPUT VOLTAGE	$V_{IN} = 7V \text{ TO } 24V$	$V_{IN} = 7V \text{ TO } 24V$
C _{IN} , Input Capacitor	(3) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM	(3) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM
5V OUTPUT		
C _{OUT5} , Output Capacitor	2x 100 μ F, 6V, 35m Ω Sanyo 6TPE100MAZB	2x 100 μ F, 6V, 35m Ω Sanyo 6TPE100MAZB
L5/T5 Inductor/Transformer	6.8 μ H, 6.4A, 18m Ω (max) 1:2 Sumida 4749-T132	—
N _{H5} High-Side MOSFET	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V
N _{L5} Low-Side MOSFET	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1
3V OUTPUT		
C _{OUT3} , Output Capacitor	2x 150 μ F, 4V, 35m Ω Sanyo 4TPE150MAZB	2x 100 μ F, 6V, 35m Ω Sanyo 6TPE100MAZB
L3, Inductor	5.8 μ H, 8.6A, 16.2m Ω Sumida CORH127/LD-5R8NC	3.9 μ H, 6.5A, 15m Ω Sumida CDRH124-3R9NC
N _{H3} High-Side MOSFET	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V
N _{L3} Low-Side MOSFET	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1

高效率、四路输出、主电源控制器， 用于笔记本电脑

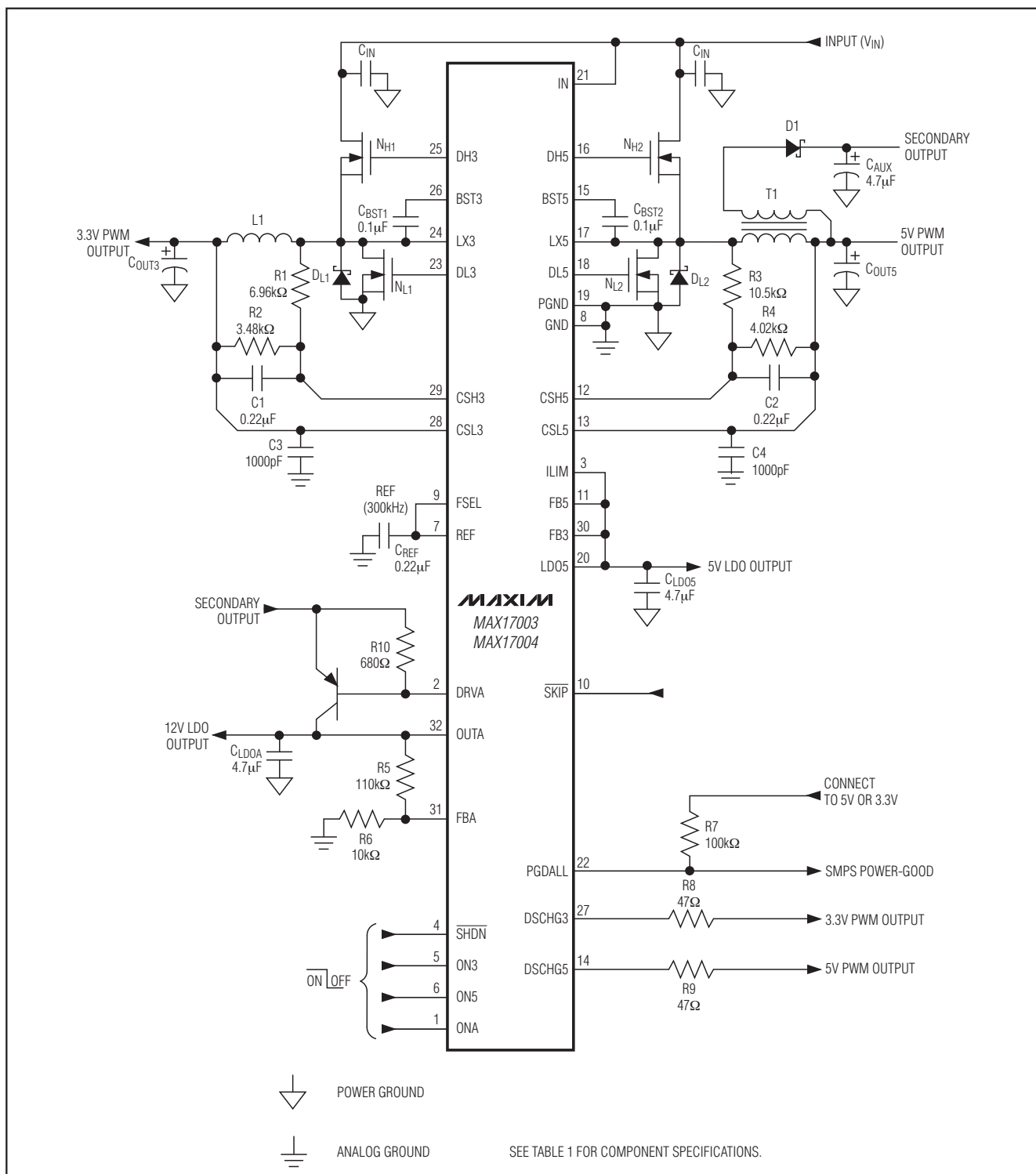


图1. 标准应用电路

高效率、四路输出、主电源控制器， 用于笔记本电脑

表2. 元件供应商

SUPPLIER	WEBSITE
AVX	www.avx.com
Central Semiconductor	www.centralsemi.com
Fairchild	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com
NEC/Tokin	www.nec-tokin.com
Panasonic	www.panasonic.com/industrial
Philips	www.philips.com
Pulse	www.pulseeng.com
Renesas	www.renesas.com
Sanyo	www.edc.sanyo.com
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com
Vishay (Dale, Siliconix)	www.vishay.com

详细说明

MAX17003/MAX17004标准应用电路(图1)可用来构建笔记本电脑主电源电路，为其提供5V/5A和3.3V/5A电源。该电路的输入电压范围为7V至24V，电路元件选择和供应商请分别参考表1和表2。

MAX17003/MAX17004内含两个为低压电源设计的交错控制、固定频率的降压控制器。最优交错结构可保证异相工作，减小输入电容的纹波。内部LDO可产生5V常备电源，MAX17003/MAX17004还有一个输出可调的辅助LDO，用于产生3.3V常备电源或低功率12V系统电源。

5V固定输出线性稳压器(LDO5)

内部线性稳压器产生预设的5V小电流输出。LDO5为外部MOSFET的栅极驱动器提供电源，同时为SMPS模拟控制电路、基准电路和逻辑单元提供偏置电源。LDO5至少可为外部和内部负载提供100mA的驱动电流，其中包括MOSFET栅极驱动(根据开关频率和所选择的外部MOSFET不同，通常在5mA至50mA范围内)。采用一个4.7μF或更大的陶瓷电容(负载电流每增加25mA，该电容的容量应增大1μF)将LDO5旁路至地，以确保满负荷时稳定工作。

除大功率输入电源(电池或交流适配器)外，MAX17003/MAX17004开关电源(SMPS)还需要一个5V偏置电源。5V偏置电源由控制器内部的5V线性稳压器(LDO5)产生。这个自举LDO可以使控制器独立启动。栅极驱动器输入与固定5V线性稳压器(LDO5)的输出相连。因此，5V LDO电源需要支持LDO5 (PWM控制器)和栅极驱动器供电，所需最大电流为：

$$I_{\text{BIAS}} = I_{\text{CC}} + f_{\text{SW}} (Q_{\text{G(LOW)}} + Q_{\text{G(HIGH)}}) \\ = 5\text{mA至}50\text{mA (典型值)}$$

其中， I_{CC} 为0.7mA(典型值)， f_{SW} 为开关频率， $Q_{\text{G(LOW)}}$ 和 $Q_{\text{G(HIGH)}}$ 是MOSFET数据资料中给出的 $V_{\text{GS}} = 5\text{V}$ 时的总栅极电荷。

SMPS至LDO自举切换

当5V主输出电压高于LDO5自举切换门限，并且软启动过程结束时，其内部1Ω(典型值)p沟道MOSFET将CSL5短接至LDO5，同时关断LDO5线性稳压器。这样一来，将使器件自举工作，采用5V SMPS输出(CSL5)为内部电路和外部负载供电，而不是电池经过线性稳压器稳压后为其供电。由于采用的是效率高达90%的开关模式电源供电，而不是效率低得多的线性稳压器供电，因此，自举工作可降低栅极电荷所产生的功耗和静态损耗。当LDO5输出切换至CSL5后，输出电流能力从100mA提高到200mA。ON5拉至低电平时，控制器立即禁止自举开关并重新使能5V LDO。

基准电压(REF)

在整个温度范围和负载范围内，2V基准电压的精度可以保持在±1%，因此REF可以用作系统的精密电压基准。采用一个0.1μF或更大容量的陶瓷电容将REF旁路至GND。基准电压可向外部负载源出50μA或吸入5μA电流。如果主SMPS输出电压需要较高的精度，则不要在基准电压上加其它负载。由于基准的负载调整误差，给基准加载会导致LDO5、CSL5 (OUT5)、CSL3 (OUT3)和OUTA输出电压轻微下降。

系统使能/关断($\overline{\text{SHDN}}$)

将 $\overline{\text{SHDN}}$ 拉低至 $\overline{\text{SHDN}}$ 输入低电平门限以下，使MAX17003/MAX17004进入低功耗关断状态。关断模式下控制器仅消耗8μA静态电流。处于关断模式时基准源被关闭，因此退出关断状态的门限精度较低。要保证正常启动，应将

高效率、四路输出、主电源控制器， 用于笔记本电脑

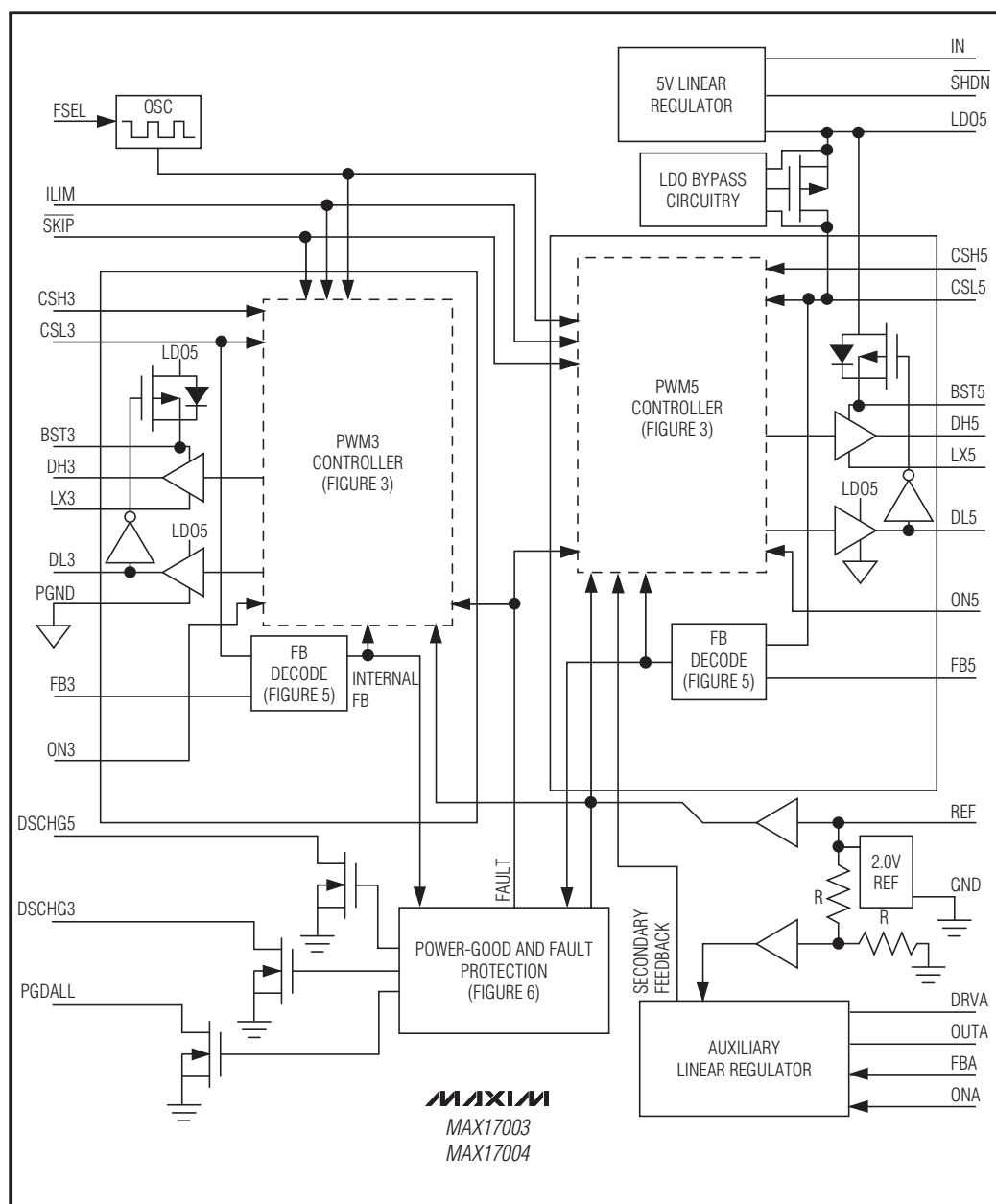


图2. 功能框图

高效率、四路输出、主电源控制器， 用于笔记本电脑

MAX17003/MAX17004

表3. 工作模式真值表

MODE	INPUTS*			OUTPUTS		
	SHDN	ON5	ON3	LDO5	5V SMPS	3V SMPS
Shutdown Mode	Low	X	X	OFF	OFF	OFF
Standby Mode	High	Low	Low	ON	OFF, DSCHG5 LOW	OFF, DSCHG3 LOW
Normal Operation	High	High	High	ON	ON	ON
3.3V SMPS Active	High	Low	High	ON	OFF, DSCHG5 LOW	ON
5V SMPS Active	High	High	Low	OFF LDO5 to CSL5 bypass switch enabled	ON	OFF, DSCHG3 LOW
Normal Operation (Delayed 5V SMPS Startup)	High	Ref	High	OFF LDO5 to CSL5 bypass switch enabled	ON Power-up after 3.3V SMPS is in regulation	ON
Normal Operation (Delayed 3.3V SMPS Startup)	High	High	Ref	OFF LDO5 to CSL5 bypass switch enabled	ON	ON Power-up after 5V SMPS is in regulation

*SHDN是一个精确的低压逻辑输入，其下降沿门限电压为1V，上升沿门限电压为1.6V。ON3和ON5为三态CMOS逻辑输入，逻辑低电平小于0.8V，逻辑高电平大于2.4V，中间逻辑电平介于1.7V和2.3V之间(参见Electrical Characteristics表)。

SHDN上拉至2V以上(SHDN输入高电平门限)。若希望器件自动关断和启动，可将SHDN连接到VIN端。高精度的1V SHDN低电平门限可用来检测某个特定的输入电压并关断器件。进入关断后，启用1.6V的高电平门限，为多数应用提供足够的滞回。

SMPS POR、UVLO和软启动

LDO5上升至1V以上时，上电复位(POR)启动，复位欠压、过压以及热关断故障锁存器。POR电路还确保低边驱动器一直被拉高，直到SMPS控制器开始工作为止。图2所示为MAX17003/MAX17004功能框图。

当5V偏置电源(LDO5)电压低于4V UVLO门限时，LDO5输入欠压锁存(UVLO)电路将禁止开关操作。一旦5V偏置电压(LDO5)上升到输入UVLO门限电压以上，并且SMPS控制器处于使能状态(ON_驱动至高电平)，SMPS控制器开始开关操作，输出电压开始在软启动电路的控制下爬升。如果LDO5电压跌落至UVLO门限以下，控制器停止开关操作，并将低边栅极驱动器拉低，直到LDO5电压恢复或跌落至POR门限以下为止。

内部软启动电路以1V/ms的速率逐渐提高反馈电压。因此，SMPS控制器使能2ms后输出到达标称稳压值(参见典型工作特性中的Soft-Start Waveforms曲线图)。受限制的摆率减少了输出电容的充电电流($I_{OUT} = I_{LOAD} + C_{OUT} \times V_{OUT(NOM)} / t_{SLEW}$)，从而有效降低输入浪涌电流。

SMPS使能控制(ON3、ON5)

ON3和ON5可用于控制SMPS的上电顺序。ON3或ON5电压上升到2.4V以上时使能对应的输出。ON3或ON5电压下降到1.6V以下时关闭各自对应的输出。将ON_驱动到0.8V以下可清除过压、欠压和热故障锁存器。

SMPS上电顺序

连接ON3或ON5到REF，当另一路输出低于稳压值时，相应的输出将进入关闭状态，并在另一路输出达到稳定后启动。第二路SMPS将一直保持开通状态直到第一路SMPS关断、器件关断、发生故障或LDO5进入UVLO状态。当第一路电源关闭时，两个电源立即进入断电过程。

高效率、四路输出、主电源控制器， 用于笔记本电脑

输出放电(软放电)

当开关调节器处于禁止状态(ON_或 $\overline{\text{SHDN}}$ 被拉低)，或当一路输出发生欠压故障时，内部软放电电路将DSCHG_拉低，逐渐降低反馈电压(参见典型工作特性的SMPS Shutdown Waveforms曲线图)。这一电路缓慢地对输出电容放电，从而消除了通过电感和低边MOSFET快速放电时所产生的负压。两个SMPS控制器都有各自独立的软关断电路。

固定频率、电流模式PWM控制器

每个电流模式PWM控制器的核心都是多输入开环比较器，它对两路信号进行求和：相对于基准电压的输出电压误差信号和斜率补偿斜坡信号的和(图3)。MAX17003/MAX17004采用直接求和结构，接近于理想的逐周期输出电压控制，省去了传统的误差放大器及其引入的相移。

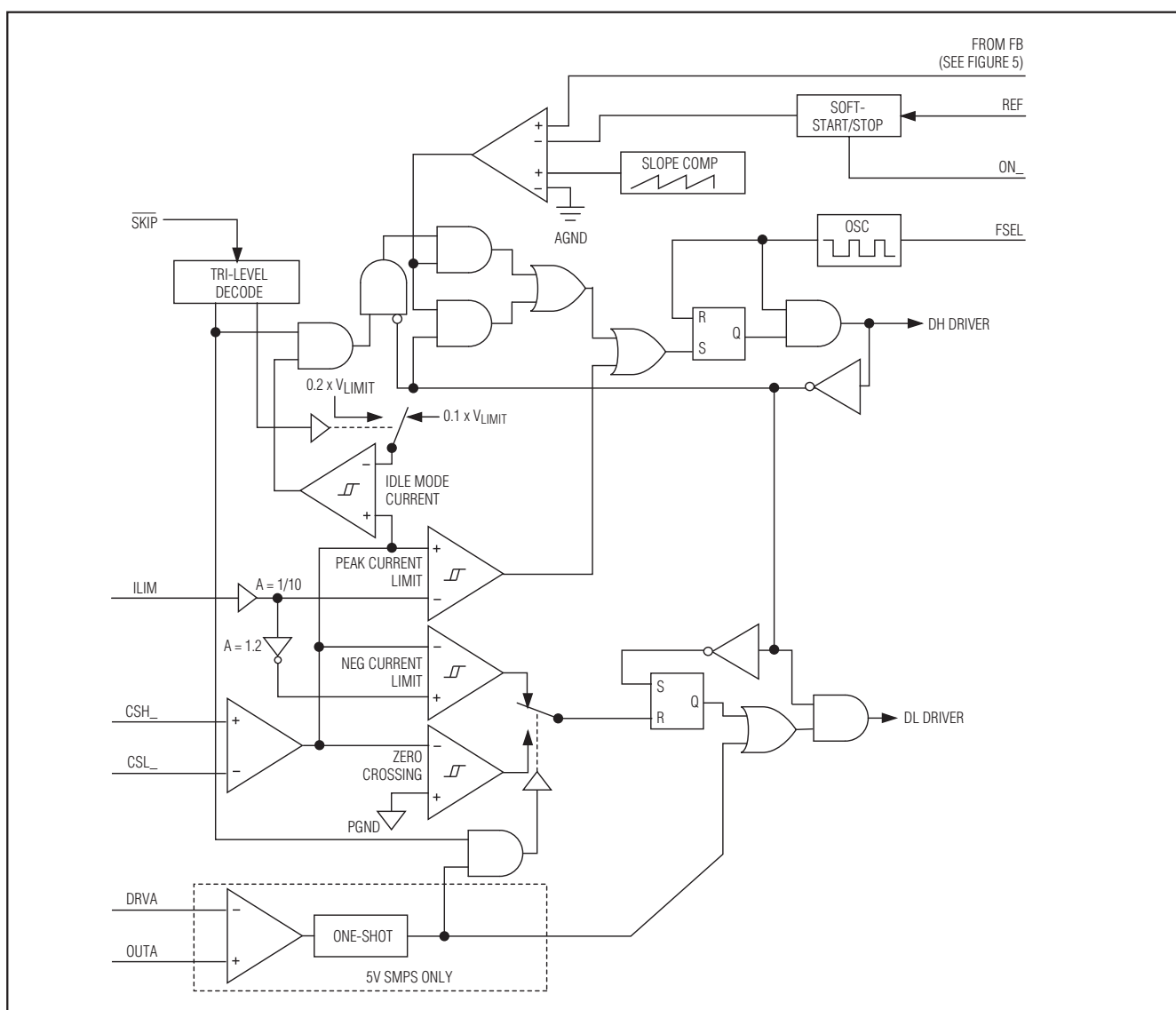


图3. PWM控制器功能框图

高效率、四路输出、主电源控制器， 用于笔记本电脑

表4. FSEL配置表

FSEL	SWITCHING FREQUENCY (kHz)
LDO5	500
REF	300
GND	200

频率选择(FSEL)

利用FSEL引脚可选择PWM模式的开关频率。表4给出了FSEL连接方式与开关频率的对应关系。工作在较高的工作频率(500kHz)有助于减小产品尺寸，但会增大开关损耗进而导致效率的降低，适用于负载电流较小的超小型设备；工作在较低的频率(200kHz)时，效率会更高，但以增大元件尺寸和电路板面积为代价。

强制PWM模式

低噪声强制PWM模式($\overline{\text{SKIP}} = \text{LDO5}$)下将禁止过零比较器，这个比较器用来控制低边开关的导通时间，使低边开关的栅极驱动波形与高边栅极驱动波形始终保持互补，这样，电感电流在轻载下反转， DH_- 保持占空比为 $V_{\text{OUT}}/V_{\text{IN}}$ 。强制PWM模式的优点是开关频率相当固定。然而，强制PWM工作模式的代价是：空载时，5V电源仍会消耗20mA至50mA的电源电流，具体取决于外部MOSFET和开关频率。

强制PWM模式的重大优点是消除了音频噪声并改善了负载瞬态响应。由于强制PWM模式禁止了过零比较器，轻载时电感电流会反向。

轻载模式控制(SKIP)

MAX17003/MAX17004带有一个轻载模式控制输入($\overline{\text{SKIP}}$)，可以使能或禁止两个控制器的过零比较器。若过零比较器使能，当电流检测电路检测到电感电流归零时，控制器将 DL_- 强制拉低，可避免电感对输出电容放电，并在轻载下使控制器跳过一些脉冲，以免输出过度充电。当过零比较器禁止工作时，将迫使控制器在轻载下一直处于PWM模式(强制PWM)。

空闲模式的电流检测门限

跳脉冲模式下，当输出电压超过反馈门限，并且检流电压超过空闲模式检流门限时，降压控制器终止导通时间。轻载情况下，导通时间仅仅取决于空闲模式检流门限，大约为满负荷检流门限(由 ILIM 设定)的20% ($\overline{\text{SKIP}} = \text{GND}$)，或取决于低噪声检流门限，大约为满负荷检流门限(由 ILIM 设定)的10% ($\overline{\text{SKIP}} = \text{REF}$)。从而，强制控制器在每个周期源出一个最小功率。为避免对输出过充电，在输出电压跌至反馈门限以下之前不启动另一个导通周期。由于过零比较器阻止开关调节器吸收电流，控制器只能跳过一些脉冲。轻载情况下，控制器调整的是输出纹波谷值。

自动切换跳脉冲模式

跳脉冲模式下，内部电路控制在轻载时自动转换到PFM模式(见图4)。这种转换受控于一个比较器，该比较器检测到电感电流过零时终止低边开关的导通。过零比较器检测 CHS_- 至 CSL_- 两端的电感电流。一旦 $V_{\text{CSH}_-} - V_{\text{CSL}_-}$ 电压跌落到3mV过零检测门限以下，比较器强制 DL_- 为低(图3)。该工作机制使跳脉冲PFM模式与PWM模式之间的转折点和连续与非连续电感电流工作模式的分界点(所谓的“临界传导”点)相同。PFM/PWM切换点的负载电流 $I_{\text{LOAD(SKIP)}}$ 可由下式计算：

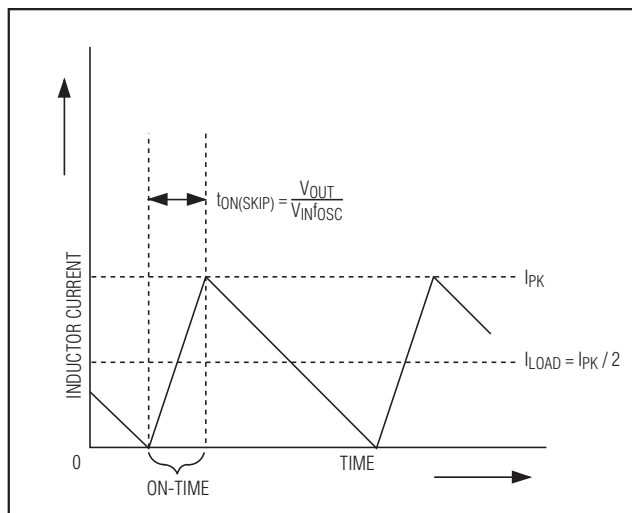


图4. 跳脉冲/非连续切换点

高效率、四路输出、主电源控制器， 用于笔记本电脑

强制PWM模式下，MAX17003/MAX17004同时也限制负向电流，以防止 V_{OUT} 吸入电流时电感反向电流太大。反向电流门限约为正向电流门限的120%，且当调整ILIM时，反向电流门限会随着正向电流门限的变化而变化。

将ILIM连接至LDO5时，门限值为默认值50mV。也可以在ILIM端外接一个电阻分压器对电流门限进行调整。为了保证足够的精度和抗噪声能力，分压器电流应为2 μ A至20 μ A，电流门限调整范围为50mV至200mV。可调模式下，电流门限电压精确等于ILIM端电压的1/10，切换到默认值的逻辑控制门限约为 $V_{LDO5} - 1V$ 。

严格按照PCB设计指南进行布局可保证电路的噪声和直流误差不会影响到CSH_和CSL_端的差分检流信号。IC和检测电阻应尽可能靠近放置，并采用短且直的引线，检流电阻采用Kelvin连接方式。

MOSFET栅极驱动器(DH_、DL_)

DH_和DL_驱动器优化用于驱动中等尺寸的高边功率MOSFET和较大功率的低边功率MOSFET。这与笔记本应用中的低占空比要求一致，这类应用具有较大的 $V_{IN} - V_{OUT}$ 差。高边栅极驱动器(DH_)能够源出和吸入2A的电流，而低边栅极驱动器(DL_)可源出1.7A和吸入3.3A，为大电流应用提供强劲的栅极驱动。浮动的DH_高边MOSFET驱动器由BST_端的外部电荷泵供电，同步整流驱动器DL_则直接由固定5V输出线性稳压器(LDO5)供电。

自适应死区时间控制电路监视DL_和DH_驱动器，防止任何一个FET在另一个FET完全关断之前导通。这种自适应死区时间驱动器适合多种MOSFET，消除了穿通电流，将延迟降至最小，同时可以保持高效率。为保证自适应死区时间控制电路能够正常工作，DL_和DH_驱动器输出到MOSFET栅极之间应具有低阻抗、低感抗通路，否则，当MOSFET栅极实际存在电荷的情况下，MAX17003/MAX17004的检测电路会误认为已经进入“关闭”状态。这条通路应采用短且宽的引线(当MOSFET与驱动器之间的距离为1英寸时，引线宽度应为50mil至100mil)。

用来将DL_拉低的内部下拉晶体管驱动能力很强，其导通电阻为0.6 Ω (典型值)。当电感节点(LX_)从地电平迅速切换到 V_{IN} 时，该电路可防止DL_由于低边MOSFET的漏极-栅极电容耦合而被拉高。对于具有高输入电压、驱动器引线电感较大的应用，可能需要增加额外的栅-源电容，以确保LX_的快速上升沿不会拉高低边MOSFET的栅极，

造成穿通电流。MOSFET栅-漏电容($C_{GD} = C_{RSS}$)、栅-源电容($C_{GS} = C_{ISS} - C_{GD}$)以及电路板寄生电容所引起的LX_和DL_之间的容性耦合不应超过下式确定的最小门限：

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

由于不同批次器件门限电压之间的偏差，在设计的临界状态可能会产生问题。

电源就绪输出(PGDALL)

PGDALL是比较器的开漏输出，该比较器连续监测两路SMPS输出电压的欠压状态。关断($\overline{SHDN} = GND$)、软启动、软关断期间以及任意一路SMPS禁止工作(ON3或ON5为低电平)时，PGDALL被有源电路拉低。数字软启动结束后，当两个输出电压均超过标称稳压值(由FB设定)的90%时，PGDALL变为高阻态。只要任何一路SMPS的输出比其额定稳压值下降10%，或者发生SMPS输出过压故障、ON_或 $\overline{SHDN}$ 为低电平，PGDALL将变为低电平。为了获得逻辑电平的PGDALL输出，可在PGDALL和LDO5之间接一个外部上拉电阻。100k Ω 的上拉电阻能够适合大多数应用。

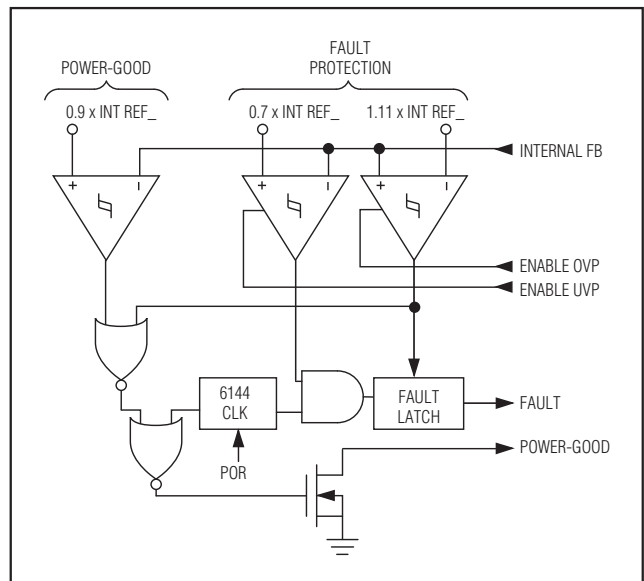


图6. 电源就绪和故障保护

高效率、四路输出、主电源控制器， 用于笔记本电脑

表5. 工作模式真值表

MODE	CONDITION	COMMENT
Power-Up	LDO5 < UVLO threshold	Transitions to discharge mode after V_{IN} POR and after REF becomes valid. LDO5, REF remain active. DL_ is low.
Run	$\overline{SHDN}$ = high, ON3 or ON5 enabled	Normal operation.
Output Overvoltage (OVP) Protection (MAX17003)	Either output > 111% of nominal level	Exited by POR or cycling $\overline{SHDN}$, ON3, or ON5.
Output Undervoltage Protection (UVP)	Either output < 70% of nominal level, UVP is enabled 6144 clock cycles ($1/f_{OSC}$) after the output is enabled	Exited by POR or cycling $\overline{SHDN}$, ON3, or ON5.
Standby	ON5 and ON3 < startup threshold, $\overline{SHDN}$ = high	DL_ stays low. LDO5 active.
Shutdown	$\overline{SHDN}$ = low	All circuitry off.
Thermal Shutdown	$T_J > +160^{\circ}\text{C}$	Exited by POR or cycling $\overline{SHDN}$, ON3, or ON5. DL3 and DL5 go low before LDO5 turns off.
Switchover Fault	Excessive current on LDO5 switchover transistors	Exited by POR or cycling $\overline{SHDN}$, ON3, or ON5.

故障保护

输出过压保护(OVP)——仅对MAX17003

当任何一个SMPS输出电压超过标称稳压值的111%，且OVP保护功能使能的情况下，控制器将触发故障锁存器、拉低PGDALL，关断出现故障的SMPS控制器，并立即拉低DH_、强制拉高DL_。从而使同步整流MOSFET以100%占空比导通，迅速给输出电容放电并将两路输出电压箝位到地。然而，迅速拉高DL_通常会产生轻微的负输出电压，因为在发生OVP故障时输出LC中存储有能量。如果负载无法承受这一反向电压，可在输出端连接一个功率肖特基二极管进行反向箝位。如果过压故障持续下去(如高边MOSFET短路)，则电池的保险丝熔断。其它输出通过强制拉低DL_，以软放电时序关断。将LDO5降至1V以下或通过触发ON3、ON5、 $\overline{SHDN}$ 中的任意一个可清除故障锁存器，并重新启动SMPS控制器。

输出欠压保护(UVP)

每一个SMPS控制器均包含一个输出UVP保护电路，输出使能(ON_拉高)6144个时钟周期($1/f_{OSC}$)后开始监测输出。如果某一路SMPS的输出电压跌至稳压值的70%以下，且UVP功能使能，则UVP电路触发故障锁存器，拉低PGDALL，同时将DL_拉低以软放电方式关断两个控制器。将LDO5降至1V以下或通过触发ON3、ON5、 $\overline{SHDN}$ 中的任意一个可清除故障锁存器，并重新启动SMPS控制器。

热故障保护

MAX17003/MAX17004内置热故障保护电路。当结温升至 $+160^{\circ}\text{C}$ 以上时，温度传感器将触发故障锁存器、拉低PGDALL，并将DL_拉低以软放电方式关断两个SMPS控制器。结温下降 15°C 以后，触发ON3、ON5或 $\overline{SHDN}$ 中的任意一个可清除故障锁存器，并重新启动控制器。

高效率、四路输出、主电源控制器， 用于笔记本电脑

辅助LDO详细说明

MAX17003/MAX17004内含一个辅助线性稳压器(OUTA)，其输出预设12V，可用作PCMCIA电源和便携式设备中负载开关管的栅极偏置。OUTA还可在1V至23V范围内调节输出。辅助稳压器可以独立进行ON/OFF控制，不需要时可以将其关断，从而降低系统在低功耗状态时的损耗。

反激绕组控制环路对副绕组输出进行调整，在主输出负载较轻或输入-输出压差较小时改善交叉调整率。当 $V_{DRVA} < V_{OUTA}$ 时，低边开关被打开，导通时间等于开关周期的33%。这会使电感(主侧)电流反向，从输出滤波电容拉出电流，使反激变压器工作在正激模式。正激模式下，变压器副边呈现为低阻抗，使电流转向副边输出，为副边电容充电，使 $V_{INA} - V_{OUTA}$ 回到稳压状态。这个副绕组反馈环路在常规的反激模式(主输出负载较重)下并不能改善副边输出的精度。这种情况下，副绕组的输出精度取决于副绕组整流器压降、变压器匝比和主输出电压的精度。

SMPS设计过程

在选择开关频率和电感工作点(纹波电流比)之前，首先应确定输入电压范围和最大负载电流。设计过程中需要折中选择开关频率和电感工作点，还要考虑以下四个因素：

- **输入电压范围。**最大值($V_{IN(MAX)}$)必须符合最差工作情况下交流适配器电压的上限；最小值($V_{IN(MIN)}$)必须考虑最低电池电压经过连接器、保险丝和电池选择开关降压后的最低值。如果可以选择，那么，输入电压越低效率越高。
- **最大负载电流。**有两个值需要考虑：峰值负载电流($I_{LOAD(MAX)}$)决定了元件的瞬态承受能力和滤波要求，会影响到输出电容的选择、电感的饱和指标和限流电路的设计。连续负载电流(I_{LOAD})决定了热应力，制约着输入电容、MOSFET和其它发热元件的选择。
- **开关频率。**选择开关频率时应综合考虑电路尺寸和效率。由于MOSFET的开关损耗与开关频率和 V_{IN}^2 成正比，最佳工作频率在很大程度上与最大输入电压有关。

最佳频率也因时而异，随着MOSFET制造技术的飞速发展使越来越高的工作频率成为现实。

- **电感工作点。**选择电感工作点时，应在尺寸与效率、瞬态响应与输出纹波之间权衡考虑。电感值较低时，瞬态响应比较好，物理尺寸也较小，但由于纹波电流增大，效率较低，输出纹波也较大。实际应用中的最小电感值是使电路工作在临界导通模式的电感值(最大负载时电感电流在每个周期恰好归零)。电感值低于该最小值时对于进一步减小尺寸不起作用，最佳工作点通常具有20%至50%的纹波电流。工作在跳脉冲模式时(SKIP为低且负载较轻)，电感值也决定着PFM/PWM模式转换时的负载电流。

电感选择

电感值由开关频率和电感工作点决定，关系式如下：

$$L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}I_{LOAD(MAX)}LIR}$$

例如： $I_{LOAD(MAX)} = 5A$ ， $V_{IN} = 12V$ ， $V_{OUT} = 5V$ ， $f_{OSC} = 300kHz$ ，纹波电流为30%或 $LIR = 0.3$ 时；

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

在满足尺寸要求的情况下，选取一个直流电阻尽可能小的低损耗电感。大多数电感制造商都提供标准电感值，如1.0 μH 、1.5 μH 、2.2 μH 、3.3 μH 等。但是，如果能在整个输入电压范围内使LIR达到更好的折中，也可以考虑非标值电感。如果使用了变感电感器(其空载电感量随着电流的增加而线性减少)，在估计LIR时需要适当的比例因子修正电感值。选定电感值时，电感纹波电流的峰-峰值($\Delta I_{INDUCTOR}$)计算公式如下：

$$\Delta I_{INDUCTOR} = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}L}$$

高效率、四路输出、主电源控制器， 用于笔记本电脑

采用铁氧体芯的电感通常是最佳选择，不过铁粉芯更为廉价且能很好地工作在200kHz。磁芯应该足够大，确保在峰值电感电流(I_{PEAK})下不发生饱和：

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

变压器设计 (针对MAX17003/MAX17004的辅助输出)

在5V SMPS中，可使用一个耦合电感或变压器代替电感，以产生一路辅助输出(图1)。MAX17003/MAX17004特别适合这种应用，它的副绕组反馈电路在5V输出的负载较轻时可自动触发DL5。

进行主电源设计时，应当考虑辅助电源的功率需求。所设计的变压器必须同时为主、副输出提供满足要求的电流，并具有合适的匝数比和电感量。同步整流MOSFET的额定功率和MAX17003/MAX17004的电流限也需要进行相应调整。由于变压器寄生参数(例如线间电容、副绕组电阻和漏感等)的影响，极端情况下的低输入-输出压差、不同的输出负载和高匝数比等因素会使设计进一步复杂化。综合主、副输出的功率，并由此得到等效的主输出电流要求。利用这个总电流确定电流门限(请参考限流设置部分)：

$$I_{TOTAL} = P_{TOTAL} / V_{OUT5}$$

其中， I_{TOTAL} 是用来确定主输出的等效输出电流， P_{TOTAL} 是主输出和副输出的功率之和：

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT5} + V_{RECT} + V_{SENSE}}$$

其中， $L_{PRIMARY}$ 为主电感， N 为变压器匝数比， V_{SEC} 是最低要求的副绕组整流后的电压， V_{FWD} 是副绕组整流器的正向压降， $V_{OUT5(MIN)}$ 是主输出电压的最小值， V_{RECT} 是导通状态下同步整流MOSFET两端的压降。变压器副绕组

的返回端通常连接到主输出电压，而非接地，这样可以减小匝数比。在此情况下，上述计算变压器匝数比的公式中，要从副端电压中减去 V_{OUT5} ： $(V_{SEC} - V_{OUT5})$ 。采用耦合电感时，副边二极管应能承受60V以上的反激电压。普通硅整流器(如1N4001)因速度太慢，不能用于这种设计。只能选择快速硅整流管，如MURS120。整流器上的反激电压与 $V_{IN} - V_{OUT5}$ 压差和变压器匝数比有关：

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT5}) \times N$$

其中， N 为变压器匝数比(副绕组/主绕组)， V_{SEC} 是副绕组的最大直流输出电压。如果副绕组返回到 V_{OUT5} 而不是地，上式中的 $V_{FLYBACK}$ 应减去 V_{OUT5} 。二极管反向击穿电压还要适应由漏感引起的振荡。二极管额定电流至少应为副绕组输出直流负载电流的两倍。

瞬态响应

电感纹波电流对瞬态响应特性也有影响，尤其是当 $V_{IN} - V_{OUT}$ 较小时。较小的电感值使电感电流的摆率更快，以补充突然增大的负载从输出滤波电容吸收的电荷。输出电压总的跌落量等于电感电流爬升过程中的跌落量与下一个脉冲出现之前的跌落量之和：

$$V_{SAG} = \frac{L(\Delta I_{LOAD(MAX)})^2}{2C_{OUT}(V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)}(T - \Delta T)}{C_{OUT}}$$

其中， D_{MAX} 是最大占空比(见Electrical Characteristics表)， T 是开关周期($1 / f_{OSC}$)， ΔT 等于 $V_{OUT} / V_{IN} \times T$ (PWM模式)或 $L \times 0.2 \times I_{MAX} / (V_{IN} - V_{OUT})$ (跳脉冲模式)。由满负荷跳变到空载的瞬间，由于电感储能而产生的过冲由下式计算：

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT} V_{OUT}}$$

高效率、四路输出、主电源控制器， 用于笔记本电脑

MAX17003/MAX17004

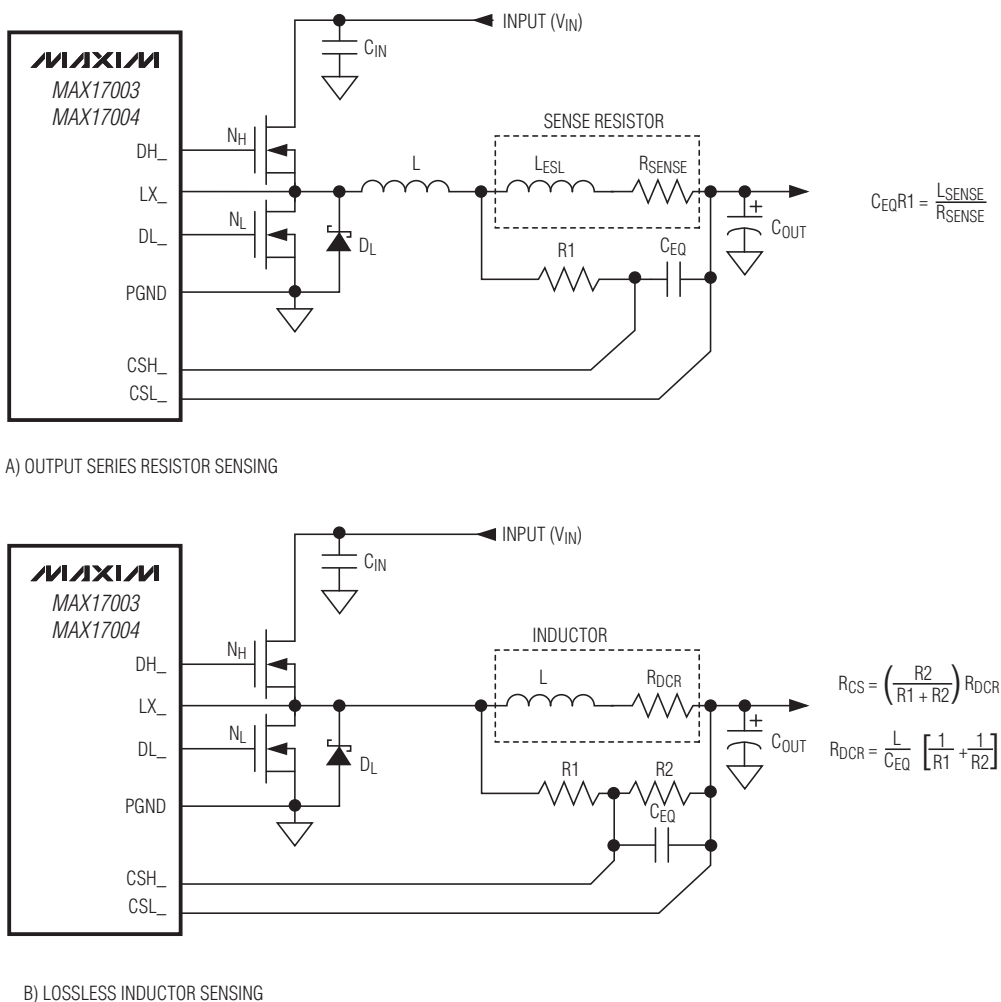


图7. 电流检测电路

高效率、四路输出、主电源控制器， 用于笔记本电脑

限流设置

限流门限的最小值要足够大，确保限流值达到容限范围内的最小值时仍能满足最大负载的供电要求。峰值电感电流为 $I_{LOAD(MAX)}$ 加上纹波电流的一半，因此：

$$I_{LIMIT} > I_{LOAD(MAX)} + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

其中， I_{LIMIT} 等于最小限流门限电压除以检流电阻 (R_{SENSE})。默认设置的检流门限最小值为45mV。

将ILIM连接到LDO5时，检流门限为50mV默认值。可调模式下，检流门限精确等于ILIM引脚电压的1/10。要对门限值进行调节，可在REF和模拟地(GND)之间接一个电阻分压器，并把ILIM接到分压器的中心抽头。外部0.5V至2V的调节范围对应于50mV至200mV的电流门限。调节能限流时，应采用1%精度的电阻，并把分流器的电流设在10mA左右，以避免给电流限引入较大的误差。

电流检测方式(图7)和幅度决定了限流精度和功率损耗。通常，电流限设置的越高，所获得的精度也越高，但功耗也越大。大多数应用可将检流门限值(V_{LIMIT})选为50mV至100mV，此时检测电阻可由下式计算：

$$R_{CS} = \frac{V_{LIMIT}}{I_{LIMIT}} = \frac{V_{ILIM}}{10 \times I_{LIMIT}}$$

为了实现最好的电流检测精度和过流保护，可在电感和输出之间接一个1%精度的电流检测电阻，如图7A所示。这种结构可对电感电流实施连续监视，实现精确的限流保护。然而，检流电阻的寄生电感也会影响限流精度，特别是在使用低值电感和检流电阻时。可以在检流电阻两端连接一个RC电路来抵消寄生电感值(L_{ESL})，等效时间常数为：

$$CEQR1 = \frac{L_{ESL}}{R_{SENSE}}$$

另外，对于那些无需很高限流精度的大功率应用，可以在电感器两端连接一个串联RC电路(图7B)以降低功耗，等效时间常数为：

$$R_{CS} = \left(\frac{R2}{R1 + R2} \right) R_{DCR}$$

和

$$R_{DCR} = \frac{L}{C_{EQ}} \left[\frac{1}{R1} + \frac{1}{R2} \right]$$

其中， R_{CS} 为所需的检流电阻， R_{DCR} 为电感的串联直流电阻。采用电感制造商提供的典型电感和 R_{DCR} 值。

输出电容选择

输出滤波电容的等效串联电阻(ESR)要足够低，以满足输出纹波和负载瞬变的要求，同时其ESR还不能过低，以满足稳定性的要求。输出电容的容值应足够大，当负载从满负荷状态变化到空载时能够吸收电感释放的电感，避免触发过压保护。选择大容量、低ESR电容时(请参考稳定性要求部分)，滤波电容的ESR决定了输出电压的纹波。因此，输出电容的大小取决于满足输出纹波($V_{RIPPLE(P-P)}$)要求时的ESR最大值：

$$V_{RIPPLE(P-P)} = RESR I_{LOAD(MAX)} LIR$$

空闲模式下，电感电流不连续，电流峰值由空闲模式下的检流门限决定($V_{IDLE} = 0.2 V_{LIMIT}$)。空闲模式下，空载输出纹波电流的计算公式如下：

$$V_{RIPPLE(P-P)} = \frac{V_{IDLE} RESR}{R_{SENSE}}$$

实际的电容选择与满足低ESR条件下的物理尺寸有关，同时也和电容的化学工艺有关。因此，通常在选择电容时，

高效率、四路输出、主电源控制器， 用于笔记本电脑

主要依据是ESR和额定电压，而不是容量大小(该原则在选用钽电容、OS-CON、聚合体电容及其它电解电容时适用)。当使用小容量滤波电容(如陶瓷电容)时，电容尺寸应以保证负载瞬变期间 V_{SAG} 和 V_{SOAR} 不产生问题为原则。通常，只要电容量大到足以满足过冲要求，负载增大引起的下冲也不会有问题(请参考瞬态响应部分给出的 V_{SAG} 和 V_{SOAR} 公式)。然而，低容值滤波电容通常具有较高的ESR零点，可能会影响整个系统的稳定性(请参考输出电容的稳定性考虑部分)。

输出电容的稳定性考虑

ESR零点相对于开关频率的位置决定了系统的稳定性。临界稳定性条件由下式给出：

$$f_{ESR} \leq \frac{f_{OSC}}{\pi}$$

其中，

$$f_{ESR} = \frac{1}{2\pi R_{ESR} C_{OUT}}$$

对于开关频率为300kHz的典型应用来说，ESR零点频率应远低于95kHz，最好在50kHz以下。到本资料发表为止，市场上已得到广泛应用的钽电容和OS-CON电容通常具有25kHz的ESR零点频率。在电感选择部分的设计实例中，满足25mV_{P-P}纹波要求的ESR为： $25mV/1.5A = 16.7m\Omega$ 。220 μ F/4V Sanyo聚酯膜(TPE)电容的ESR为15m Ω (最大值)。这会在48kHz处产生一个零点，在临界稳定条件之内。

对于占空比大于50%的低输入电压应用场合($V_{OUT}/V_{IN} \geq 50\%$)，其输出纹波电压应不大于内部斜坡补偿电压的两倍：

$$V_{RIPPLE} \leq 0.02 \times V_{OUT}$$

其中， $V_{RIPPLE} = \Delta I_{INDUCTOR} \times R_{ESR}$ 。当 $V_{IN} = 2 \times V_{OUT}$ 时，ESR是最差的。此时，上式可简化为下列临界条件：

$$R_{ESR} \leq 0.04 \times L \times f_{SW}$$

在没有对电路采取预防措施的情况下，不要在反馈取样点直接并联高容值陶瓷电容，以确保稳定性。因为大容量陶瓷电容的ESR零点频率较高，会导致不稳定工作。不过，只需把电容放置在反馈取样点下游几英寸之外，就很容易获得足够的串联电阻，反馈取样点应尽可能靠近电感。

不稳定工作有两种相关但不同的表现形式：长/短脉冲或跳周期，这都将使开关频率更低。之所以出现不稳定，主要是因为输出上有噪声，或者由于ESR过低，以至于输出电压信号中没有足够的电压斜坡。这种现象将“欺骗”误差比较器过早触发，或跳过一个工作周期。跳周期除了增大输出纹波外并没有其他坏处。不过，它可能预示着由于ESR太小环路工作不稳定。环路不稳定时，在发生输入电源或负载阶跃后可能产生振荡。这样的振荡通常是有阻尼的，但可能会使输出电压超出或低于容限。

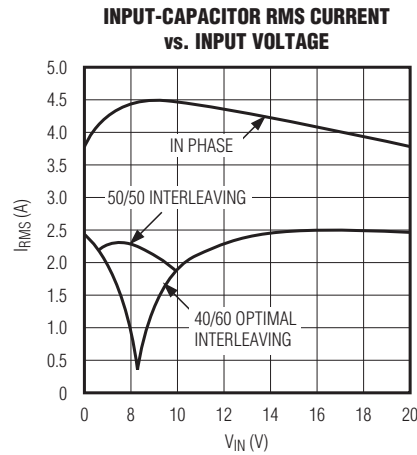
检查稳定性最简单的方法是让负载从零迅速变为最大，同时仔细观察输出电压纹波的包络，确认是否出现过冲和振荡。同时用一个交流电流表观察电感电流也会有帮助。在阶跃瞬态响应的初始上/下冲之后，不应有超过三个周期以上的振荡。

输入电容选择

输入电容应满足对开关电流造成的纹波(I_{RMS})的限制。作为异相工作的调节器，输入电容的总RMS电流与负载电流、输入电流、占空比以及图8定义的重叠量有关。

MAX17003/MAX17004采用40/60最优交错结构，即使输入电压低到8.3V也不会发生占空比交叠。与常规的180°错相结构(电压低于10V占空比就开始交叠)相比，这种结构具有更高的效率。图8所示是5V/5A和3.3V/5A应用时，输入电容RMS电流与输入电压的关系曲线。从图中可以看出，40/60最优错相方案比50/50错相和同相工作模式更优越。

高效率、四路输出、主电源控制器， 用于笔记本电脑



INPUT RMS CURRENT FOR INTERLEAVED OPERATION:

$$I_{RMS} = \sqrt{(I_{OUT5} - I_{IN})^2 (D_{LX5} - D_{OL}) + (I_{OUT3} - I_{IN})^2 (D_{LX3} - D_{OL}) + (I_{OUT5} + I_{OUT3} - I_{IN})^2 D_{OL} + I_{IN}^2 (1 - D_{LX5} - D_{LX3} + D_{OL})}$$

$$D_{LX5} = \frac{V_{OUT5}}{V_{IN}} \quad D_{LX3} = \frac{V_{OUT3}}{V_{IN}} \quad D_{OL} = \text{DUTY-CYCLE OVERLAP FRACTION}$$

$$I_{IN} = \frac{V_{OUT5} I_{OUT5} + V_{OUT3} I_{OUT3}}{V_{IN}}$$

INPUT RMS CURRENT FOR SINGLE-PHASE OPERATION:

$$I_{RMS} = I_{LOAD} \left(\frac{\sqrt{V_{OUT} (V_{IN} - V_{OUT})}}{V_{IN}} \right)$$

图8. 输入RMS电流

对于大多数应用，应当首选非钽质电容(陶瓷、铝或OS-CON)，因为它们对于上电时的浪涌电流具有抑制作用，对于输入端串接有机械开关或连接器的系统非常有利。为了得到最佳的稳定性和工作寿命，应当选择在RMS输入电流范围内温升小于10°C的电容器。

功率MOSFET的选择

以下MOSFET设计准则主要应对采用高压(> 20V)交流适配器、提供高负载电流的设计挑战，低电流应用的设计要简单得多。

高边MOSFET (N_H)应能耗散 $V_{IN(MIN)}$ 和 $V_{IN(MAX)}$ 条件下的阻性损耗和开关损耗。理想情况下， $V_{IN(MIN)}$ 条件下的损耗应大约等于 $V_{IN(MAX)}$ 条件下的损耗，两者之间的损耗更低。如果 $V_{IN(MIN)}$ 条件下的损耗高出很多，应当考虑增大 N_H 尺寸；相反，如果 $V_{IN(MAX)}$ 条件下的损耗较高，则应考虑减小 N_H 。如果 V_{IN} 的范围不是很宽，选择传导损耗与开关损耗相等的高边MOSFET (N_H) 可以实现最高效率。

选择低边MOSFET (N_L)时应考虑低导通电阻($R_{DS(ON)}$)、封装尺寸适中(例如SO-8、DPAK或D²PAK)、价格合理的产品。保证MAX17003/MAX17004的栅极驱动器DL_能够提

高效率、四路输出、主电源控制器， 用于笔记本电脑

供足够的电流，以便提供栅极电荷和高边MOSFET导通时注入漏-栅寄生电容的电流，否则将会出现交叉导通问题。由于在使用降压拓扑结构时，低边MOSFET是一个零电压开关，因此开关损耗不是问题。

功率MOSFET的功耗

占空比达到极限值时，传导损耗最大。对于高边MOSFET (N_H)来说，最差工作条件下的阻性损耗发生在输入电压最小时：

$$PD(N_H \text{ 电阻}) = \left(\frac{V_{OUT}}{V_{IN}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般来说，采用小型高边MOSFET可减小高输入电压时的开关损耗。然而，由于封装的功率耗散能力的限制， $R_{DS(ON)}$ 不能太大，这又限制了小型MOSFET的使用，当传导损耗($R_{DS(ON)}$)等于开关损耗时可以达到最优设计。当输入低于15V时高边MOSFET的开关损耗并不显著。

计算高边MOSFET (N_H)的开关损耗非常困难，因为它涉及到一些难以量化、影响导通和关断时间的因素。这些因素包括内部栅极电阻、栅极电荷、门限电压、源极电感和PCB布局等。下面有关开关损耗的计算仅仅是一个非常粗略的估算，不能替代实验板的评估，最好在 N_H 上安装一个热电偶进行验证：

$$PD(N_H \text{ 电阻}) = \left(\frac{I_{LOAD} Q_{G(SW)}}{I_{GATE}} + \frac{C_{OSS} V_{IN(MAX)}}{2} \right) V_{IN(MAX)} f_{SW}$$

C_{OSS} 是 N_H 的输出电容， $Q_{G(SW)}$ 是打开高边MOSFET (N_H)所需的电荷。 I_{GATE} 为栅极驱动源出/吸入电流时的峰值(典型值1A)。

当交流适配器电压为最大值时，开关损耗中的平方项($C \times V_{IN}^2 \times f_{SW}$)和高边MOSFET的开关损耗可能会引起发热问

题。如果选择的高边MOSFET工作在较低的电池电压时具有足够的 $R_{DS(ON)}$ ，而它工作在 $V_{IN(MAX)}$ 时又格外热，则应考虑选择一个寄生电容更低的MOSFET。

对于低边MOSFET (N_L)来说，电池电压最高时，功耗也最大：

$$PD(N_L \text{ 电阻}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFET功耗的绝对最大值出现在严重超载的情况下，此时负载已超过 $I_{LOAD(MAX)}$ ，但还没有达到电流限并触发故障锁存器。为了对这种可能性提供保护，需“超额设计”电路以提供足够的容限。

$$I_{LOAD} = I_{LIMIT} - \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

其中， I_{LIMIT} 是限流电路所要求的峰值电流，其中包含门限容差和检测电阻的误差。MOSFET应具有足够的散热能力，以耗散过载时的功耗。

选择一个正向压降足够低的肖特基二极管(D_L)，可以防止低边MOSFET的体二极管在死区时间内导通。按照惯例，选择一个额定直流电流等于负载电流1/3的二极管。当效率要求不十分严格时，该二极管也可以省去。

自举电容

自举电容(C_{BST})的容量应当足够大，以满足高边MOSFET的栅极充电要求。一般情况下，在驱动中等尺寸MOSFET的低功率应用场合，选用0.1 μ F的陶瓷电容即可。然而，对于驱动较大尺寸高边MOSFET的大电流应用场合，则应选择大于0.1 μ F的自举电容。对于这些应用，选择自举电容时应保证在为高边MOSFET栅极充电时自举电容放电引起的压降不能超过200mV：

高效率、四路输出、主电源控制器， 用于笔记本电脑

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

其中， Q_{GATE} 是高边MOSFET数据资料中规定的总栅极电荷。例如，假设选用n沟道MOSFET FDS6612A作为高边MOSFET。按照制造商提供的数据资料，FDS6612A的最大栅极电荷为13nC ($V_{GS} = 5V$)。根据以上公式，所需自举电容为：

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

选择最接近的标准值，本例可以采用0.1 μF 的陶瓷电容。

LDOA设计过程

输出电压选择

要对辅助线性稳压器的输出电压进行调节，可在OUTA和模拟地之间连接一个电阻分压器，并将FBA接至分压器中心抽头(图1)。R6在10k Ω 至30k Ω 选择，R5计算公式如下：

$$R5 = R6 \left(\frac{V_{OUTA}}{V_{FBA}} - 1 \right)$$

其中， $V_{FBA} = 1.0V$ 。

晶体管选择

调整管必须满足电流增益(β)、输入电容、集电极-发射极饱和电压以及功率损耗的要求。晶体管的电流增益限制了所能提供的最大输出电流：

$$I_{LOAD(MAX)} = \left(I_{DRV} - \frac{V_{BE}}{R_{BE}} \right) \beta_{MIN}$$

其中， I_{DRV} 为最小基极驱动电流， V_{BE} 为晶体管的基极-发射极电压，且 R_{BE} 为连接在晶体管基极和发射极间的上拉电阻。此外，晶体管的电流增益增加了线性稳压器的直流环路增益(见LDOA稳定性要求部分)，所以额外的增益会造成输出不稳定。因此，电流增益大于100的晶体管很难在最大输出电流下保持稳定，所以不推荐使用。晶体管的输入电容和输入阻抗还会产生另一个极点，该极点可能非常小，以至于重载下导致输出不稳定。

最大输出电流下的晶体管饱和电流决定了线性稳压器的最小输入-输出压差。另外，封装能够耗散的功率限制了最大输入-输出压差。晶体管的封装和安装方式所能耗散的功率必须高于器件的实际功耗。最大功率损耗等于最大负载电流乘以最大输入-输出压差：

$$PWR = I_{LOAD(MAX)} (V_{INA} - V_{OUTA})$$

$$PWR = I_{LOAD(MAX)} V_{CE}$$

LDOA稳定性要求

MAX17003/MAX17004线性稳压控制器使用内部跨导放大器来驱动外部pnp调整管。跨导放大器、调整管、基极至发射极电阻器和输出电容决定环路稳定性。

跨导放大器通过控制调整管的基极电流调节输出电压。总的直流环路增益近似为：

$$A_{V(LDO)} = \left(\frac{5.5V}{V_T} \right) \left(1 + \frac{I_{BIAS} h_{FE}}{I_{LOAD}} \right)$$

其中， V_T 是26mV(室温下)， h_{FE} 为调整管的直流增益，并且 I_{BIAS} 为流过基极至发射极电阻(R_{BE})的电流。选择图1所示680 Ω 的基极至发射极电阻提供1mA偏置电流(I_{BIAS})。

高效率、四路输出、主电源控制器， 用于笔记本电脑

输出电容和负载电阻产生系统的主极点。然而，内部放大器延迟、调整管的输入电容和反馈节点的寄生电容产生了系统的附加极点，输出电容的ESR产生一个零点。为保证正常工作，按照下列步骤确保线性稳压器的稳定性：

- 1) 首先，利用线性稳压器的输出电容和负载电阻计算主极点：

$$f_{\text{POLE(LDO)}} = \frac{1}{2\pi C_{\text{OUTA}} R_{\text{LOAD}}}$$

其中， C_{OUTA} 为辅助LDO的输出电容，并且 R_{LOAD} 为对应最大负载电流的负载阻抗。线性稳压器的单位增益频率为：

$$f_{\text{CROSSOVER}} = A_V(\text{LDO}) f_{\text{POLE(LDO)}}$$

- 2) 内部放大器延迟产生的极点大约是在1MHz：

$$f_{\text{POLE(AMP)}} \approx 1\text{MHz}$$

- 3) 然后计算由晶体管的输入电容、晶体管的输入阻抗和基极至发射极上拉电阻设定的极点。因为晶体管的输入阻抗(h_{FE}/g_m)通常远大于基极至发射极的上拉电阻，极点可以由简化后的下式决定：

$$f_{\text{POLE(CIN)}} \approx \frac{1}{2\pi C_{\text{IN}} R_{\text{IN}}}$$

$$C_{\text{IN}} = \frac{g_m}{2\pi f_T}$$

其中， g_m 为调整管的跨导， f_T 为特征频率。这两个参数在晶体管的数据资料中可以找到。因此，上述方程可进一步简化为：

$$f_{\text{POLE(CIN)}} \approx \frac{f_T}{h_{\text{FE}}}$$

- 4) 接下来计算由线性稳压器反馈电阻和连接在FBA和地之间的电容(包括寄生电容在内，大约为5pF)设定的极点：

$$f_{\text{POLE(FBA)}} = \frac{1}{2\pi C_{\text{FBA}} (R_5 \parallel R_6)}$$

- 5) 随后计算由输出电容的ESR产生的零点：

$$f_{\text{ZERO(ESR)}} = \frac{1}{2\pi C_{\text{OUTA}} R_{\text{ESR}}}$$

其中， R_{ESR} 为 C_{OUTA} 的等效串联电阻。

- 6) 为确保稳定性，选择足够大的 C_{OUTA} ，以保证单位增益对应的频率远远超前于步骤2至5计算的极点和零点。步骤3和4计算的极点通常出现在几MHz频率，使用陶瓷输出电容以确保ESR零点也出现在几兆赫兹。将单位增益频率设置在低于500kHz(典型值)，能保证避开放大器的延迟极点，保证正常工作，除非选择了非常规元件或使用了额外的电容，使其它极点或零点低于1MHz。

在线性稳压器的输出和反馈节点连接一个电容，能够改善瞬态响应并降低耦合到反馈环路的噪声。

如果需要一种低压差解决方案，可以采用外部p沟道MOSFET作为调整管。然而，基于pMOS的线性稳压器需要更大的输出电容，以确保环路稳定。p沟道MOSFET的高栅极电容降低了 $f_{\text{POLE(CIN)}}$ 并且导致不稳定，需要一个大输出电容降低单位增益带宽，确保极点远远超出单位增益频率。

应用信息

占空比限制

最小输入电压

最小输入电压(压差)受最大占空比(见 *Electrical Characteristics* 表)的限制。需要牢记的是，当降压调节器接近于低压差工作时，瞬态性能会变坏，因此，必须增加大尺寸输出电容(见 *SMPS设计过程中瞬态响应部分* 的电压跌落和上升公式)。工作于极端情况下的低压差时，电感电流在关断期间的下降量(ΔI_{DOWN})等于开启时间内的上升量(ΔI_{UP})。这样就得到一个最小工作电压，由下式给出：

$$V_{\text{IN(MIN)}} = V_{\text{OUT}} + V_{\text{CHG}} + h \left(\frac{1}{D_{\text{MAX}}} - 1 \right) (V_{\text{OUT}} + V_{\text{DIS}})$$

高效率、四路输出、主电源控制器， 用于笔记本电脑

其中， V_{CHG} 和 V_{DIS} 分别是充电和放电回路中的寄生压降，合理的 h 最小值为1.5，而绝对最小输入电压可按 $h=1$ 进行计算。

最大输入电压

MAX17003/MAX17004控制器有一个最小导通时间指标，它决定了保持开关频率不变的条件下，可接受的最大输入工作电压(见*Electrical Characteristics*表)。输入电压高于该值时，无论 $\overline{SKIP}$ 端的设置如何，电路都将进入跳脉冲工作模式。在每个周期的开始，如果输出电压仍然高于反馈门限电压，控制器将不触发新的导通脉冲，等效于跳过一个周期。这样，当输入电压高于最大输入电压时，控制器仍可保持稳定，但将强制控制器采用较低的开关频率工作。控制器开始跳脉冲操作的输入电压门限($V_{IN(SKIP)}$)为：

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

其中， f_{SOC} 为FSEL设置的开关频率。

PCB布局指南

仔细的PCB布局是保证低开关损耗和低噪、稳定工作的关键。开关电源功率级的布局需特别注意(图9)。如有可能，应将所有功率元件放在印制板的顶层，并将其接地端彼此紧靠在一起。为了获得良好的PCB布局，应遵循以下规则：

- 大电流回路应该尽可能短，尤其是接地端。这是实现稳定、无抖动工作的关键。
- 电源引线和负载引线要尽可能短，这对提高效率至关重要。采用较厚的PCB覆铜层(2oz与1oz)可将满负荷效

率提高1%或更多。正确的PCB布线应以毫米为单位进行，这是一项非常艰巨的任务，因为超过 $1m\Omega$ 的布线阻抗都可能导致效率的明显下降。

- 直接将CSH_和CSL_接在电流检测电阻(R_{SENSE})两端，将电流检测误差降至最低。
- 如果必须在引线长度方面有所妥协，则可延长充电回路的引线长度，而保持放电回路尽可能短。例如，可以增大输入电容到高边MOSFET的距离，但不能增大电感与低边MOSFET或电感与输出滤波电容之间的距离。
- 高速开关节点(BST_、LX_、DH_和DL_)应远离敏感的模拟电路部分(REF、FB_、CSH_、CSL_)。

布局步骤

首先放置功率元件，并将其接地端(N_L 源极、 C_{IN} 、 C_{OUT} 和 D_L 阳极)紧靠在一起。如有可能，将所有这些引线放在顶层，采用较宽的覆铜区域。

控制器IC靠近低边MOSFET放置，最好在正对 N_L 和 N_H 的电路板的背面，以保证LX_、GND、DH_、DL_栅极驱动器的引线短而宽。DL_和DH_栅极驱动器必须采用短而宽的引线(如果MOSFET与控制器IC的距离为1英寸，线宽应为50mil至100mil)，以确保低驱动阻抗，并保证死区时间内自适应检测电路正确工作。

将与栅极驱动相关的元件(BST_二极管和电容器、LDO5旁路电容)放在一起，并靠近控制器IC放置。

DC-DC控制器的接地方式如图1和图9所示。该图可视为具有两个分离的地平面：用于连接大功率元件的功率地和用于连接敏感模拟元件的模拟地。模拟地和功率地应该仅在IC处通过单点直接相连。

输出电源应通过过孔直接连到输出滤波电容的正、负端，整个DC-DC转换器要尽可能靠近负载放置。

高效率、四路输出、主电源控制器，
用于笔记本电脑

MAX17003/MAX17004

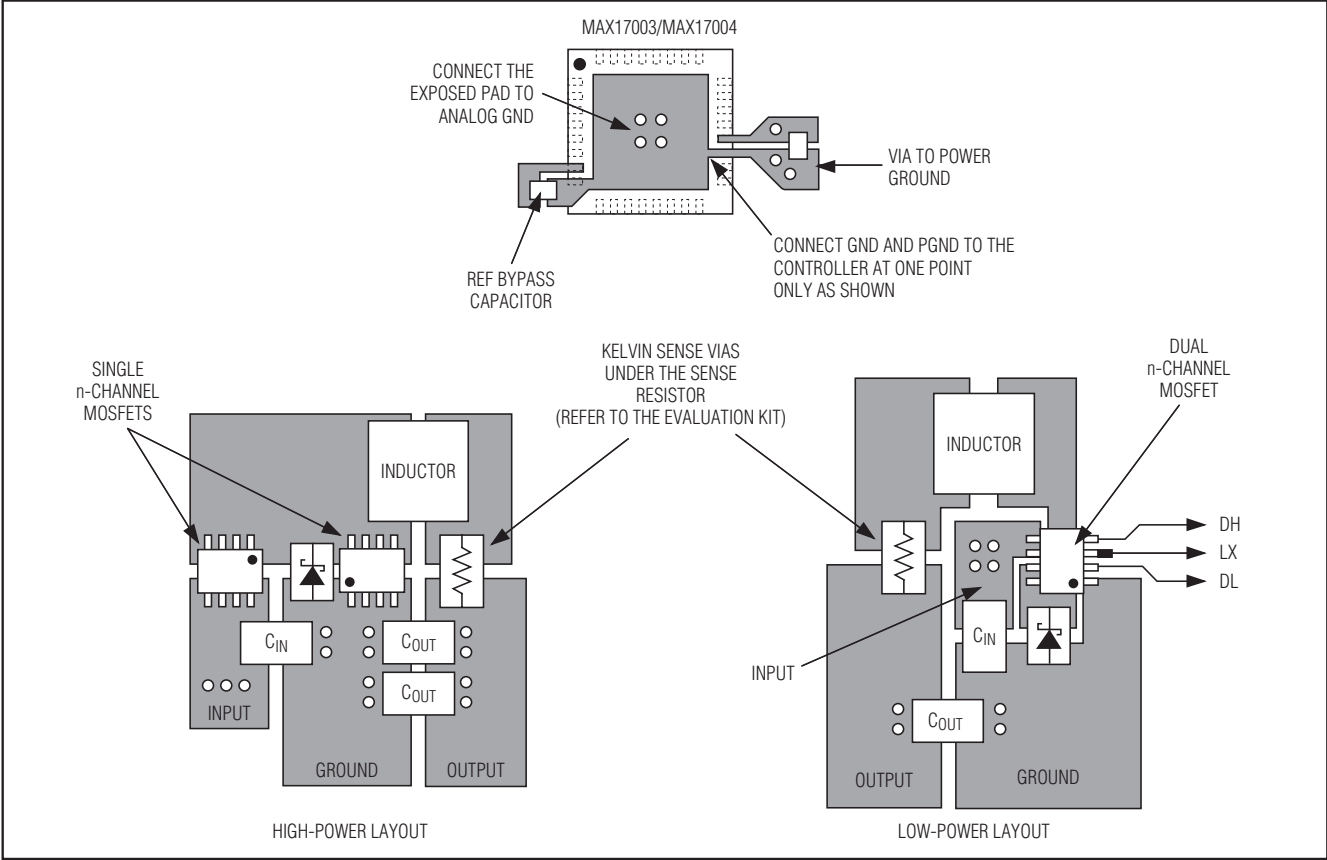


图9. PCB布局

表6. MAX8744/MAX8745与MAX17003/MAX17004功能的区别

FEATURE	MAX8744/MAX8745	MAX17003/MAX17004
Startup	Startup operating mode depends on the $\overline{\text{SKIP}}$ setting. (e.g., $\overline{\text{SKIP}}$ is low, then startup occurs in skip mode).	Startup is <i>always</i> in low-noise pulse-skipping mode (i.e., same as $\overline{\text{SKIP}} = \text{REF}$ setting). This allows for startup into prebiased outputs. The $\overline{\text{SKIP}}$ setting takes effect once the SMPS is in regulation.
Shutdown	Actively discharges the output down to zero.	Soft discharge of the output using the DSCHG3 and DSCHG5 pins.
DL3 and DL5 States	DL3 and DL5 are high in shutdown. DL3 and DL5 are latched high during an OV fault of the respective output (MAX8744 only).	DL3 and DL5 are low in shutdown. DL3 and DL5 are latched high during an OV fault of the respective output (MAX17003 only).
Power-Good	PGOOD3: Power-good indicator for SMPS3. PGOOD5: Power-good indicator for SMPS5. PGOODA: Power-good indicator for the auxiliary LDO.	PGDALL: Power-good indicator for SMPS3 and SMPS5. Auxiliary LDO does not have power-good indicator.

芯片信息

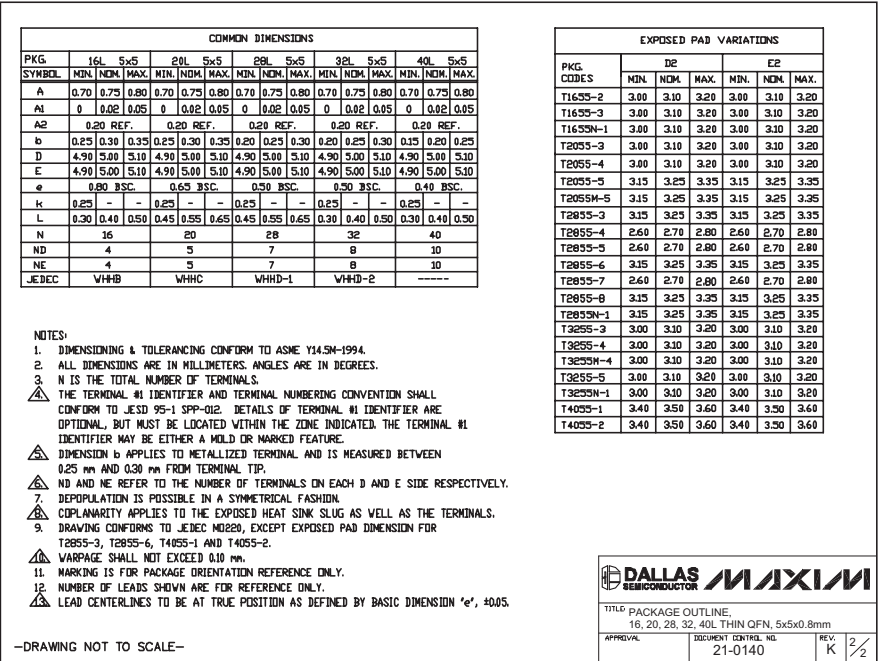
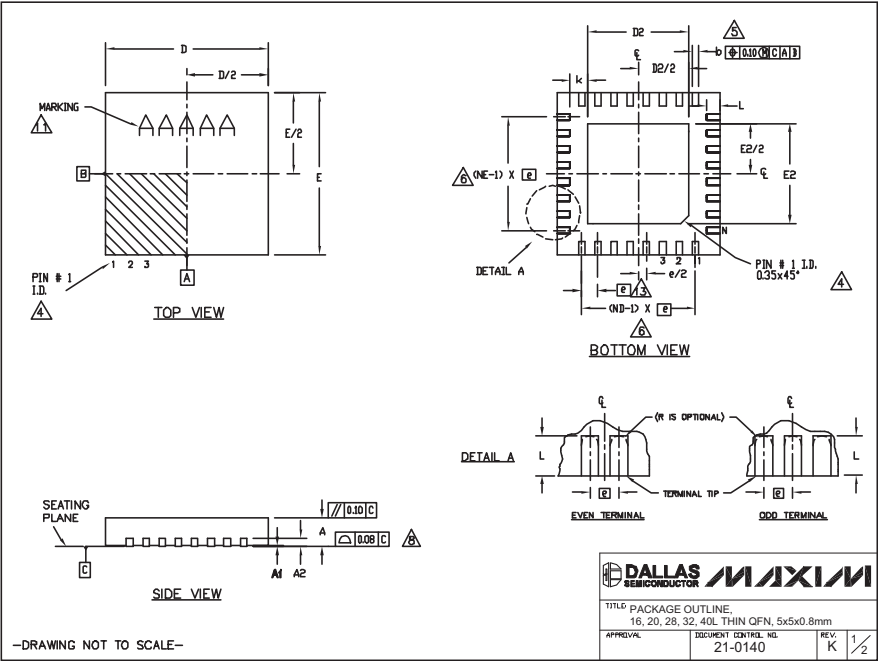
TRANSISTOR COUNT: 6897

PROCESS: BiCMOS

高效率、四路输出、主电源控制器，
用于笔记本电脑

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-integrated.com.cn/packages.)



Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

36 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2007 Maxim Integrated Products MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。