

可提供评估板

MAXIM

固定频率、半桥、CCFL逆变控制器

特性**MAX8729****概述**

MAX8729冷阴极荧光灯(CCFL)逆变控制器设计用于驱动多个CCFL，采用包含两个外部n沟道功率MOSFET的半桥逆变器。半桥拓扑结构最大程度地减少了元件数量，能够提供近似正弦的驱动波形。MAX8729在启辉期间工作在谐振模式下，所有灯点亮后切换至恒定频率工作模式。这一独特的特性能保证在所有条件下可靠启辉，同时降低了变压器的应力。

MAX8729提供精密的灯电流调节($\pm 2.5\%$)，由外部电阻调整灯电流。MAX8729采用数字脉冲宽度调制(DPWM)打开/关闭CCFL，以调整灯的亮度，同时能够保持灯电流不变。可通过加到CNTL引脚的模拟电压或使用外部PWM信号调整亮度。

MAX8729能够同步并调整栅极驱动器和DPWM振荡器的相位。这些特性允许以菊花链配置连接多个MAX8729 IC。可采用外部电阻或者与系统信号同步的方法来轻松调整主机IC的开关频率和DPWM频率。如果控制器的外部同步信号丢失，则会切换到内部振荡器继续工作。相移选择引脚PS1和PS2能够设置4种不同的相移，可最多支持5个MAX8729同时工作。

出现灯管故障、次级过压或次级短路故障时，MAX8729可保护逆变器。MAX8729能够驱动大功率MOSFET，可利用一级功率电路驱动4个或更多个并联CCFL灯管。内部5.35V线性稳压器为MOSFET驱动器和大部分内部电路供电。MAX8729采用低成本、28引脚QSOP封装，工作在-40°C至+85°C扩展级温度范围。

应用

LCD监视器

笔记本电脑

LCD TV

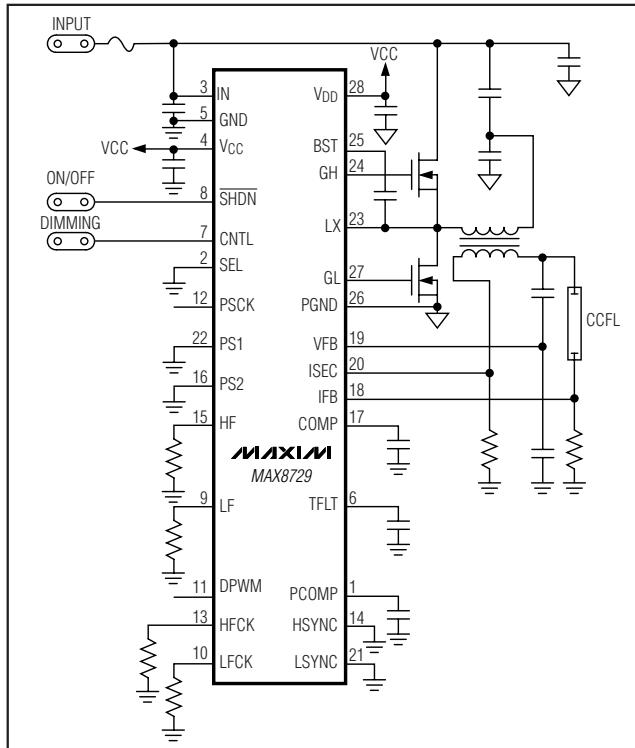
车载信息终端

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX8729EEI	-40°C to +85°C	28 QSOP

引脚配置见数据资料的最后部分。

- ◆ 低成本、半桥逆变拓扑
- ◆ 谐振模式启辉确保可靠启动
- ◆ 灯点亮后，采用恒定工作频率
- ◆ 驱动大尺寸外部MOSFET
- ◆ 支持多灯管应用
- ◆ 同步和相移控制支持菊花链结构
- ◆ 可调节开关频率和DPWM频率
- ◆ $\pm 2.5\%$ 的灯电流调节精度
- ◆ 10:1亮度调节范围
- ◆ 精密的模拟亮度控制
- ◆ 灯管故障检测，带有可调超时
- ◆ 次级电流和电压限制
- ◆ 通过R_{DS(ON)}检测实现初级电流限制
- ◆ 可调节DPWM上升、下降时间
- ◆ 低成本、28引脚QSOP封装

最简工作电路**MAXIM****Maxim Integrated Products 1**

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

固定频率、半桥、CCFL逆变控制器

ABSOLUTE MAXIMUM RATINGS

IN, LX to GND	-0.3V to +30V	SHDN to GND	-0.3V to +6V
BST to GND	-0.3V to +36V	PGND to GND	-0.3V to +0.3V
BST to LX	-0.3V to +6V	Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
V _{CC} , V _{DD} to GND	-0.3V to +6V	28-Pin QSOP (derate 10.8mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	860.2mW
GH to LX	-0.3V to $V_{\text{BST}} + 0.3\text{V}$	Operating Temperature Range	-40°C to +85°C
CNTL, COMP, GL, DPWM, HF, LF, HFCK, LFCK, HSYNC, LSYNC, PS1, PS2, PSCK, TFLT, PCOMP, SEL	-0.3V to $V_{\text{CC}} + 0.3\text{V}$	Junction Temperature	+150°C
IFB, ISEC, VFB to GND	-6V to +6V	Storage Temperature Range	-65°C to +150°C
		Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{\text{IN}} = 12\text{V}$, $V_{\text{DD}} = 5.3\text{V}$, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input Voltage Range		6	28		V
IN Quiescent Current	$V_{\text{SHDN}} = 5.3\text{V}$, $V_{\text{IN}} = 28\text{V}$	3.2	6		mA
IN Quiescent Current, Shutdown	$\text{SHDN} = \text{GND}$	6	20		μA
V_{CC} Output Voltage, Normal Operation	$V_{\text{SHDN}} = 5.3\text{V}$, $6\text{V} < V_{\text{IN}} < 28\text{V}$, $0 < I_{\text{LOAD}} < 10\text{mA}$	5.20	5.35	5.50	V
V_{CC} Output Voltage, Shutdown	$\text{SHDN} = \text{GND}$, no load	3.5	4.6	5.5	V
V _{CC} Undervoltage Lockout Threshold	V _{CC} rising (leaving lockout)		4.5		V
	V _{CC} falling (entering lockout)	4.0			
V _{CC} Undervoltage-Lockout Hysteresis			200		mV
GH, GL On-Resistance, Low State	$I_{\text{TEST}} = 10\text{mA}$	1	2		Ω
GH, GL On-Resistance, High State	$I_{\text{TEST}} = 10\text{mA}$	4	6		Ω
BST Leakage Current	$V_{\text{BST}} = 17\text{V}$, $V_{\text{LX}} = 12\text{V}$		5		μA
Resonant Frequency Range	Not tested	30	80		kHz
Minimum Off-Time		330	416	560	ns
Maximum Off-Time (LX-GND)		24.0	30.7	42.0	μs
Low-Side MOSFET Maximum Current-Limit Threshold (LX-GND)		370	400	470	mV
High-Side MOSFET Maximum Current-Limit Threshold (IN – LX)		370	400	470	mV
Low-Side MOSFET Zero-Current-Crossing Threshold (GND – LX)		0	10	18	mV
High-Side MOSFET Zero-Current-Crossing Threshold (LX – IN)		-16	+6	+28	mV
Current-Limit Leading Edge Blanking		310	410	560	ns
IFB Regulation Point	Internally full-wave rectified	770	790	810	mV
IFB Maximum AC Voltage			±3		V

固定频率、半桥、CCFL逆变控制器器

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = 5.3V$, $T_A = 0^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IFB Input Bias Current	$0 < V_{IFB} < 2V$	-3	+3		μA
	$-2V < V_{IFB} < 0$	-150			
IFB Lamp-Out Threshold	Reject 1 μs glitches	760	790	820	mV
IFB-to-COMP Transconductance	$0.5V < V_{COMP} < 2.4V$		100		μS
COMP Output Impedance			10		$\text{M}\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{IFB} = 800\text{mV}$, $V_{ISEC} = 2.5V$		1200		μA
COMP Discharge Current During DPWM Off-Time	$V_{CNTL} = \text{GND}$, $V_{COMP} = 1.5V$		100		μA
ISEC Input Voltage Range		-3	+3		V
ISEC Input Bias Current		-0.3	+0.3		μA
ISEC Overcurrent Threshold		1.18	1.21	1.26	V
VFB Input-Voltage Range		-4	+4		V
VFB Input Bias Current	$-4V < V_{VFB} < 4V$	-25	+25		μA
VFB Overvoltage Threshold		2.15	2.25	2.35	V
Main Oscillator Frequency	$R_{HF} = 100\text{k}\Omega$	51.7	53.8	55.9	kHz
Main Oscillator Frequency Range		20	100		kHz
HF, HFCK, LF, LFCK Input-Low Voltage	Slave mode, $V_{CNTL} = V_{CC}$		0.8		V
HF, HFCK, LF, LFCK Input-High Voltage	Slave mode, $V_{CNTL} = V_{CC}$	2.1			V
HF, HFCK, LF, LFCK Input Hysteresis	Slave mode, $V_{CNTL} = V_{CC}$		200		mV
HF, HFCK, LF, LFCK Input Bias Current	Slave mode, $V_{CNTL} = V_{CC}$	-1	+1		μA
HF, HFCK, LF, LFCK Input Rise and Fall Time	Slave mode, $V_{CNTL} = V_{CC}$		200		ns
HF Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	20	100		kHz
HFCK Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	120	600		kHz
H SYNC Input Frequency Range	$R_{HF} = 100\text{k}\Omega$	190	460		kHz
LF Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	80	300		Hz
LFCK Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	10.24	38.40		kHz
L SYNC Input Frequency Range	$R_{LF} = 150\text{k}\Omega$	120	280		Hz
DPWM Chopping Frequency	$R_{LF} = 150\text{k}\Omega$	199	207	215	Hz
DPWM Frequency Range	$R_{LF} = 300\text{k}\Omega$	80	300		Hz

固定频率、半桥、CCFL逆变控制器

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = 5.3V$, $T_A = 0^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PS1, PS2, LSYNC, HSYNC, SEL Input Low Voltage				0.8	V
PS1, PS2, LSYNC, HSYNC, SEL Input High Voltage			2.1		V
PS1, PS2, LSYNC, HSYNC, SEL Input Hysteresis			200		mV
PS1, PS2, LSYNC, HSYNC, SEL Input Bias Current			-1	+1	μA
HFCK, LFCK, PSCK, DPWM Output On-Resistance	$I_{TEST} = 1\text{mA}$			2.5	$\text{k}\Omega$
CNTL Minimum Duty-Cycle Threshold		0.21	0.23	0.26	V
CNTL Maximum Duty-Cycle Threshold		1.9	2.0	2.1	V
CNTL Input Current	$0 < V_{CNTL} < 2\text{V}$	-0.1		+0.1	μA
CNTL Input Threshold	Slave mode	4.2	4.5	4.8	V
DPWM A/D Converter Resolution	Guaranteed monotonic		5		Bits
SHDN Input Low Voltage				0.8	V
SHDN Input High Voltage		2.1			V
SHDN Input Bias Current		-1		+1	μA
TFLT Charging Current	$V_{ISEC} < 1.25$ and $V_{IFB} < 790\text{mV}$; $V_{FLT} = 2.0\text{V}$	0.95	1.00	1.05	μA
	$V_{ISEC} < 1.25$ and $V_{IFB} > 790\text{mV}$; $V_{FLT} = 2.0\text{V}$		-1		
	$V_{ISEC} > 1.25$ and $V_{IFB} < 790\text{mV}$; $V_{FLT} = 2.0\text{V}$		126		
TFLT Trip Threshold		3.9	4.0	4.1	V

固定频率、半桥、CCFL逆变控制器器

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = 5.3V$, $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input-Voltage Range		6	28		V
IN Quiescent Current	$V_{SHDN} = 5.3V$, $V_{IN} = 28V$		6		mA
IN Quiescent Current, Shutdown	$SHDN = GND$		20		μA
V _{CC} Output Voltage, Normal Operation	$V_{SHDN} = 5.3V$, $6V < V_{IN} < 28V$, $0 < I_{LOAD} < 10\text{mA}$	5.20	5.50		V
V _{CC} Output Voltage, Shutdown	$SHDN = GND$, no load	3.5	5.5		V
V _{CC} Undervoltage Lockout Threshold	V _{CC} rising (leaving lockout)		4.5		V
	V _{CC} falling (entering lockout)	4.0			
GH, GL On-Resistance, Low State	$I_{TEST} = 10\text{mA}$		3		Ω
GH, GL On-Resistance, High State	$I_{TEST} = 10\text{mA}$		7		Ω
Minimum Off-Time		330	560		ns
Maximum Off-Time		24.0	42.0		μs
Low-Side MOSFET Maximum Current-Limit Threshold (LX – GND)		350	500		mV
High-Side MOSFET Maximum Current-Limit Threshold (IN – LX)		350	500		mV
Low-Side MOSFET Zero-Current Crossing Threshold (GND – LX)		0	18		mV
High-Side MOSFET Zero-Current Crossing Threshold (LX – IN)		-16	+28		mV
Current-Limit Leading-Edge Blanking		310	560		ns
IFB Regulation Point	Internally full-wave rectified	770	810		mV
IFB Maximum AC Voltage			± 3		V
IFB Input Bias Current	$0 < V_{IFB} < 2V$	-3	+3		μA
	$-2V < V_{IFB} < 0$	-150			
IFB Lamp-Out Threshold	Reject 1 μs glitches	760	820		mV
ISEC Input Voltage Range		-3	+3		V
ISEC Overcurrent Threshold		1.18	1.26		V
VFB Input Voltage Range		-4	+4		V
VFB Overvoltage Threshold		2.15	2.35		V
Main Oscillator Frequency	$R_{HF} = 100\text{k}\Omega$	50.0	57.6		kHz
Main Oscillator Frequency Range		20	100		kHz

固定频率、半桥、CCFL逆变控制器

ELECTRICAL CHARACTERISTICS (continued)

(VIN = 12V, VDD = 5.3V, TA = -40°C to +85°C, unless otherwise noted.) (Note 1)

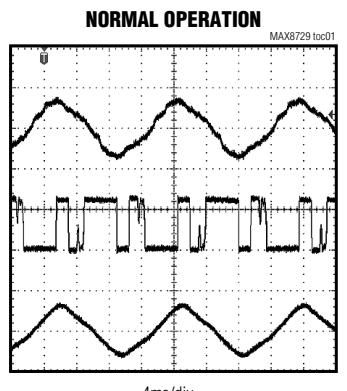
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
HF, HFCK, LF, LFCK Input Low Voltage	Slave mode, VCNTL = VCC			0.8	V
HF, HFCK, LF, LFCK Input High Voltage	Slave mode, VCNTL = VCC		2.1		V
HF, HFCK, LF, LFCK Input Rise and Fall Time	Slave mode, VCNTL = VCC			200	ns
HF Input Frequency Range	Slave mode, VCNTL = VCC	20	100		kHz
HFCK Input Frequency Range	Slave mode, VCNTL = VCC	120	600		kHz
H SYNC Input Frequency Range	RHF = 100kΩ	190	460		kHz
LF Input Frequency Range	Slave mode, VCNTL = VCC	80	300		Hz
LFCK Input Frequency Range	Slave mode, VCNTL = VCC	10.24	38.40		kHz
L SYNC Input Frequency Range	RLF = 150kΩ	120	280		Hz
DPWM Chopping Frequency	RLF = 150kΩ	197	217		Hz
DPWM Input Frequency Range		80	300		Hz
PS1, PS2, L SYNC, H SYNC, SEL Input Low Voltage				0.8	V
PS1, PS2, L SYNC, H SYNC, SEL Input High Voltage			2.1		V
HFCK, LFCK, PSCK, DPWM Output On-Resistance	I _{TEST} = 1mA			2.5	kΩ
CNTL Minimum Duty-Cycle Threshold		0.21	0.26		V
CNTL Maximum Duty-Cycle Threshold		1.9	2.1		V
CNTL Input Threshold	Slave mode	4.2	4.8		V
SHDN Input Low Voltage				0.8	V
SHDN Input High Voltage			2.1		V
TFLT Charging Current	V _{ISEC} < 1.25 and V _{IFB} < 600mV, V _{FLT} = 2.0V	0.93	1.07		µA
TFLT Trip Threshold		3.9	4.1		V

Note 1: Specifications to -40°C are guaranteed by design, based on final characterization results.

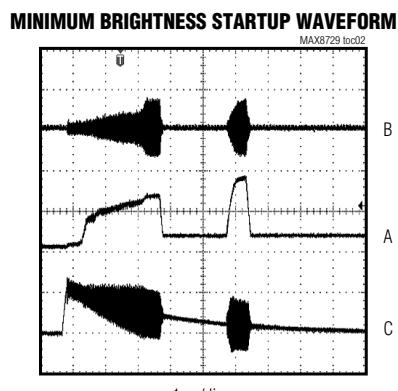
固定频率、半桥、CCFL逆变控制器

典型工作特性

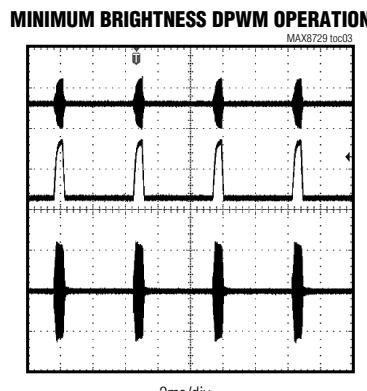
(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^{\circ}\text{C}$, unless otherwise noted.)



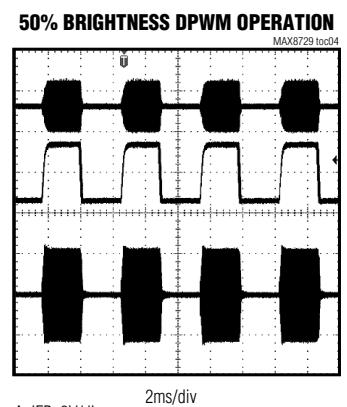
A: LX, 10V/div
B: IFB, 2V/div
C: VFB, 2V/div



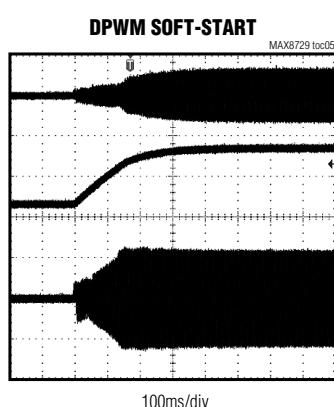
A: COMP, 1V/div
B: IFB, 2V/div
C: VFB, 2V/div



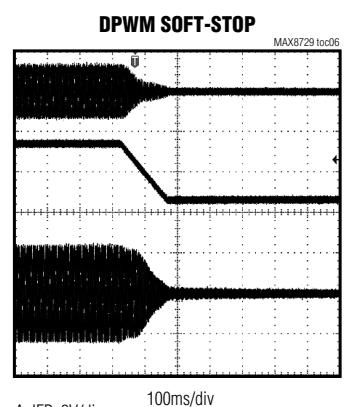
A: IFB, 2V/div
B: VFB, 1V/div
C: COMP, 1V/div



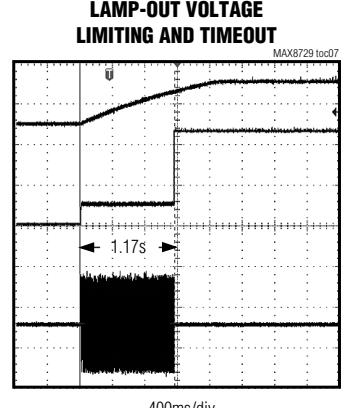
A: IFB, 2V/div
B: VFB, 1V/div
C: COMP, 1V/div



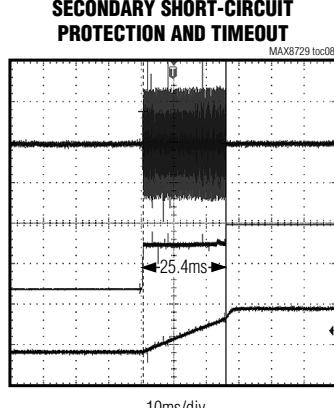
A: IFB, 2V/div
B: VFB, 1V/div
C: COMP, 1V/div



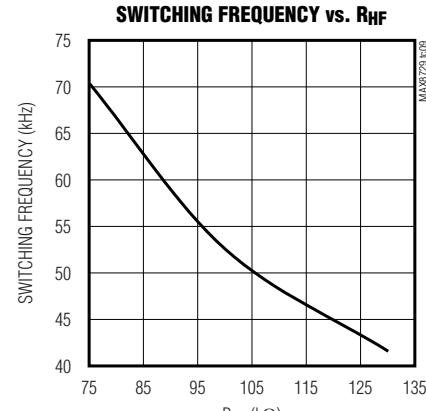
A: IFB, 2V/div
B: VFB, 1V/div
C: COMP, 1V/div



A: COMP, 2V/div
B: VFB, 2V/div
C: TFLT, 5V/div



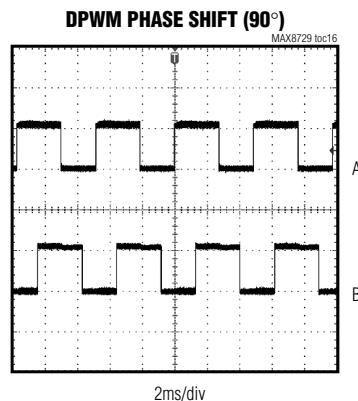
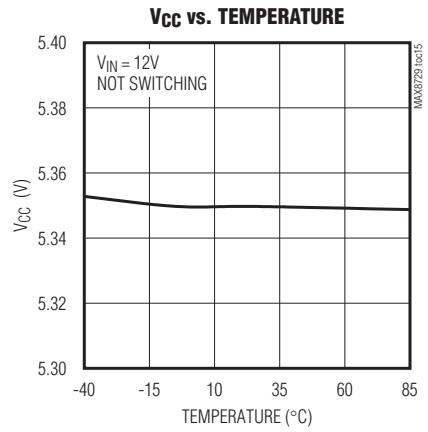
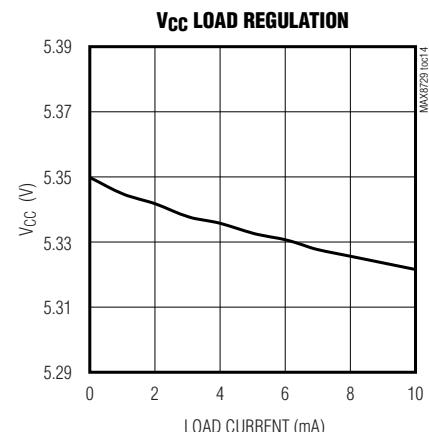
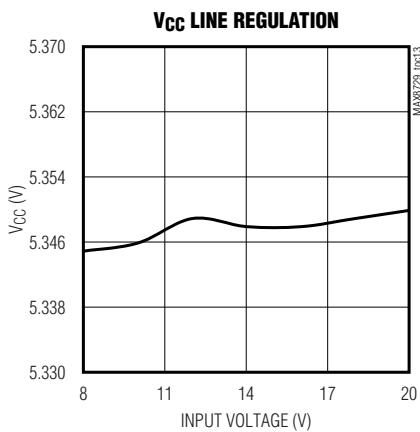
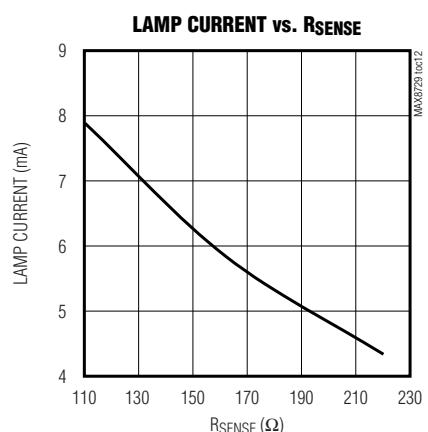
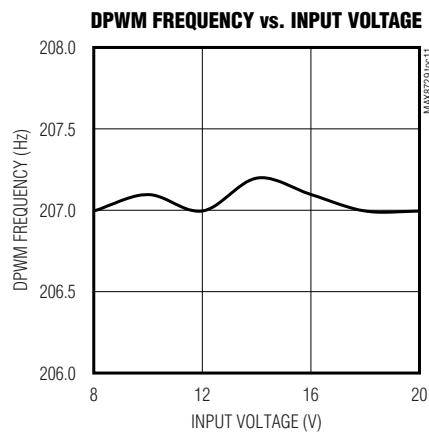
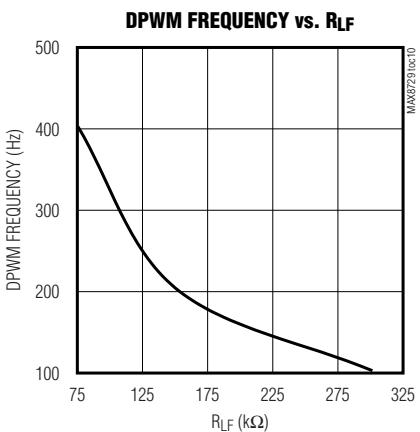
A: ISEC, 1V/div
B: COMP, 2V/div
C: TFLT, 5V/div



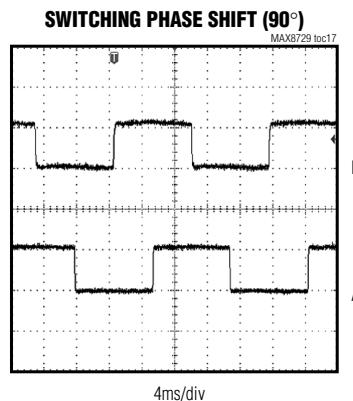
固定频率、半桥、CCFL逆变控制器

典型工作特性 (续)

(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



A: SLAVE DPWM 5V/div
B: MASTER DPWM 5V/div

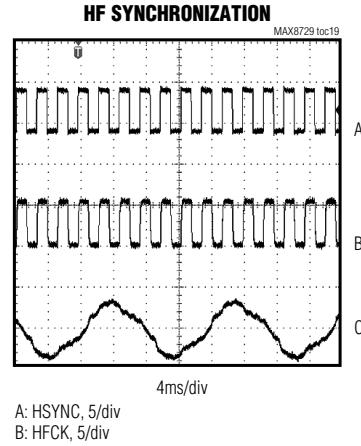
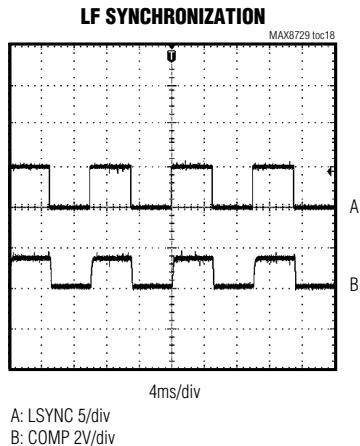


A: SLAVE DPWM
B: MASTER DPWM

固定频率、半桥、CCFL逆变控制器

典型工作特性 (续)

(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



固定频率、半桥、CCFL逆变控制器

引脚说明

引脚	名称	功能
1	PCOMP	锁相环的补偿节点。在PCOMP和GND之间接0.1μF电容以补偿PLL。
2	SEL	亮度控制选择输入。可通过CNTL上的模拟电压或外部同步信号调节亮度。SEL接GND时使能CNTL引脚的模拟控制。SEL接V _{CC} 时利用LSYNC引脚的外部同步信号进行亮度控制。
3	IN	电源输入。内部5.35V线性稳压器的输入，稳压器为器件供电。用0.1μF陶瓷电容将IN旁路至GND。
4	V _{CC}	5.35V/10mA线性稳压器输出。为MAX8729内部的绝大多数控制电路供电。用1μF陶瓷电容将V _{CC} 旁路至GND。
5	GND	系统地。
6	TFLT	故障定时器调节引脚。在TFLT和GND间接一个0.22μF的电容，灯管故障延迟设置在大约1.2s，次级短路故障延时时间大约为10ms。详见设置故障延时时间部分。
7	CNTL	亮度控制输入。亮度控制电压范围为0至2V。V _{CNTL} = 0时亮度最低(DPWM占空比10%)；2V ≤ V _{CNTL} < 4.2V时，亮度最高(DPWM占空比100%)；CNTL接V _{CC} 时MAX8729进入从机模式。详见数字PWM亮度控制部分。
8	SHDN	关断控制输入。当SHDN被拉至GND时MAX8729进入关断状态。
9	LF	DPWM频率调节引脚。通过连接在LF和GND之间的电阻设置DPWM振荡频率。CNTL接V _{CC} 时LF为逻辑输入。
10	LFCK	内部DPWM振荡器时钟输出。CNTL接V _{CC} 时LFCK为逻辑输入。
11	DPWM	DPWM信号输出。DPWM输出用来控制主-从模式下从机IC的DPWM频率。
12	PSCK	相移时钟输出。当CNTL接V _{CC} 时，PSCK是逻辑输入。
13	HFCK	主开关振荡器时钟输出。CNTL接V _{CC} 时HFCK为逻辑输入。
14	HSYNC	主开关频率同步输入。开关频率可与HSYNC引脚的外部信号同步。HSYNC带有施密特触发器输入。
15	HF	开关频率调节引脚。通过连接在HF和GND之间的电阻设置主振荡器频率。CNTL接V _{CC} 时HF为逻辑输入。
16	PS2	相移选择输入。主从模式下，PS1、PS2逻辑输入可以选择四种不同相移(60°、90°、120°和180°)，每个从机器件的PS1、PS2设置应该相同，详见菊花链中的相移(PS1和PS2)部分。
17	COMP	跨导误差放大器输出。COMP和GND之间接一个0.01μF补偿电容，用于设置DPWM模式下灯管电流包络的上升和下降时间。详见COMP电容选择部分。

固定频率、半桥、CCFL逆变控制器器

引脚说明 (续)

引脚	名称	功能
18	IFB	灯管电流反馈输入。IFB检测信号在内部进行了半波整流。通过控制高端MOSFET的导通时间将整流信号电压的平均值调节到790mV (典型值)。如果IFB电压下降到低于790mV (典型值)并且持续超过TFLT设置的时间，则发生了灯管故障。详见灯管故障保护及设置故障延时部分。
19	VFB	变压器次级电压反馈输入。当VFB的峰值电压超过2.3V (典型值)过压门限时，控制器打开内部1.2mA吸流电路，对COMP电容放电。CCFL灯管高压端和GND之间的电容分压器确定启动过程和灯管发生故障时的最大电压。详见变压器次级电压限部分。
20	ISEC	变压器次级电流反馈输入。当ISEC的峰值电压超过内部过流门限时，控制器打开内部1.2mA吸流电路，对COMP电容进行放电。变压器次级低压端和地之间的电流检测电阻设置短路故障期间的最大次级电流。详见设置次级电流限。
21	LSYNC	DPWM同步输入。DPWM频率可与LSYNC引脚的外部信号同步。SEL接V _{CC} 时，LSYNC信号的占空比决定亮度。LSYNC带有施密特触发器输入。
22	PS1	相移选择输入。主从模式下，PS1、PS2逻辑输入可以选择四种不同相移(60°、90°、120°和180°)，每个从机器件的PS1、PS2设置应该相同，详见菊花连中的相移(PS1和PS2)部分。
23	LX	开关节点，LX是高边栅极驱动器的返回端，另外，LX还是初级电流限制和过零比较器的输入。控制器检测高边MOSFET的电压(IN - LX)和低边MOSFET的电压(LX - GND)，以检测初级电流过流和过零条件。
24	GH	高边MOSFET栅极驱动器输出。
25	BST	高边栅极驱动器电源输入。MAX8729内部集成一个自举二极管。在LX和BST之间接一个0.1μF电容构成自举电路。
26	PGND	电源地。PGND是低边栅极驱动器的返回端。
27	GL	低边MOSFET栅极驱动器输出。
28	VDD	低边MOSFET栅极驱动器电源输入。

固定频率、半桥、CCFL逆变控制器

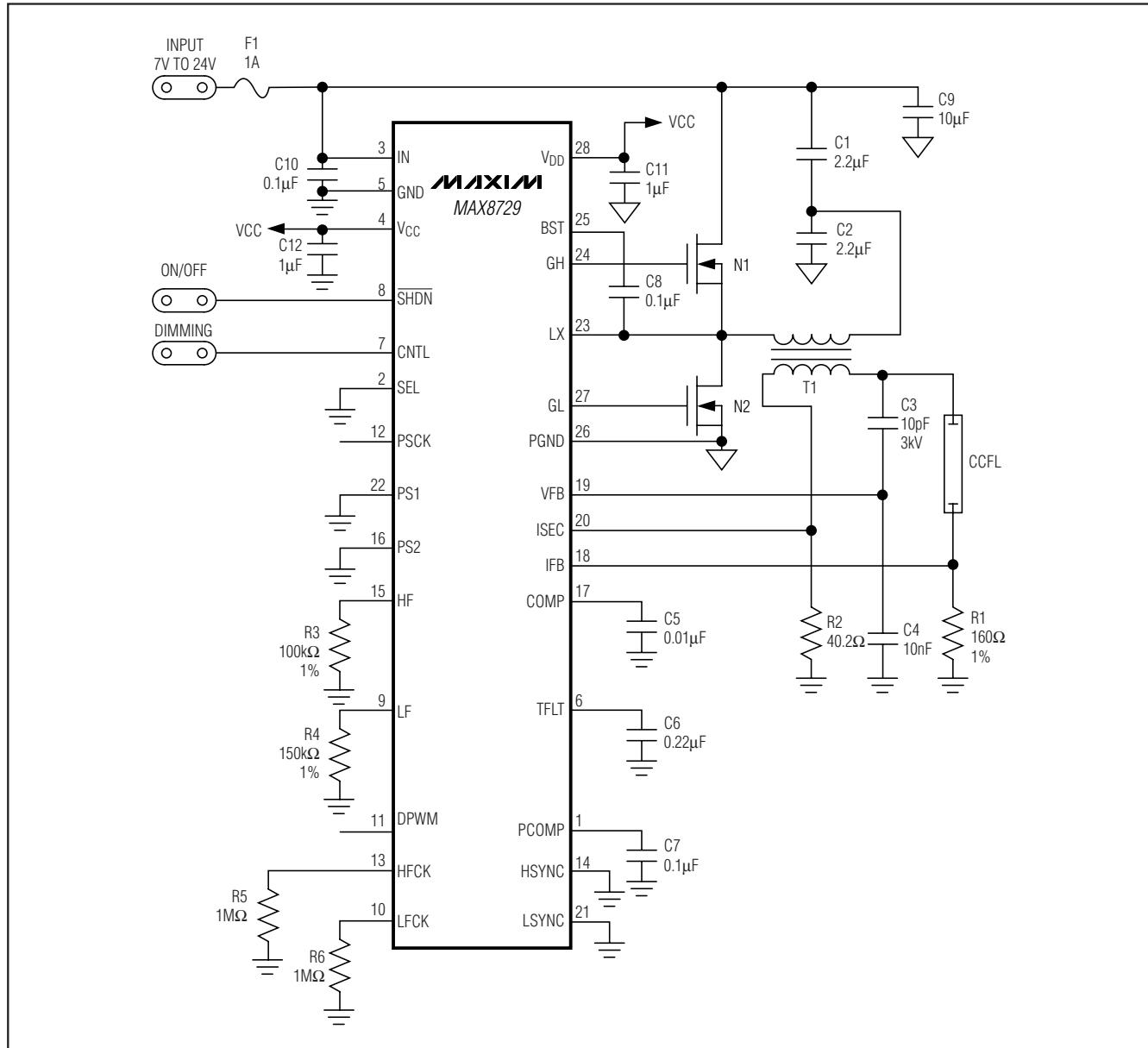


图1. 单机典型工作电路

固定频率、半桥、CCFL逆变控制器器

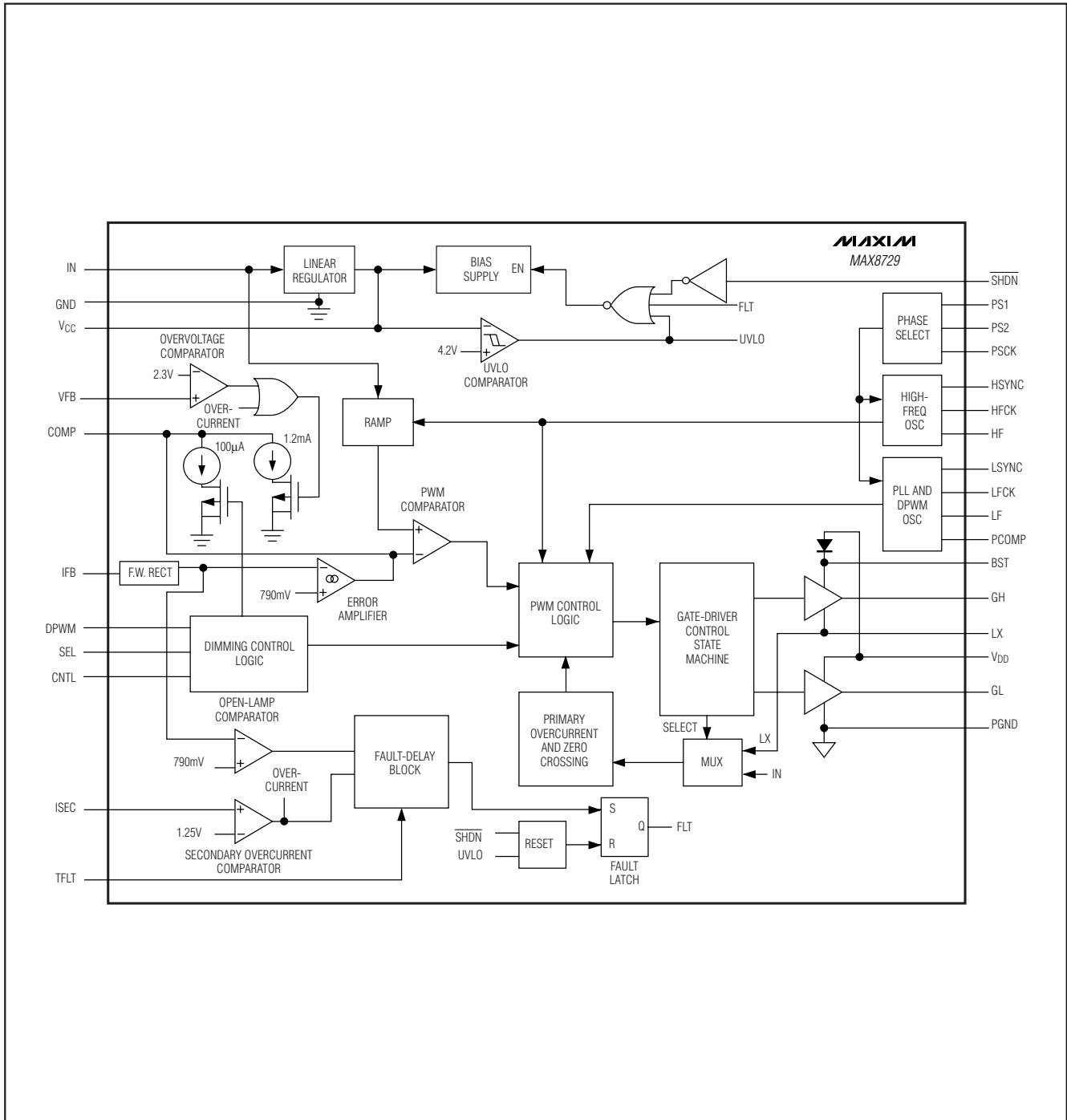


图2. 功能框图

固定频率、半桥、CCFL逆变控制器

详细说明

图1所示为单机典型工作电路，图2所示为MAX8729功能框图。图1电路包括半桥逆变器，可将未经过稳压的直流输入电压转换为近似正弦的高频交流输出来驱动CCFL。MAX8729由内部5.35V线性稳压器提供偏置，并带有UVLO比较器，可确保稳定工作和平滑的启动特性。提供几个层面的故障保护电路，包括检测初级电流限制的比较器以及检测次级过压、次级短路和灯管故障。在登记故障情况前，该故障必须有一个最短持续时间，再由逻辑模块对比较器输出进行裁定。一个单独的逻辑模块可基于模拟或DPWM输入提供亮度控制。并且，专用的逻辑电路可为多达5个菊链式连接的MAX8729提供同步和相位控制功能，而不会发生相位重叠。

启辉过程中逆变器工作在谐振模式下，所有灯管点亮后切换至恒定频率工作模式。每个灯管采用单独的变压器次级线圈时，可确保所有灯可靠启辉，由单个变压器次级驱动多个灯时，也可通过镇流器电容确保可靠启辉。MAX8729所支持的恒定频率结构，可进行同步或相移，以适合菊链应用。使用单功率级时也可将多个灯并联。MAX8729具有足够强的栅级驱动能力，当一个功率级驱动4个或更多的并联CCFL灯管时，可以驱动所需的大功率MOSFET。

MAX8729提供精确的灯电流调节($\pm 2.5\%$)。初级电流检测提供逐周期限流和过零检测，而通过单独的环路检测次级电流，并使用外部电阻实现灯管电流的精细调节。MAX8729采用DPWM方法对CCFL进行开关操作，以控制灯管亮度，同时保持近乎恒定的灯电流。亮度设置点可通过CNTL引脚的模拟电压或外部PWM信号来调节。

MAX8729有一个补偿输入(COMP)，该输入也用于建立软启动及软停止时序。控制逻辑基于工作模式改变COMP驱动电流，以调节逆变器的动态特性。

恒定频率工作

正常工作情况下，MAX8729工作在恒定频率模式下。用以下两种方法设置开关频率：

- 1) 通过连接在HF和GND之间的外部电阻设置开关频率。公式如下：

$$f_{SW} = 54\text{kHz} \times \frac{100\text{k}\Omega}{R_{HF}}$$

开关频率的调节范围为20kHz至100kHz (R_{HF} 在270k Ω 至54k Ω 之间选取)。

- 2) 开关频率可以与外部高频信号同步。HF与GND之间连接一个100k Ω 电阻，HSYNC接外部高频信号。得到的开关频率(f_{SW})为外部信号频率(f_{EXT})的1/6：

$$f_{SW} = \frac{f_{EXT}}{6}$$

外部信号频率范围应该在190kHz至460kHz之间，利用 $R_{HF} + 100\text{k}\Omega$ 电阻可产生32kHz至77kHz开关频率。

图3为恒定频率工作时序图，图中给出了初级电流、时钟信号和栅极信号的时序。在正半周期的起始时间，高端开关导通，初级电流逐渐升高。在 t_1 处控制器关闭高端开关，初级电流持续流过同一方向，在高端开关关闭后使低端开关的体二极管正向偏置。控制器控制低端开关导通后，开关两端的压降近似为零。零电压(ZVS)工作产生极小的开关损耗。DL导通时，初级电流开始逐渐下降。如果初级电流在振荡器时钟下降沿(t_3)之前达到零(t_2)，如图3(A)所示，控制器将在 t_2 关闭低端开关，在 t_3 之前，高端开关和低端开关都将停留在关闭状态。初级电流按照另一方向逐渐升高，开始负半周期。如果在过零之前到达时钟下降沿，如图3(B)所示，低端开关将保持导通，允许初级电流达到零值，并持续下降，开始负半周期。控制

固定频率、半桥、CCFL逆变控制器

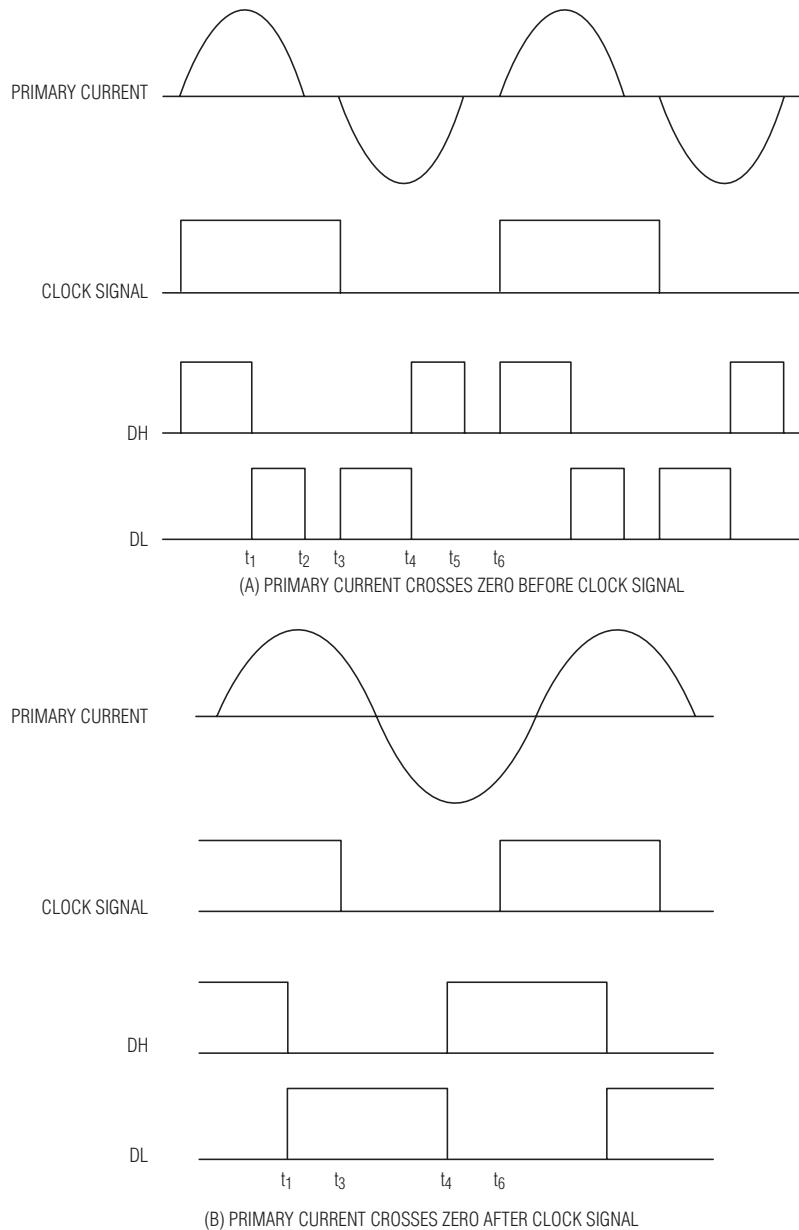


图3. 固定频率时序图

固定频率、半桥、CCFL逆变控制器

器在负半周期的 t_4 关闭低端开关。随后，控制器在ZVS条件下打开高端开关，开始一个新的周期。两种情况下，A和B，ZVS工作方式能够降低功率开关的导通损耗，获得较高的效率。

谐振启动

启动期间MAX8729工作在谐振模式下，逆变器在灯管点亮或控制器达到过压保护之前将保持次级电压上升，开关频率与谐振槽路的自激振荡频率同步，谐振槽路由变压器漏感、初级电容分压器和次级谐振电容组成。启辉过程中禁止同步和相移功能。图4所示谐振工作时序图给出了初级电流和栅极信号时序。在谐振模式下，在正半周期的起始时间内，高端开关打开，初级电流逐渐上升。控制器在 t_1 断开高端开关，调节灯管电流。初级电流持续流过同一方向，在高端开关关闭后使低端开关的体二极管正向偏置。控制器控制低端开关导通后，开关两端的压降近似为零。ZVS工作方式产生极小的开关损耗。DL导通时，初级电流开始逐渐下降，在 t_2 时刻达到零，控制器关闭低端开关。随后，控制器在ZVS条件下打开高端开关，开始一个新的周期。ZVS工作方式能够降低功率开关的导通损耗，获得较高的效率。

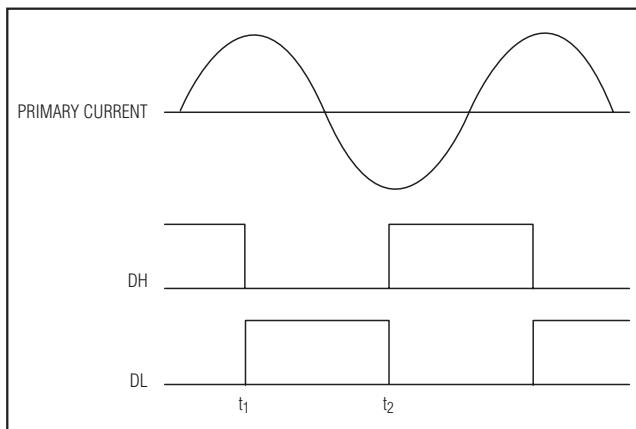


图4. 谐振工作时序图

灯管电流调节

MAX8729用一个灯管电流控制环路调节CCFL电流。控制环路的核心是一个跨导误差放大器，如图2所示。通过一个与灯管低压端串联的检测电阻检测交流灯管电流。电阻两端的电压被馈送到IFB输入并在内部进行半波整流。跨导误差放大器对经过整流的IFB电压与790mV(典型值)内部基准电压进行比较，产生误差电流。误差电流对连接在误差放大器输出(COMP)和地之间的电容进行充、放电，从而产生误差电压(V_{COMP})。 V_{COMP} 与内部的斜坡信号比较，控制高端MOSFET开关的导通时间(t_{ON})。

变压器次级电压限制

在启动和灯管故障时，MAX8729通过限制次级电压减小变压器次级线圈的压力。用一个电容分压器检测变压器次级线圈上的交流电压。分压器低端电容上的电压送入MAX8729的VFB引脚，并在内部进行半波整流。过压比较器对VFB电压和2.3V(典型值)内部门限进行比较。一旦检测电压超过过压门限，MAX8729打开一个1.2mA的内部电流源，对COMP电容放电。随着COMP电压的下降，高端MOSFET的导通时间缩短，使得变压器次级峰值电压降低。当变压器次级峰值电压降至电容分压器设置的门限以下时，MAX8729停止COMP电容放电，门限值由电容分压网络设置。这种机制可有效限制次级电压。

灯管启动

CCFL是气体放电灯，通常工作于离子雪崩模式。为了使非电离灯管启动电离，所加电压(启辉电压)必须升高到灯管电离的水平。例如：通常CCFL的正常工作电压约为650VRMS，但启辉电压可高达1800VRMS。

MAX8729独特的谐振启动方案能够确保可靠启辉。在灯管被电离之前，灯管阻抗为无穷大。变压器次级漏感和高压并联电容决定了空载谐振频率。因为空载谐振电路具有高Q值，因此逆变器会使次级电压不断升高，直至灯管完成启辉或控制器激活次级过压保护。

固定频率、半桥、CCFL逆变控制器

上电时， V_{COMP} 缓慢上升，提高高端MOSFET开关的占空比，并提供了一种软启动方法。此外，器件使能后MAX8729立即将 V_{FB} 拉至过压门限(典型值2.3V)。启动期间 V_{FB} 上的直流电压通过内部电阻缓慢放电。这一特性等效于在启动期间慢慢提高过压门限，因此进一步改善了软启动性能。灯管电流达到稳定后，MAX8729自动切换至恒定频率工作模式。

前馈控制与压差工作

MAX8729能够在各种瞬态条件下保持精密的灯管电流控制。前馈控制可以在输入电压(V_{IN})发生变化时立即调节导通时间。这一特性不但提供了对输入电压变化的抑制能力，并在宽输入电压范围内简化了环路补偿。前馈控制还改善了较短DPWM导通时间的电源调节性能，并使启动瞬态过程对输入电压的依赖性更低。

V_{IN} 升高时，通过提高内部电压斜坡信号的斜率实现前馈控制。这等效于 t_{ON} 随输入电压而改变，同时保持 V_{COMP} 信号电平大致相同。由于补偿电容两端所需的电压变化极小，控制器对输入电压变化的响应基本上是瞬时的。

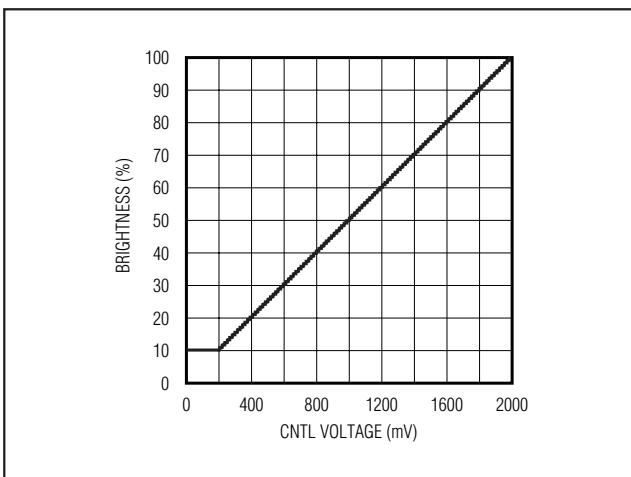


图5. 亮度与CNTL电压的关系

数字PWM亮度控制

MAX8729采用低频(100Hz到300Hz之间)数字PWM信号，通过对通/断过程的灯电流“斩波”实现CCFL亮度控制，数字PWM信号来自内部振荡器或外部信号源。在数字PWM模式下，COMP控制灯管电流的包络。在数字PWM导通周期的起始部分，灯管电流反馈信号的平均值低于调节点，跨导误差放大器将向COMP电容充电， V_{COMP} 线性升高，开关导通时间(t_{ON})也逐渐增大，提供软启动。灯管电流达到调节点后即稳定下来。数字PWM导通周期结束时，MAX8729打开100 μ A内部电流源，对COMP电容线性放电， t_{ON} 逐渐减小，从而实现软停止。

使用内部振荡器

SEL引脚接地时，MAX8729使用内部振荡器产生DPWM信号。内部数字PWM振荡器的频率通过连接在LF和GND之间的电阻调节。DPWM频率的计算公式如下：

$$f_{DPWM} = \frac{207\text{Hz} \times 150\text{k}\Omega}{R_{LF}}$$

数字PWM频率的调节范围为100Hz至300Hz (R_{LF} 在217k Ω 至103k Ω 之间选取)。

CCFL亮度正比于DPWM的占空比，可以通过CNTL引脚在10%到100%之间调节。CNTL是一个模拟输入，输入电压范围为0到2V，这个电压被数字化后用来选择128个亮度等级之一。如图5所示，MAX8729忽略最开始的13个步长等级，所以这13个步长等级表示同一亮度，当 V_{CNTL} 在0和203mV之间时，DPWM占空比总是10%。当 V_{CNTL} 高于203mV时，CNTL上每15.625mV的变化将导致DPWM占空比变化0.78%。 V_{CNTL} 大于或等于2V时，DPWM占空比保持在100%。

使用外部数字PWM信号

使用外部数字PWM信号来控制亮度时，SEL接 V_{CC} ，LSYNC接外部信号源。 $R_{LF}=150\text{k}\Omega$ 时，外部信号介于100Hz和300Hz。这种模式下，禁用亮度控制输入CNTL，亮度与外部信号的占空比成正比。当外部信号占空比为100%时，CCFL达到最高亮度。如果外部信号的占空比低于10%，CCFL作相应调整。

MAX8729

固定频率、半桥、CCFL逆变控制器

灯管故障保护

为确保安全，MAX8729的IFB引脚通过监视灯管电流反馈(IFB)检测CCFL灯管故障或开路情况。正如灯管电流调节部分所述，IFB上的电压在内部进行半波整流。如果整流后的IFB电压低于790mV，MAX8729以 $1\mu\text{A}$ 的电流源对TFLT电容充电。当TFLT上的电压超过4V时，故障锁存器置位。与正常关断模式不同，线性稳压器输出(V_{CC})保持在5.35V。通过转换SHDN状态或者重复上电可重新激活器件。

在故障延时期间，电流控制环路试图通过增加高端MOSFET的导通时间对灯管电流进行调节。由于灯管发生故障时阻抗非常高，是一个高Q值的谐振槽路，因此变压器次级电压将会升高。一旦次级电压超过过压门限，MAX8729将打开内部1.2mA电流源对COMP电容放电。随着COMP电压下降，高端MOSFET的导通时间缩短，从而降低了次级电压。因此，灯管故障延时期间变压器次级线圈的峰值电压决不会超过限定值。

初级过流保护

MAX8729提供逐周期初级过流保护。当开关导通时，电流检测放大器监测高端和低端开关的漏-源电压。如果监测的电压超过限流门限(典型值400mV)，调节器关闭初级另外一侧的高端开关，以阻止变压器初级电流进一步增加。

次级电流限制(ISEC)

当变压器高压端到地发生短路或漏电时，次级电流限制提供失效保护。ISEC监视变压器次级低压端和地之间检测电阻上的电压。ISEC电压经过内部半波整流，与ISEC调节门限(典型值1.25V)持续进行比较。一旦ISEC电压超过此门限，则从COMP吸取一个受控电流，以减小桥路高端开关的导通时间。同时，MAX8729用 $126\mu\text{A}$ 电流源对TFLT电容充电。当TFLT上的电压超过4V时MAX8729进入闭锁状态。与正常关断模式不同，线性稳压器输出(V_{CC})保持在5.35V。转换SHDN或重复上电将重新激活器件。

菊花链同步(HFCK、LFCK、PSCK和DPWM)

MAX8729支持菊花链工作，允许多片MAX8729同步和移相。可以菊链方式连接多达5个MAX8729，如图6所示。将CNTL接 V_{CC} 使能菊花链连接，将IC置于从机模式。

为使开关频率同步，将主机器件和从机器件的HFCK引脚接在一起，并将主机器件的PSCK引脚接从机的HF引脚。为使DPWM频率同步，将主机器件和从机器件的LFCK引脚接在一起，并将主机器件的DPWM引脚接从机的LF引脚。从机模式下禁用CNTL亮度控制。主器件的DPWM引脚接从机的LF引脚时，主器件直接控制从机的亮度设置。

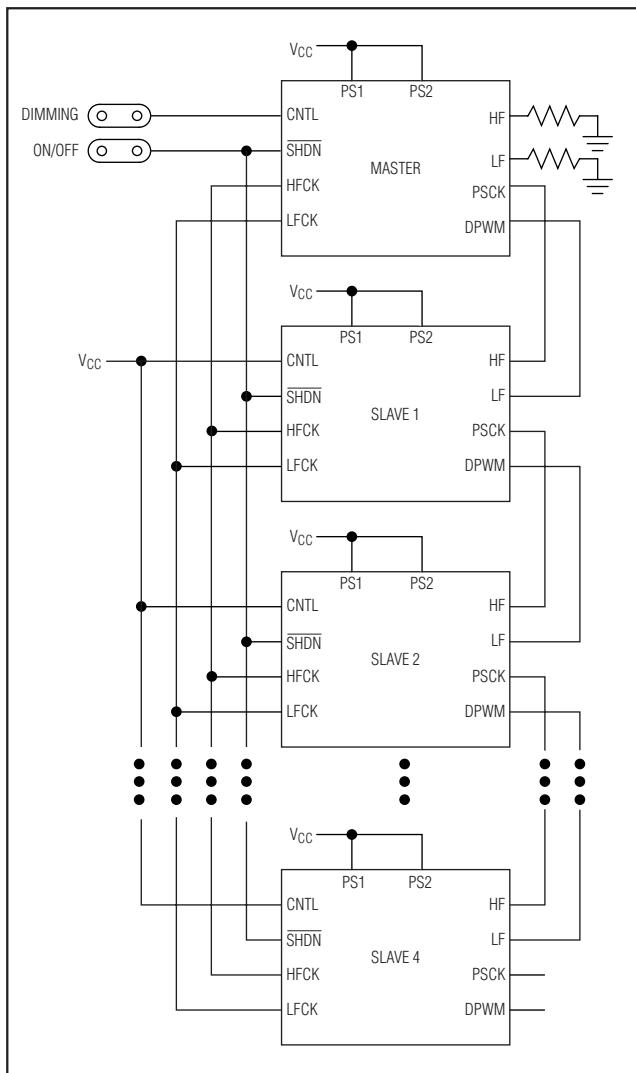


图6. 五个控制器工作在菊花链方式

固定频率、半桥、CCFL逆变控制器器

表1. 相移设置

PIN SETTING		PHASE SHIFT IN DEGREES					NO. OF PHASES
PS2	PS1	MASTER	SLAVE 1	SLAVE 2	SLAVE 3	SLAVE 4	
X	X	0	N/A	N/A	N/A	N/A	1
GND	GND	0	180	N/A	N/A	NA	2
GND	V _{CC}	0	120	240	N/A	N/A	3
V _{CC}	GND	0	90	180	270	N/A	4
V _{CC}	V _{CC}	0	72	144	216	288	5

X = 无关。

菊花莲中的相移(PS1和PS2)

MAX8729能够调节栅极驱动器和DPWM振荡器的相移，相移功能可大大降低输入纹波电流的RMS，并降低对输入电容的需求。相移可通过两个逻辑输入引脚(PS1和PS2)来编程设置。这两个引脚的不同连接方式组合可提供四种相移选择：72°、90°、120°和180°。根据菊链结构中MAX8729的数目来选择相移。

表1给出了相数分别为1、2、3、4和5时所推荐的相移。所有主机器件和从机器件的PS1和PS2设置应该相同。

表2总结了各种模式下MAX8729的工作情况。

线性稳压器输出(V_{CC})

内部线性稳压器将直流输入电压降至5.35V(典型值)。线性稳压器为MAX8729的内部控制电路供电。将V_{CC}连接到

V_{DD}，可以为MOSFET栅极驱动器供电。关断模式下V_{CC}电压降至4.5V。

UVLO

MAX8729包含欠压锁定(UVLO)电路。UVLO电路监视V_{CC}电压。当V_{CC}低于4.2V(典型值)时，MAX8729关闭高端和低端MOSFET驱动器，并复位故障锁存器。

低功耗关断模式

当MAX8729被置为关断模式时，除5.35V线性稳压器之外，IC所有的功能电路全部关闭。关断时线性稳压器的输出电压下降到约4.5V，电源电流为6μA(典型值)。关断时故障锁存器被复位。将SHDN拉至逻辑低电平即可将器件置为关断模式。

固定频率、半桥、CCFL逆变控制器

表2. 工作概况

PIN NAME	MASTER MODE USING INTERNAL OSCILLATORS	MASTER MODE USING EXTERNAL SYNC SIGNAL (SYNC ONLY)	MASTER MODE USING EXTERNAL SYNC SIGNAL (SYNC AND DIMMING)	SLAVE MODE
CNTL	An analog voltage on CNTL sets the brightness.	An analog voltage on CNTL sets the brightness.	CNTL control is disabled. The external signal controls the brightness. Connect CNTL to an analog voltage in case the external sync signal is lost.	Connect CNTL to V _{CC} . Brightness is controlled by the master.
SEL	Connect SEL to GND.	Connect SEL to GND.	Connect SEL to V _{CC} .	Don't care.
HF	Connect a resistor to GND to set the switching frequency.	Switching frequency is controlled by the external sync signal. Connect a resistor to GND in case the external sync signal is lost.	Switching frequency is controlled by the external sync signal. Connect a resistor to GND in case the external sync signal is lost.	Connect to the PSCK pin of its master controller.
LF	Connect a resistor to GND to set DPWM frequency.	DPWM frequency is determined by the external sync signal. Connect a resistor to GND in case the external sync signal is lost.	DPWM frequency is determined by the external sync signal. Connect a resistor to GND in case the external sync signal is lost.	Connect to the DPWM pin of its master controller.
HFCK	Connect to the HFCK pin of its slave controller.	Connect to the HFCK pin of its slave controller.	Connect to the HFCK pin of its slave controller.	Connect to the HFCK pin of its master controller. Connect a 1MΩ resistor to GND.
LFCK	Connect to the LFCK pin of its slave controller.	Connect to the LFCK pin of its slave controller.	Connect to the LFCK pin of its slave controller.	Connect to the LFCK pin of its master controller. Connect a 1MΩ resistor to GND.
HSYNC	Not used. Connect to GND.	Connect to a high-frequency external signal to sync the switching frequency.	Connect to a high-frequency external signal to sync the switching frequency.	Not used. Connect to GND.
LSYNC	Not used. Connect to GND.	Connect a low-frequency external signal to sync the digital PWM frequency. The duty cycle of the external signal determines the brightness.	Connect a low-frequency external signal to sync the digital PWM frequency. The duty cycle of the external signal determines the brightness.	Not used. Connect to GND.
PSCK	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.
DPWM	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.

固定频率、半桥、CCFL逆变控制器

应用信息

MOSFET

MAX8729需要两个外部n沟道功率MOSFET构成半桥逆变电路来驱动变压器初级。由于正半周和负半周对称，因此高端和低端开关应采用相同类型的MOSFET。选择MOSFET时，重点考虑额定电压、额定电流、导通电阻($R_{DS(ON)}$)、总栅极电荷以及功耗。

选择额定电压至少比逆变器输入电压高25%的MOSFET。例如：如果最大输入电压为24V，则MOSFET的额定电压应为30V或更高。MOSFET的额定电流应大于最小输入电压及最大亮度时的初级峰值电流。采用以下公式来估算初级峰值电流 I_{PEAK_PRI} ：

$$I_{PEAK_PRI} = \frac{\sqrt{2} \times P_{OUT_MAX}}{V_{IN_MIN} \times \eta}$$

其中 P_{OUT_MAX} 为最大输出功率， V_{IN_MIN} 是最小输入电压， η 是最小输入电压时估算的效率。假定用半桥驱动四个CCFL，每个灯的最大输出功率为4.5W，则最大总输出功率为18W。如果最小输入电压为8V，该输入电压下的估算效率为75%，则峰值初级电流约为4.3A。因此，额定直流电流为5A或更大的功率MOSFET就足够了。

调节器通过检测两个MOSFET导通状态时的漏-源电压来侦测变压器的初级电流，所以MOSFET $R_{DS(ON)}$ 越小，电流限越高。因此，用户应选择具有低 $R_{DS(ON)}$ 的n沟道MOSFET以减小导通损耗，并将初级电流限设定在合理水平。采用以下公式估算初级电流限的最大值和最小值：

$$I_{LIM_MIN} = \frac{320\text{mV}}{R_{DS(ON)_MAX}}$$

$$I_{LIM_MAX} = \frac{480\text{mV}}{R_{DS(ON)_MIN}}$$

MOSFET必须能够耗散 V_{IN_MIN} 和 V_{IN_MAX} 对应的导通损耗和开关损耗。两种损耗都要计算。理想情况下， $V_{IN(MIN)}$ 下的损耗应大致等于 $V_{IN(MAX)}$ 下的损耗，输入电压在两种电压之间时损耗较小。如果 $V_{IN(MIN)}$ 损耗远大于 $V_{IN(MAX)}$ 损耗，考虑增加MOSFET尺寸。反之，如果 $V_{IN(MAX)}$ 损耗远大于 $V_{IN(MIN)}$ 损耗，考虑选择较低寄生电容的MOSFET。如果 V_{IN} 的变化范围不大，当导通损耗等于开关损耗时功耗最小。

用下面的公式来计算两个MOSFET的总导通功耗：

$$PD_{CONDUCT} = I_{PRI}^2 \times R_{DS(ON)}$$

其中 I_{PRI} 为初级电流，计算公式如下：

$$I_{PRI} = \frac{P_{OUT_MAX}}{\eta \times V_N}$$

两个MOSFET都是在ZVS条件下打开，因此没有相关的MOSFET开关损耗。但是，MOSFET关闭时电流处于峰值。用下面公式可计算MOSFET关闭时的开关功率损耗：

$$PD_{SWITCH} = \frac{\sqrt{2} \times C_{RSS} \times V_N^2 \times f_{SW} \times I_{PRI}}{I_{GATE}}$$

其中 C_{RSS} 为MOSFET的反向传输电容， I_{GATE} 为MOSFET关闭时的栅极驱动吸收电流峰值。

固定频率、半桥、CCFL逆变控制器

设置灯管电流

MAX8729利用连接在灯管低压端与地之间的电阻R1(图1)检测灯管电流。R1上的电压送到IFB，并在内部进行半波整流。MAX8729通过调节整流后IFB电压的平均值来控制所需的灯管电流。为了设置灯管RMS电流，采用下式确定R1：

$$R1 = \frac{\pi \times 790\text{mV}}{2\sqrt{2} \times I_{LAMP(\text{RMS})}}$$

其中 $I_{LAMP(\text{RMS})}$ 为所需的灯管RMS电流，790mV是*Electrical Characteristics*表中给出的IFB调节点典型值。如欲将灯管RMS电流设置为6mA，R1的值应该为148Ω。最接近的标准1%电阻为147Ω和150Ω。灯管电流波形的具体形状取决于灯管的寄生参数。得到的波形不是一个完美的正弦波，它的RMS值不容易预测。应采用一个高频真RMS电流表(如Yokogawa 2016)测量RMS电流并对R1进行调整。该电流表放在检测电阻和灯管低电压端之间，测量实际RMS电流。

设置次级电压限

MAX8729限制启动和灯管故障时的变压器次级电压。通过由C3和C4构成的电容分压器检测次级电压(图1)。VFB上的电压与CCFL电压成正比。关于并联谐振电容C3的选择在变压器设计与谐振元件选择部分进行了说明。C3取值越小，环路电流越小，效率越高。如果C3的值过小，谐振工作会受到面板寄生电容的影响。因此，C3通常在10pF至18pF之间选取。C3的取值确定后，根据所需的最大RMS次级电压 $V_{LAMP(\text{RMS})_MAX}$ 选择C4：

$$C4 = \frac{\sqrt{2} \times V_{LAMP(\text{RMS})_MAX}}{2.34V} \times C3$$

其中2.34V为灯管故障时VFB峰值电压的典型值。C3取12pF时，为将最大RMS次级电压设置为1800V，C4必须小于或等于13nF。

设置次级电流限

即使在IFB检测电阻短路或变压器次级电流并未通过R1而直接流入地时，MAX8729仍然能够限制次级电流。ISEC监视变压器次级线圈低压端和地之间的检测电阻R2上的电压。用以下公式确定R2的值：

$$R2 = \frac{1.28V}{\sqrt{2} \times I_{SEC(\text{RMS})_MAX}}$$

其中 $I_{SEC(\text{RMS})_MAX}$ 是发生故障时对应的最大RMS变压器次级电流，1.28V是次级短路时ISEC峰值电压的典型值。为了将图1电路的最大RMS次级电流设置为22mA，R2应取40.2Ω。

变压器设计与谐振元件选择

变压器是谐振槽路中最重要的元件。设计变压器的第一步就是确定匝数比(N)。这一比值必须足够高，以便能够在最小电源电压下支持CCFL的工作电压。变压器匝数比N可以用下式计算：

$$N \geq \frac{V_{LAMP(\text{RMS})}}{0.45 \times V_{IN(\text{MIN})}}$$

其中 $V_{LAMP(\text{RMS})}$ 为正常工作状态下的最大RMS灯管电压， $V_{IN(\text{MIN})}$ 为最小直流输入电压。如果正常工作状态下的最大RMS灯管电压为800V，最小直流输入电压为10V，则匝数比应该大于178。

设计CCFL谐振槽路的下一步是设计槽路的谐振频率，当开关频率接近谐振频率时，灯管电流近似为正弦波。决定谐振频率的因素包括：初级电容分压器 C_{S1} 和 C_{S2} 、次级并联电容 C_p 、变压器次级漏感L和CCFL灯管。图7(a)为简化的CCFL逆变器电路。简化后的半桥电源表现为一个方波交流电源。移除变压器后，谐振槽路可以进一步简化为图7(b)。 C_S' 为初级电容折合到次级的电容，N为变压器匝数比。

固定频率、半桥、CCFL逆变控制器

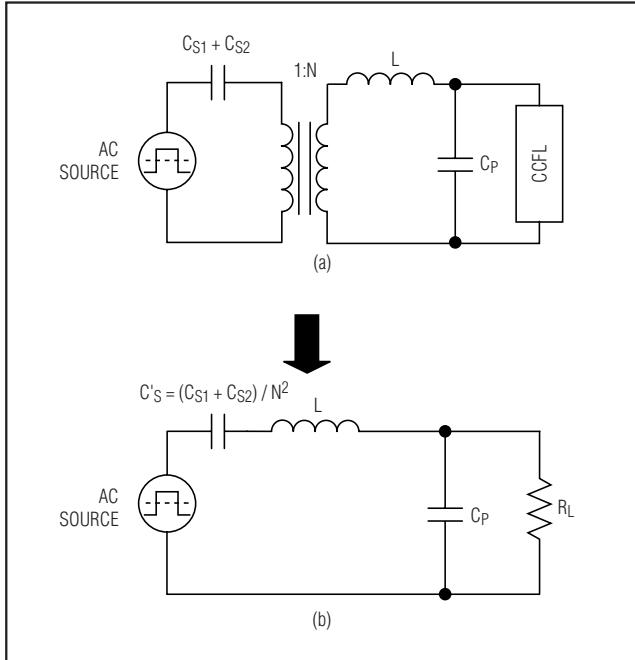


图7. CCFL逆变器简化电路

图8为不同负载情况下谐振槽路电压增益的频率响应。初级串联电容为 $1\mu\text{F}$ ，次级并联电容为 15pF ，变压器匝数比为 $1:78$ ，次级漏感为 260mH 。注意：频率响应中有两个峰值 f_S 和 f_P 。第一个峰值 f_S 是串联谐振峰值，由次级漏感(L)和折合到次级的串联电容(C'_S)决定：

$$f_S = \frac{1}{2\pi\sqrt{LC'_S}}$$

第二个峰值 f_P 是并联谐振峰值，由次级漏感(L)、并联电容(C_P)和折合到次级的串联电容(C'_S)决定：

$$f_P = \frac{1}{2\pi\sqrt{L\frac{C'_S C_P}{C'_S + C_P}}}$$

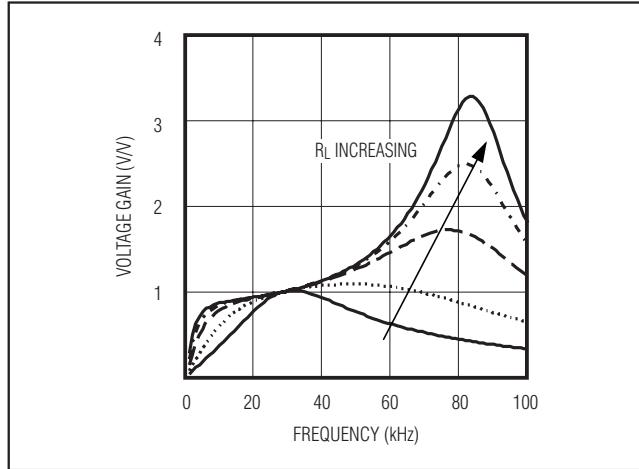


图8. 谐振槽路的频率响应

实际谐振频率在这两个谐振峰值之间。灯管关闭时，由于灯管阻抗无限大，因此谐振槽路的工作点接近并联谐振峰值。电路表现为并联负载谐振转换器特性。并联负载谐振方式下，逆变器的作用类似于电压源，产生必需的启辉电压。从理论上说，谐振转换器的输出电压将一直增加，直至灯管电离或达到器件次级电压限制。一旦灯管发生电离，等效负载电阻迅速减小，同时工作点向着串联谐振峰值移动。在串联负载谐振方式下，逆变器的作用类似于电流源。

CCFL变压器漏感是设计谐振槽路时的重要参数。漏感值具有较大的容差，并且不同批次之间会有显著的差异，所以，在确定对漏感的要求时，最好与变压器厂商直接合作。当次级漏感介于 200mH 至 350mH 时，MAX8729工作性能最佳。初级电容分压器C1和C2设置最小工作频率，大约为串联谐振峰值频率的两倍。可按以下公式选择电容：

$$C1 = C2 \leq \frac{N^2}{8\pi^2 \times f_{MIN}^2 \times L}$$

其中 f_{MIN} 为最小工作频率范围。在图1电路中，变压器匝数比为 $1:78$ ，次级漏感为 300mH 。为了将最小谐振频率设置为 40kHz ，C1、C2取 $2.2\mu\text{F}$ 或更小电容。

固定频率、半桥、CCFL逆变控制器

并联电容C3设置最大工作频率，它也是并联谐振峰值频率。采用下面公式选择电容：

$$C_3 \leq \frac{C_1 + C_2}{4\pi^2 \times f_{MAX}^2 \times L \times C_S - N^2}$$

在图1电路中，为了将最大谐振频率设置为70kHz，C1和C2取2.2μF，次级漏感为300mH。C3使用一个12pF或更大的电容。

选择工作频率时还应该考虑到变压器磁芯的饱和问题。初级线圈应该具有足够的匝数，使变压器在所有工作条件下都不会饱和。使用下面的公式计算初级线圈的最小匝数N1：

$$N_1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times A \times f_{MIN}}$$

其中D_{MAX}为高端开关的最大占空比(约为0.8)，V_{IN(MAX)}为最大直流输入电压，B_S为磁芯的饱和磁通密度，A为磁芯的最小截面积。

COMP电容选择

COMP电容用于设置启动、维持灯管电流稳定以及输入电压改变时电流调节环路的响应速度。为保持稳定工作，COMP电容(C_{COMP})应至少为3.3nF。

正如数字PWM亮度控制部分所述，COMP电容也限制着数字PWM工作时灯电流包络的动态特性。在数字PWM ON周期结束时，MAX8729打开100μA内部电流源对COMP电容线性放电。用下面的公式设置下降时间：

$$C_{COMP} = \frac{100\mu A \times t_{FALL}}{1.5V}$$

其中t_{FALL}为灯管电流包络的下降时间，COMP电压的动态范围是1.5V。在数字PWM ON周期的开始，跨导误差放大器对COMP电容充电，因此充电电流不是恒定值。由于平均充电电流约为30μA，因此上升时间约为下降时间的三倍。

设置故障延时时间

TFLT电容决定灯管故障和次级短路故障的延时时间。灯管故障期间MAX8729用1μA电流源对TFLT电容充电，次级短路故障期间MAX8729用126μA电流源对TFLT电容充电。因此，次级短路故障的延时时间约为灯管开路故障延时时间的1/100。TFLT电压达到4V时MAX8729设置故障锁存。用下面的公式计算灯管故障延时时间(T_{OPEN_LAMP})和次级短路故障延时时间(T_{SEC_SHORT})：

$$T_{OPEN_LAMP} = \frac{C_{TFLT} \times 4V}{1\mu A}$$

$$T_{SEC_SHORT} = \frac{C_{TFLT} \times 4V}{126\mu A}$$

自举电容

通过两个自举电路为高端栅极驱动器供电。MAX8729内部集成了自举二极管，因此只需要两个0.1μF自举电容。在LX和BST之间连接电容，以构成自举电路。

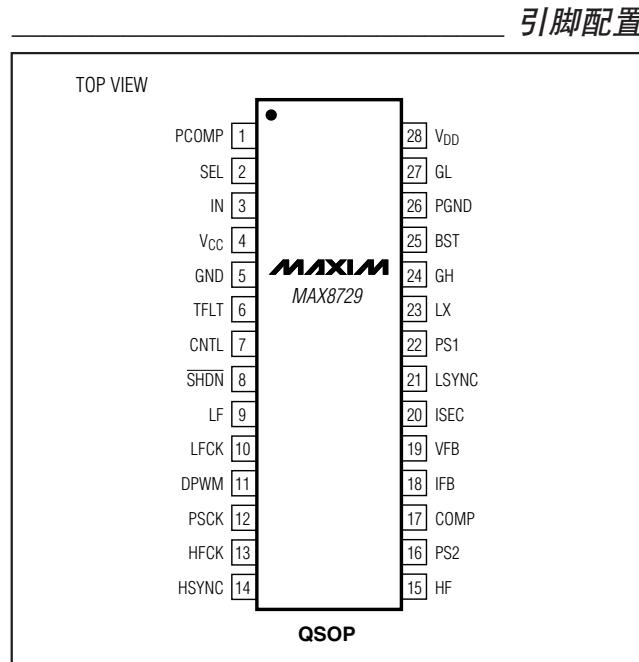
布板指南

谨慎的PC板布局对于实现稳定工作十分重要。电路的高压部分和开关部分需要特别的小心。电路的高压部分需要与控制部分很好的隔离。按照下面的指导原则可以实现良好的PC板布局：

- 1) 保持大电流通路短且宽，尤其在接地端。这一点对于稳定、无抖动地工作以及高效率至关重要。
- 2) 功率地和模拟地采用星形连接。功率地和模拟地应该完全隔离 – 仅在星形地的中心汇集。该中心点应该位于模拟地引脚(GND)。这些地最好采用独立的敷铜区域。V_{CC}、COMP、HF、LF和TFLT应该使用低噪声模拟地。
- 3) 高速开关节点应远离敏感的模拟区域(V_{CC}、COMP、HF、LF和TFLT)。所有引脚触发控制输入应该与模拟地或V_{CC}连接，而不是与功率地或V_{DD}连接。

固定频率、半桥、CCFL逆变控制器器

- 4) V_{CC}到GND的去耦电容尽可能靠近IC放置，并且采用不与其它信号共享的专用连线。
- 5) LX至GND的电流检测通路应采用Kelvin检测连接方式，以确保限流精度。选用8引脚MOSFET时，最好将外部电源通过顶层覆铜区与MOSFET连接，并且在8引脚SO封装内侧(在下面)连接GND和LX。
- 6) 反馈连接要短而且直。尽可能使IFB、VFB和ISEC连线远离高压连线和变压器。
- 7) 在尺寸允许的情况下，变压器次级的高压布线应有足够的间隔。高压布线还应与临近的地层隔开，以防止容性耦合带来损耗。
- 8) 连接至变压器次级电容分压器的连线也需要有足够的间隔，以防电弧放电。某些情况下将这些连线分别安排到电路板的两个不同层面比较有利。



芯片信息

TRANSISTOR COUNT: 7531

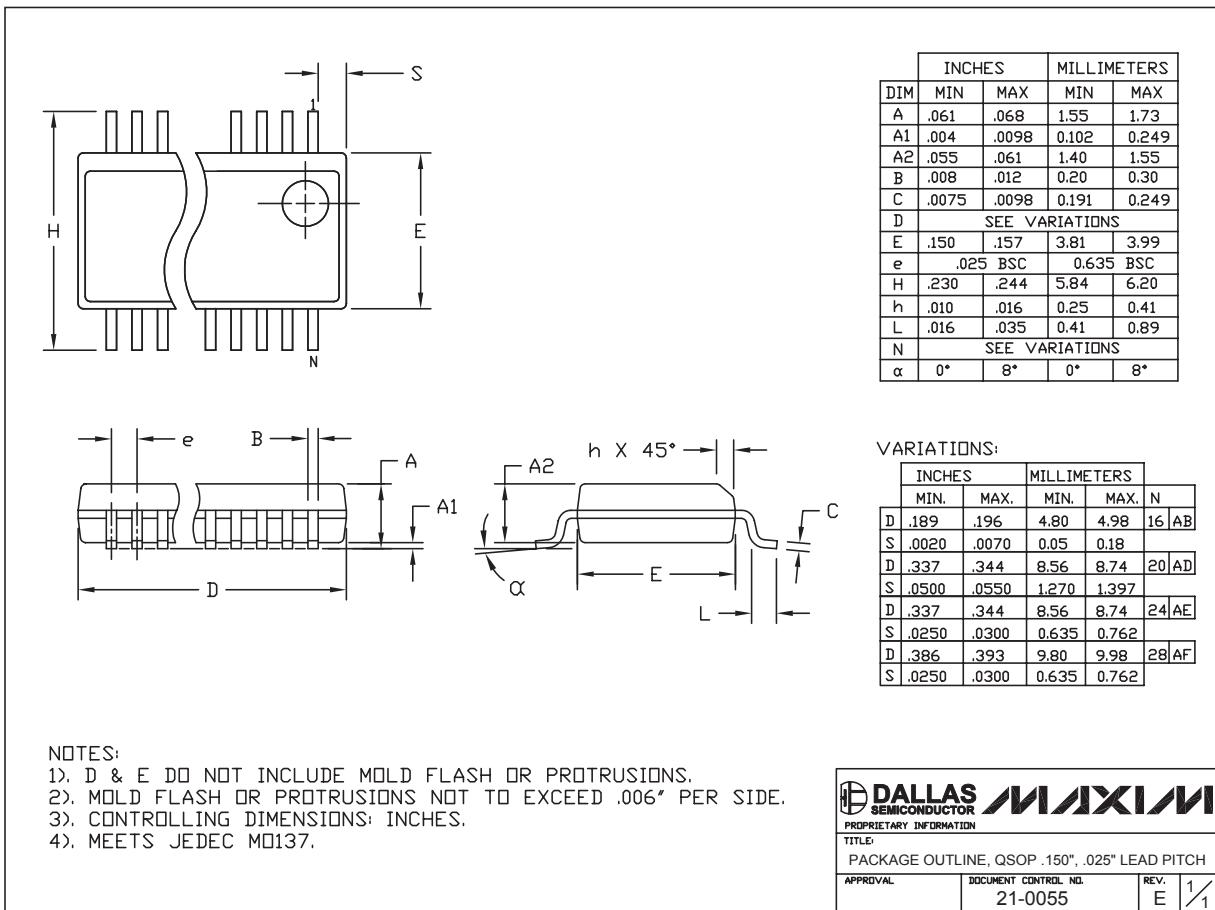
PROCESS: BiCMOS

固定频率、半桥、CCFL逆变控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

QSOP EPS



MAXIM北京办事处

北京 8328 信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。