

可提供评估板



# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 特性

MAX8744/MAX8745

## 概述

MAX8744/MAX8745是双路、降压型、同步整流开关模式电源(SMPS)控制器，用于在电池供电系统中产生5V/3.3V主电源。在最低至最高26V的电压输入范围内，最优交错、固定频率工作模式将输入纹波电流降至最低。优化的40/60交错控制一直到输入电压下降至8.3V都不会发生占空比重叠，而使用180°错相工作的调节器在输入降至10V时就出现了占空比重叠。

通过一个精密的检流电阻或无损耗电感DCR检测输出电流，实现峰值电流限制保护。低噪声模式保持高的轻载效率，同时保持开关频率在音频范围之外。

内置的固定5V、100mA线性稳压器驱动MAX8744/MAX8745及其栅极驱动器，以及外部始终保持有效工作的负载。当主PWM调节器工作稳定后，自举开关自动旁路内部线性稳压器，为每路线性输出提供最大200mA的电流。另外内部还有一个带外部pnp晶体管的可调节线性稳压器，可通过副级线圈来提供12V电源，或者直接由主输出供电，以产生低至1V的电压输出。

独立的使能控制和电源就绪输出允许灵活的上电顺序控制。电源软启动电路逐渐增大输出电压，并降低浪涌电流；同时，软关断电路逐渐降低输出电压，防止出现负压。MAX8744/MAX8745具有输出欠压保护和热故障保护功能。MAX8744还具有输出过压故障保护功能。

MAX8744/MAX8745采用32引脚，5mm x 5mm薄型QFN封装。器件背面的裸焊盘提高了散热能力，能够满足需要较高的线性常备电源的应用要求。

## 应用

主电源

2至4节Li+电池供电设备

笔记本电脑和亚笔记本电脑

PDA和移动通信

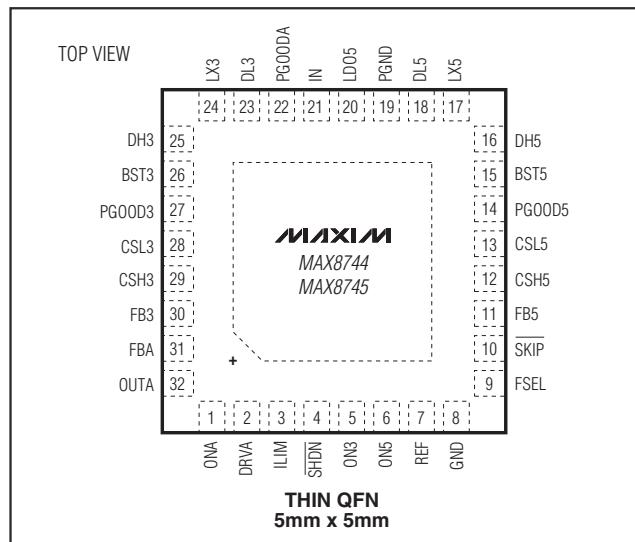
- ◆ 固定频率，电流模式控制
- ◆ 40/60最优交错
- ◆ 内部BST开关
- ◆ 内部5V、100mA线性稳压器
- ◆ 辅助线性稳压器驱动器(12V或可调节至1V)
- ◆ Dual Mode™反馈—输出可以是3.3V/5V固定电压，也可以是可调输出
- ◆ 开关频率可设置为：200kHz/300kHz/500kHz
- ◆ 欠压和热故障保护
- ◆ 过压故障保护(MAX8744)
- ◆ 6V至26V输入电压范围
- ◆ 2V ±0.75%基准输出
- ◆ 独立的使能输入和电源就绪输出
- ◆ 软启动和软关断(电压线性变化)
- ◆ 8µA (典型值)关断电流

## 定购信息

| PART               | TEMP RANGE     | PIN-PACKAGE                | PKG CODE |
|--------------------|----------------|----------------------------|----------|
| <b>MAX8744ETJ+</b> | -40°C to +85°C | 32 Thin QFN<br>(5mm x 5mm) | T3255-4  |
| <b>MAX8745ETJ+</b> | -40°C to +85°C | 32 Thin QFN<br>(5mm x 5mm) | T3255-4  |

+表示无铅封装。

## 引脚配置



Dual Mode是Maxim Integrated Products, Inc.的商标。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：[www.maxim-ic.com.cn](http://www.maxim-ic.com.cn)。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ABSOLUTE MAXIMUM RATINGS

|   |                                |
|---|--------------------------------|
| IN, $\overline{SHDN}$ , DRVA, OUTA to GND | -0.3V to +28V                  |
| LDO5, ON3, ON5, ONA to GND                | -0.3V to +6V                   |
| PGOODA, PGOOD3, PGOOD5 to GND             | -0.3V to +6V                   |
| CSL3, CSH3, CSL5, CSH5 to GND             | -0.3V to +6V                   |
| REF, FB3, FB5, FBA to GND                 | -0.3V to ( $V_{LDO5} + 0.3V$ ) |
| $\overline{SKIP}$ , FSEL, ILIM to GND     | -0.3V to ( $V_{LDO5} + 0.3V$ ) |
| DL3, DL5 to PGND                          | -0.3V to ( $V_{LDO5} + 0.3V$ ) |
| BST3, BST5 to PGND                        | -0.3V to +34V                  |
| BST3 to LX3                               | -0.3V to +6V                   |
| DH3 to LX3                                | -0.3V to ( $V_{BST3} + 0.3V$ ) |
| BST5 to LX5                               | -0.3V to +6V                   |
| DH5 to LX5                                | -0.3V to ( $V_{BST5} + 0.3V$ ) |
| GND to PGND                               | -0.3V to +0.3V                 |

|  |                 |
|--|-----------------|
| BST3, BST5 LDO5                                      | -0.3V to +0.3V  |
| LDO Short Circuit to GND                             | Momentary       |
| REF Short Circuit to GND                             | Momentary       |
| DRVA Current (Sinking)                               | 30mA            |
| OUTA Shunt Current                                   | 30mA            |
| Continuous Power Dissipation ( $T_A = +70^\circ C$ ) |                 |
| Multilayer PC Board                                  |                 |
| 32-Pin, 5mm x 5mm TQFN                               |                 |
| (derated 34.5mW/ $^\circ C$ above $+70^\circ C$ )    | 2459mW          |
| Operating Temperature Range                          | -40°C to +85°C  |
| Junction Temperature                                 | +150°C          |
| Storage Temperature Range                            | -65°C to +150°C |
| Lead Temperature (soldering, 10s)                    | +300°C          |

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = I_{LDO5} = I_{OUTA} =$  no load,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

| PARAMETER                                    | SYMBOL         | CONDITIONS  | MIN   | TYP   | MAX   | UNITS |
|--|----------------|---|-------|-------|-------|-------|
| <b>INPUT SUPPLIES (Note 1)</b>               |                |   |       |       |       |       |
| $V_{IN}$ Input Voltage Range                 | $V_{IN}$       | LDO5 in regulation  | 5.4   | 26.0  |       | V     |
|  |                | $IN = LDO5$ , $V_{CSL5} < 4.4V$   | 4.5   | 5.5   |       |       |
| $V_{IN}$ Operating Supply Current            | $I_{IN}$       | LDO5 switched over to CSL5, either SMPS on  |       | 20    | 36    | μA    |
| $V_{IN}$ Standby Supply Current              | $I_{IN(STBY)}$ | $V_{IN} = 6V$ to 26V, both SMPS off, includes $\overline{SHDN}$   |       | 65    | 120   | μA    |
| $V_{IN}$ Shutdown Supply Current             | $I_{IN(SHDN)}$ | $V_{IN} = 6V$ to 26V  |       | 8     | 20    | μA    |
| Quiescent Power Consumption                  | $P_Q$          | Both SMPS on, $FB3 = FB5 = LDO5$ , $\overline{SKIP} = GND$ , $V_{CSL3} = 3.5V$ , $V_{CSL5} = 5.3V$ , $V_{OUTA} = 15V$ , $P_{IN} + P_{CSL3} + P_{CSL5} + P_{OUTA}$ |       | 3.5   | 4.5   | mW    |
| <b>MAIN SMPS CONTROLLERS</b>                 |                |   |       |       |       |       |
| 3.3V Output Voltage in Fixed Mode            | $V_{OUT3}$     | $V_{IN} = 6V$ to 26V, $\overline{SKIP} = FB3 = LDO5$ , $0 < V_{CSH3} - V_{CSL3} < 50mV$ (Note 2)  | 3.265 | 3.315 | 3.365 | V     |
| 5V Output Voltage in Fixed Mode              | $V_{OUT5}$     | $V_{IN} = 6V$ to 26V, $\overline{SKIP} = FB5 = LDO5$ , $0 < V_{CSH5} - V_{CSL5} < 50mV$ (Note 2)  | 4.94  | 5.015 | 5.09  | V     |
| Feedback Voltage in Adjustable Mode (Note 2) | $V_{FB\_}$     | $V_{IN} = 6V$ to 26V, FB3 or FB5 duty factor = 20% to 80%   | 1.980 | 2.010 | 2.040 | V     |
|  |                | $V_{IN} = 6V$ to 26V, FB3 or FB5 duty factor = 50%  | 1.990 | 2.010 | 2.030 |       |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = I_{LDO5} = I_{OUTA} =$  no load,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

| PARAMETER                                    | SYMBOL      | CONDITIONS   | MIN   | TYP                 | MAX                 | UNITS   |    |
|--|-------------|--|---|---------------------|---------------------|---------|----|
| Output Voltage Adjust Range                  |             | Either SMPS  | 2.0   | 5.5                 |                     | V       |    |
| FB3, FB5 Dual Mode Threshold                 |             |  | 3.0   | $V_{LOO5}$<br>- 1.0 | $V_{LOO5}$<br>- 0.4 | V       |    |
| Feedback Input Leakage Current               |             | $V_{FB3} = V_{FB5} = 2.1V$   | -0.1  |                     | +0.1                | $\mu A$ |    |
| DC Load Regulation                           |             | Either SMPS, $\overline{SKIP} = LDO5$ ,<br>$0 < V_{CSH\_} - V_{CSL\_} < 50mV$                  |   | -0.1                |                     | %       |    |
| Line Regulation Error                        |             | Either SMPS, $6V < V_{IN} < 26V$   | 0.03  |                     |                     | %/V     |    |
| Operating Frequency (Note 1)                 | $f_{OSC}$   | $FSEL = GND$   | 170   | 200                 | 230                 | kHz     |    |
|  |             | $FSEL = REF$   | 270   | 300                 | 330                 |         |    |
|  |             | $FSEL = LDO5$  | 425   | 500                 | 575                 |         |    |
| Maximum Duty Factor                          | $D_{MAX}$   | (Note 1)   | 97.5  | 99                  |                     | %       |    |
| Minimum On-Time                              | $t_{ONMIN}$ |  | 100   |                     |                     | ns      |    |
| SMPS3-to-SMPS5 Phase Shift                   |             | SMPS5 starts after SMPS3   | 40  |                     |                     | %       |    |
|  |             |  | 144   |                     |                     | Deg     |    |
| <b>CURRENT LIMIT</b>                         |             |  |   |                     |                     |         |    |
| ILIM Adjustment Range                        |             |  | 0.5   | $V_{REF}$           |                     | V       |    |
| Current-Sense Input Leakage Current          |             | $CSH3 = CSH5 = GND$ or $LDO5$  | -1  | +1                  |                     | $\mu A$ |    |
| Current-Limit Threshold (Fixed)              | $V_{LIMIT}$ | $V_{CSH\_} - V_{CSL\_}$ , $ILIM = LDO5$  | 45  | 50                  | 55                  | mV      |    |
| Current-Limit Threshold (Adjustable)         | $V_{LIMIT}$ | $V_{CSH\_} - V_{CSL\_}$  | $V_{ILIM} = 2.00V$  | 185                 | 200                 | 215     | mV |
|  |             |  | $V_{ILIM} = 1.00V$  | 94                  | 100                 | 106     |    |
| Current-Limit Threshold (Negative)           | $V_{NEG}$   | $V_{CSH\_} - V_{CSL\_}$ , $\overline{SKIP} = ILIM = LDO5$                                      | -67   | -60                 | -53                 | mV      |    |
|  |             | $V_{CSH\_} - V_{CSL\_}$ , $\overline{SKIP} = LDO5$ , adjustable mode, percent of current limit |   | -120                |                     | %       |    |
| Current-Limit Threshold (Zero Crossing)      | $V_{ZX}$    | $V_{CSH\_} - V_{CSL\_}$ , $\overline{SKIP} = GND$ , $ILIM = LDO5$                              | 0   | 3                   | 6                   | mV      |    |
| Idle Mode™ Threshold                         | $V_{IDLE}$  | $V_{CSH\_} - V_{CSL\_}$ ,<br>$\overline{SKIP} = GND$   | $ILIM = LDO5$   | 6                   | 10                  | 14      | mV |
|  |             |  | With respect to<br>current-limit<br>threshold ( $V_{LIMIT}$ ) |                     | 20                  |         | %  |
| Idle Mode Threshold (Low Audible-Noise Mode) | $V_{IDLE}$  | $V_{CSH\_} - V_{CSL\_}$ ,<br>$\overline{SKIP} = REF$   | $ILIM = LDO5$   | 2.5                 | 5                   | 7.5     | mV |
|  |             |  | With respect to<br>current-limit<br>threshold ( $V_{LIMIT}$ ) |                     | 10                  |         | %  |
| ILIM Leakage Current                         |             | $ILIM = GND$ or $REF$  | -1  | +1                  |                     | $\mu A$ |    |

Idle Mode是Maxim Integrated Products, Inc.的商标。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $SKIP = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $I_{REF} = I_{LDO5} = I_{OUTA} =$  no load,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

| PARAMETER   | SYMBOL           | CONDITIONS  | MIN   | TYP              | MAX   | UNITS    |
|---|------------------|---|-------|------------------|-------|----------|
| Soft-Start Ramp Time                                      | $t_{SSTART}$     | Measured from the rising edge of $ON_-$ to full scale       |       | 2                |       | ms       |
| Soft-Stop Ramp Time                                       | $t_{STOP}$       | Measured from the falling edge of $ON_-$ to full scale      |       | 4                |       | ms       |
| <b>INTERNAL FIXED LINEAR REGULATORS</b>                   |                  |   |       |                  |       |          |
| LDO5 Output Voltage                                       | $V_{LDO5}$       | $ON_5 = GND$ , $6V < V_{IN} < 26V$ , $0 < I_{LDO5} < 100mA$ | 4.85  | 4.95             | 5.10  | V        |
| LDO5 Undervoltage-Lockout Fault Threshold                 |                  | Rising edge, hysteresis = 1% (typ)                          |       | 225              | 450   | mA       |
| LDO5 Bootstrap Switch Threshold                           |                  | Rising edge of $CSL_5$ , hysteresis = 1% (typ)              | 4.35  | 4.55             | 4.70  | V        |
| LDO5 Bootstrap Switch Resistance                          |                  | $LDO5$ to $CSL_5$ , $V_{CSL5} = 5V$ , $I_{LDO5} = 50mA$     | 1     | 5                |       | $\Omega$ |
| Short-Circuit Current                                     |                  | $LDO5 = GND$ , $ON_5 = GND$                                 | 225   | 450              |       | mA       |
| Short-Circuit Current (Switched Over to $CSL_-$ )         |                  | $LDO5 = GND$ , $V_{CSL5} > 4.7V$                            | 200   | 425              |       | mA       |
| <b>AUXILIARY LINEAR REGULATOR</b>                         |                  |   |       |                  |       |          |
| DRVA Voltage Range  | $V_{DRVA}$       |   | 0.5   | 26.0             |       | V        |
| DRVA Drive Current  |                  | $V_{FBA} = 1.05V$ , $V_{DRVA} = 5V$                         |       | 0.4              |       | mA       |
|   |                  | $V_{FBA} = 0.965V$ , $V_{DRVA} = 5V$                        | 10    |                  |       |          |
| FBA Regulation Threshold                                  | $V_{FBA}$        | $V_{DRVA} = 5V$ , $I_{DRVA} = 1mA$ (sink)                   | 0.98  | 1.00             | 1.02  | V        |
| FBA Load Regulation                                       |                  | $V_{DRA} = 5V$ , $I_{DRVA} = 0.5mA$ to $5mA$                |       | -1.2             | -2.2  | %        |
| OUTA Shunt Trip Level                                     |                  | Rising edge   | 25    | 26               | 27    | V        |
| FBA Leakage Current                                       |                  | $V_{FBA} = 1.035V$  | -0.1  |                  | +0.1  | $\mu A$  |
| Secondary Feedback Regulation Threshold                   |                  | $V_{DRVA} - V_{OUTA}$                                       |       | 0                |       | V        |
| DL5 Pulse Width   |                  |   |       | 1/<br>$3f_{OSC}$ |       | $\mu s$  |
| OUTA Leakage Current                                      | $I_{OUTA}$       | $V_{DRVA} = V_{OUTA} = 25V$                                 |       | 50               |       | $\mu A$  |
| <b>REFERENCE (REF)</b>                                    |                  |   |       |                  |       |          |
| Reference Voltage   | $V_{REF}$        | $LDO5$ in regulation, $I_{REF} = 0$                         | 1.985 | 2.00             | 2.015 | V        |
| Reference Load-Regulation Error                           | $\Delta V_{REF}$ | $I_{REF} = -5\mu A$ to $+50\mu A$                           | -10   |                  | +10   | mV       |
| REF Lockout Voltage                                       | $V_{REF(UVLO)}$  | Rising edge, hysteresis = 100mV (typ)                       |       | 1.90             |       | V        |
| <b>FAULT DETECTION</b>                                    |                  |   |       |                  |       |          |
| Output Overvoltage Trip Threshold (MAX8744 Only)          |                  | With respect to error-comparator threshold                  | 8     | 11               | 14    | %        |
| Output Overvoltage Fault Propagation Delay (MAX8744 Only) | $t_{OVP}$        | 50mV overdrive  |       | 10               |       | $\mu s$  |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled, FSEL = REF,  $\overline{SKIP} = GND$ , ILIM = LDO5, FBA = LDO5, IREF =  $I_{LDO5} = I_{OUTA} =$  no load,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

| PARAMETER                                     | SYMBOL                   | CONDITIONS  | MIN  | TYP  | MAX  | UNITS  |
|---|--------------------------|---|------|------|------|--------|
| Output Undervoltage Protection Trip Threshold |                          | With respect to error-comparator threshold                        | 65   | 70   | 75   | %      |
| Output Undervoltage Fault Propagation Delay   | t <sub>UVF</sub>         | 50mV overdrive  |      | 10   |      | μs     |
| Output Undervoltage Protection Blanking Time  | t <sub>BLANK</sub>       | From rising edge of ON_ with respect to fsw                       | 5000 | 6144 | 7000 | 1/fOSC |
| PGOOD_ Lower Trip Threshold                   |                          | With respect to error-comparator threshold, hysteresis = 1% (typ) | -12  | -10  | -8   | %      |
| PGOOD_ Propagation Delay                      | t <sub>PGOOD_</sub>      | Falling edge, 50mV overdrive                                      |      | 10   |      | μs     |
|   |                          | Rising edge, 50mV overdrive                                       |      | 1    |      |        |
| PGOOD_ Output Low Voltage                     |                          | I <sub>SINK</sub> = 1mA   |      |      | 0.4  | V      |
| PGOOD_ Leakage Current                        | I <sub>PGOOD_</sub>      | High state, PGOOD_ forced to 5.5V                                 |      |      | 1    | μA     |
| Thermal-Shutdown Threshold                    | t <sub>SHDN</sub>        | Hysteresis = 15°C   |      | +160 |      | °C     |
| <b>GATE DRIVERS</b>                           |                          |   |      |      |      |        |
| DH_ Gate-Driver On-Resistance                 | R <sub>DH</sub>          | BST_ - LX_ forced to 5V   | 1.3  | 5    |      | Ω      |
| DL_ Gate-Driver On-Resistance                 | R <sub>DL</sub>          | DL_, high state   | 1.7  | 5    |      | Ω      |
|   |                          | DL_, low state  | 0.6  | 3    |      |        |
| DH_ Gate-Driver Source/Sink Current           | I <sub>DH</sub>          | DH_ forced to 2.5V, BST_ - LX_ forced to 5V                       | 2    |      |      | A      |
| DL_ Gate-Driver Source Current                | I <sub>DL</sub> (SOURCE) | DL_ forced to 2.5V  | 1.7  |      |      | A      |
| DL_ Gate-Driver Sink Current                  | I <sub>DL</sub> (SINK)   | DL_ forced to 2.5V  | 3.3  |      |      | A      |
| Dead Time                                     | t <sub>DEAD</sub>        | DH_low to DL_high   | 15   | 45   |      | ns     |
|   |                          | DL_low to DH_high   | 15   | 44   |      |        |
| Internal BST_ Switch On-Resistance            | R <sub>BST</sub>         | I <sub>BST</sub> = 10mA   |      | 5    |      | Ω      |
| BST_ Leakage Current                          |                          | V <sub>BST</sub> = 26V  | 2    | 20   |      | μA     |
| <b>INPUTS AND OUTPUTS</b>                     |                          |   |      |      |      |        |
| SHDN Input Trip Level                         |                          | Rising trip level   | 1.1  | 1.6  | 2.2  | V      |
|   |                          | Falling trip level  | 0.96 | 1    | 1.04 |        |
| ONA Logic Input Voltage                       |                          | Hysteresis = 600mV (typ)  | High | 2.4  |      | V      |
|   |                          |   | Low  |      | 0.8  |        |
| ON3, ON5 Input Voltage                        |                          | SMPS off level/clear fault level                                  |      |      | 0.8  | V      |
|   |                          | Delay start level   |      | 1.9  | 2.1  |        |
|   |                          | SMPS on level   |      | 2.4  |      |        |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = ILDO5 = IOUTA =$  no load,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

| PARAMETER             | SYMBOL | CONDITIONS   | MIN  | TYP                 | MAX  | UNITS   |
|-----------------------|--------|--|------|---------------------|------|---------|
| Tri-Level Input Logic |        | $\overline{SKIP}$ , $FSEL$                         | High | $V_{LDO5}$<br>- 0.4 |      | V       |
|                       |        |  | REF  | 1.65                | 2.35 |         |
|                       |        |  | GND  |                     | 0.5  |         |
| Input Leakage Current |        | $\overline{SKIP}$ , $FSEL$ forced to GND or $LDO5$ | -1   | +1                  |      | $\mu A$ |
|                       |        | $\overline{SHDN}$ forced to GND or 26V             | -1   | +1                  |      |         |

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = ILDO5 = IOUTA =$  no load,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 3)

| PARAMETER                      | SYMBOL         | CONDITIONS   | MIN | MAX  | UNITS   |
|--------------------------------|----------------|--|-----|------|---------|
| <b>INPUT SUPPLIES (Note 1)</b> |                |  |     |      |         |
| VIN Input Voltage Range        | VIN            | LDO5 in regulation   | 5.4 | 26.0 | V       |
|                                |                | $V_{IN} = LDO5$ , $V_{CSL5} < 4.4V$  | 4.5 | 5.5  |         |
| VIN Operating Supply Current   | $I_{IN}$       | LDO5 switched over to CSL5, either SMPS on   |     | 40   | $\mu A$ |
| VIN Standby Supply Current     | $I_{IN(STBY)}$ | $V_{IN} = 6V$ to 26V, both SMPS off, includes $\overline{ISHDN}$   |     | 120  | $\mu A$ |
| VIN Shutdown Supply Current    | $I_{IN(SHDN)}$ | $V_{IN} = 6V$ to 26V   |     | 20   | $\mu A$ |
| Quiescent Power Consumption    | PQ             | Both SMPS on, $FB3 = FB5 = LDO5$ ; $\overline{SKIP} = GND$ , $V_{CSL3} = 3.5V$ , $V_{CSL5} = 5.3V$ , $V_{OUTA} = 15V$ , $P_{IN} + P_{CSL3} + P_{CSL5}$ |     | 4.5  | mW      |

## MAIN SMPS CONTROLLERS

|                                     |                  |  |       |                  |     |
|-------------------------------------|------------------|--|-------|------------------|-----|
| 3.3V Output Voltage in Fixed Mode   | $V_{OUT3}$       | $V_{IN} = 6V$ to 26V, $\overline{SKIP} = FB3 = LDO5$ , $0 < V_{CSH3} - V_{CSL3} < 50mV$ (Note 2) | 3.255 | 3.375            | V   |
| 5V Output Voltage in Fixed Mode     | $V_{OUT5}$       | $V_{IN} = 6V$ to 26V, $\overline{SKIP} = FB5 = LDO5$ , $0 < V_{CSH5} - V_{CSL5} < 50mV$ (Note 2) | 4.925 | 5.105            | V   |
| Feedback Voltage in Adjustable Mode | $V_{FB-}$        | $V_{IN} = 6V$ to 26V, $FB3$ or $FB5$ duty factor = 20% to 80% (Note 2)                           | 1.974 | 2.046            | V   |
| Output Voltage Adjust Range         |                  | Either SMPS  | 2.0   | 5.5              | V   |
| FB3, FB5 Dual Mode Threshold        |                  |  | 3V    | $V_{LDO5} - 0.4$ | V   |
| Operating Frequency (Note 1)        | fosc             | FSEL = GND   | 170   | 230              | kHz |
|                                     |                  | FSEL = REF   | 270   | 330              |     |
|                                     |                  | FSEL = LDO5  | 425   | 575              |     |
| Maximum Duty Factor                 | D <sub>MAX</sub> |  | 97    |                  | %   |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = ILDO5 = IOUTA =$  no load,  $T_A = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted.) (Note 3)

| PARAMETER   | SYMBOL      | CONDITIONS  | MIN                | MAX       | UNITS |
|---|-------------|---|--------------------|-----------|-------|
| <b>CURRENT LIMIT</b>                              |             |   |                    |           |       |
| ILIM Adjustment Range                             |             |   | 0.5                | $V_{REF}$ | V     |
| Current-Limit Threshold (Fixed)                   | $V_{LIMIT}$ | $V_{CSH-} - V_{CSL-}$ , $ILIM = LDO5$                         | 44                 | 56        | mV    |
| Current-Limit Threshold<br>(Adjustable)           | $V_{LIMIT}$ | $V_{CSH-} - V_{CSL-}$   | $V_{ILIM} = 2.00V$ | 185       | 215   |
|   |             |   | $V_{ILIM} = 1.00V$ | 93        | 107   |
| <b>INTERNAL FIXED LINEAR REGULATORS</b>           |             |   |                    |           |       |
| LDO5 Output Voltage                               | $V_{LDO5}$  | $ON5 = GND$ , $6V < V_{IN} < 26V$ ,<br>$0 < I_{LDO5} < 100mA$ | 4.85               | 5.10      | V     |
| LDO5 Undervoltage-Lockout Fault Threshold         |             | Rising edge, hysteresis = 1% (typ)                            | 3.7                | 4.1       | V     |
| LDO5 Bootstrap Switch                             |             | Rising edge of $CSL5$ , hysteresis = 1% (typ)                 | 4.30               | 4.75      | V     |
| Short-Circuit Current                             |             | $LDO5 = GND$ , $ON5 = GND$                                    |                    | 450       | mA    |
| Short-Circuit Current (Switched over to $CSL_5$ ) |             | $LDO5 = GND$ , $V_{CSL5} > 4.7V$                              | 200                |           | mA    |
| <b>AUXILIARY LINEAR REGULATOR</b>                 |             |   |                    |           |       |
| DRVA Voltage Range                                | $V_{DRVA}$  |   | 0.5                | 26        | V     |
| DRVA Drive Current                                |             | $V_{FBA} = 1.05V$ , $V_{DRVA} = 5V$                           |                    | 0.4       | mA    |
|   |             | $V_{FBA} = 0.965V$ , $V_{DRVA} = 5V$                          | 10                 |           |       |
| FBA Regulation Threshold                          | $V_{FBA}$   | $V_{DRVA} = 5V$ , $I_{DRVA} = 1mA$ (sink)                     | 0.98               | 1.02      | V     |
| OUTA Shunt Trip Level                             |             |   | 25                 | 27        | V     |
| <b>REFERENCE (REF)</b>                            |             |   |                    |           |       |
| Reference Voltage                                 | $V_{REF}$   | LDO5 in regulation, $I_{REF} = 0$                             | 1.980              | 2.020     | V     |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1,  $V_{IN} = 12V$ , both SMPS enabled,  $FSEL = REF$ ,  $\overline{SKIP} = GND$ ,  $ILIM = LDO5$ ,  $FBA = LDO5$ ,  $IREF = I_{LDO5} = I_{OUTA} =$  no load,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 3)

| PARAMETER  | SYMBOL   | CONDITIONS  | MIN  | TYP              | MAX  | UNITS    |
|--|----------|---|------|------------------|------|----------|
| <b>FAULT DETECTION</b>                           |          |   |      |                  |      |          |
| Output Overvoltage Trip Threshold (MAX8744 Only) |          | With respect to error comparator threshold                  | 8    | 14               |      | %        |
| Output Undervoltage Protection                   |          | With respect to error comparator threshold                  | 65   | 75               |      | %        |
| PGOOD_ Lower Trip Threshold                      |          | With respect to error comparator threshold, hysteresis = 1% | -12  | -8               |      | %        |
| PGOOD_ Output Low Voltage                        |          | $I_{SINK} = 1mA$  |      | 0.4              |      | V        |
| <b>GATE DRIVERS</b>                              |          |   |      |                  |      |          |
| DH_ Gate-Driver On-Resistance                    | $R_{DH}$ | $BST_- - LX_-$ forced to 5V                                 |      | 5                |      | $\Omega$ |
| DL_ Gate-Driver On-Resistance                    | $R_{DL}$ | DL_, high state   |      | 5                |      | $\Omega$ |
|  |          | DL_, low state  |      | 3                |      |          |
| <b>INPUTS AND OUTPUTS</b>                        |          |   |      |                  |      |          |
| SHDN Input Trip Level                            |          | Rising trip level   | 1.0  | 2.3              |      | V        |
|  |          | Falling trip level  | 0.96 | 1.04             |      |          |
| ONA Logic Input Voltage                          |          | Hysteresis = 600mV  | High | 2.4              |      | V        |
|  |          |   | Low  | 0.8              |      |          |
| ON3, ON5 Input Voltage                           |          | SMPS off level/clear fault level                            |      | 0.8              |      | V        |
|  |          | Delay start level   |      | 1.9              | 2.1  |          |
|  |          | SMPS on level   |      | 2.4              |      |          |
| Tri-Level Input Logic                            |          | $\overline{SKIP}$ , FSEL                                    | High | $V_{LDO5} - 0.4$ |      | V        |
|  |          |   | REF  | 1.65             | 2.35 |          |
|  |          |   | GND  | 0.5              |      |          |

**Note 1:** The MAX8744/MAX8745 cannot operate over all combinations of frequency, input voltage ( $V_{IN}$ ), and output voltage. For large input-to-output differentials and high switching-frequency settings, the required on-time may be too short to maintain the regulation specifications. Under these conditions, a lower operating frequency must be selected. The minimum on-time must be greater than 150ns, regardless of the selected switching frequency. On-time and off-time specifications are measured from 50% point to 50% point at the DH\_ pin with  $LX_ = GND$ ,  $V_{BST_-} = 5V$ , and a 250pF capacitor connected from DH\_ to LX\_. Actual in-circuit times may differ due to MOSFET switching speeds.

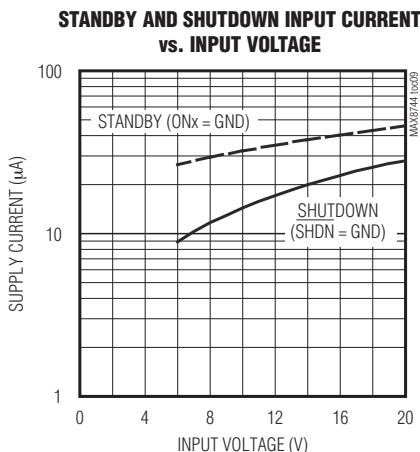
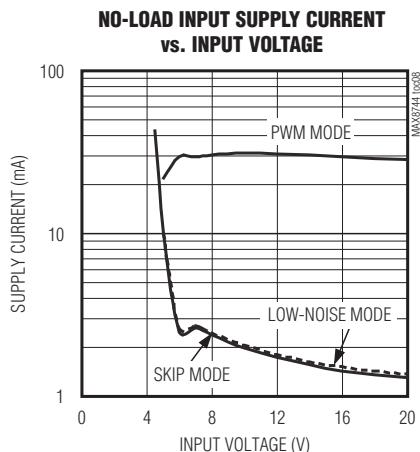
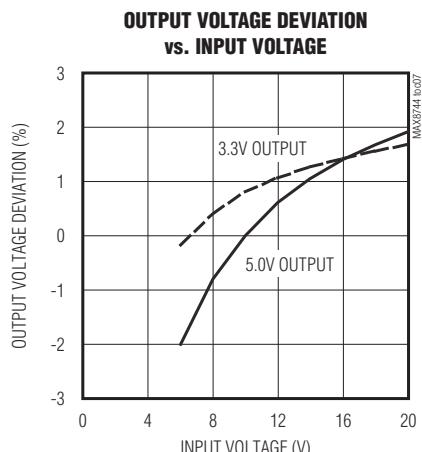
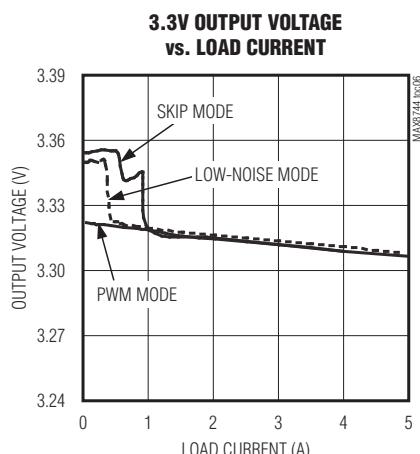
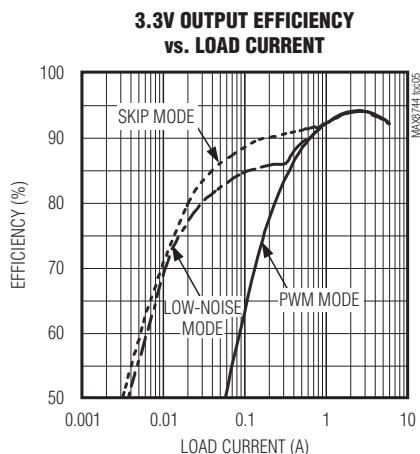
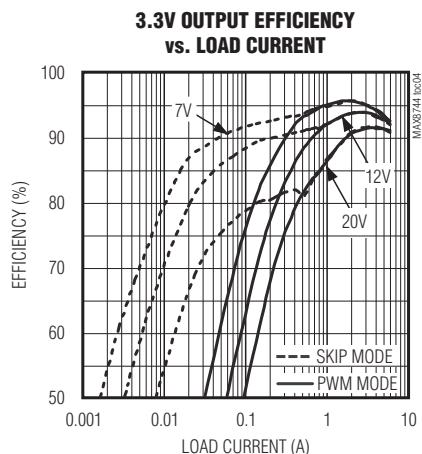
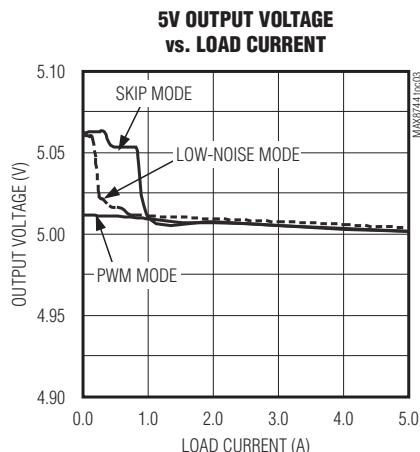
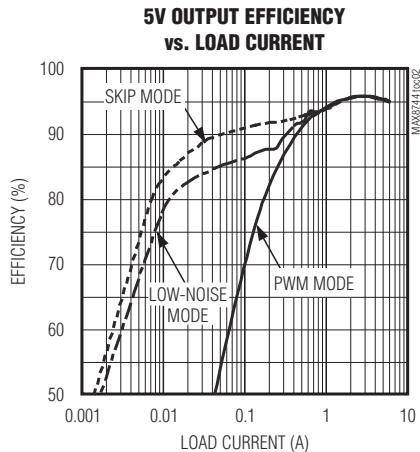
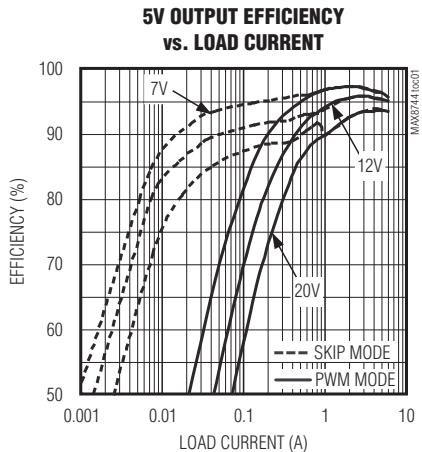
**Note 2:** When the inductor is in continuous conduction, the output voltage has a DC-regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ( $\overline{SKIP} = GND$ , light load), the output voltage has a DC regulation level higher than the trip level by approximately 1% due to slope compensation.

**Note 3:** Specifications from  $-40^{\circ}C$  to  $+85^{\circ}C$  are guaranteed by design, not production tested.

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 典型工作特性

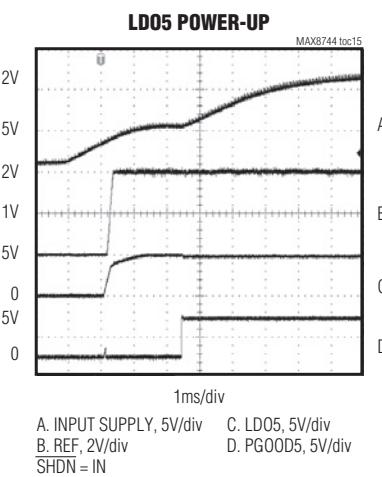
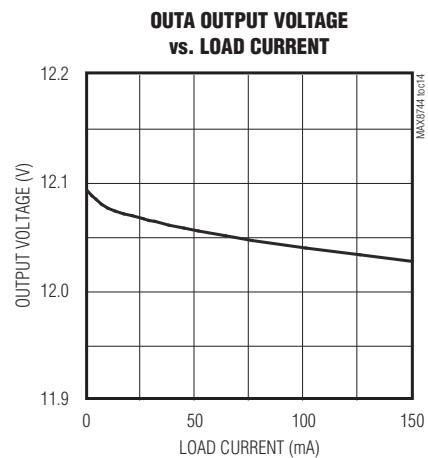
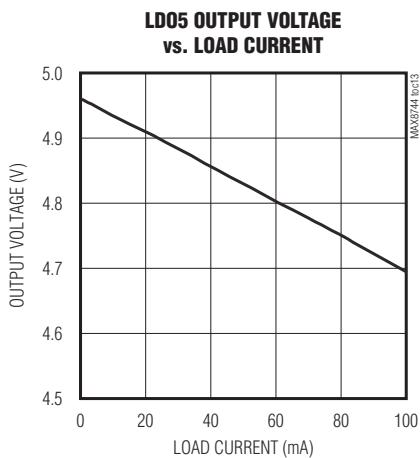
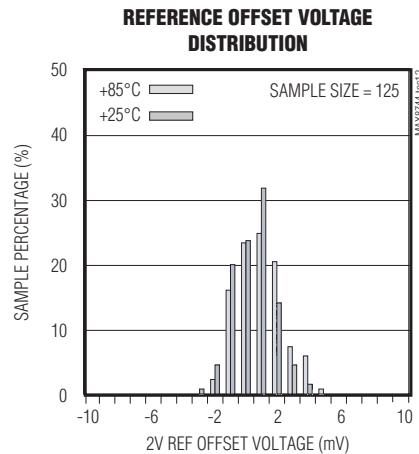
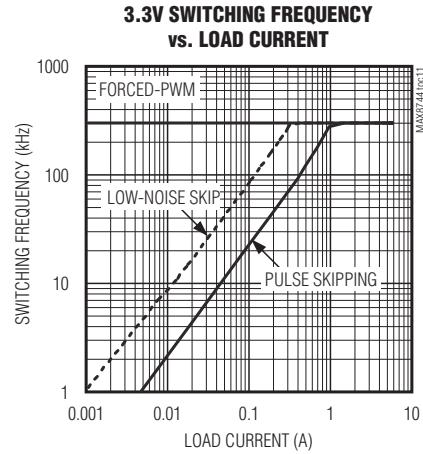
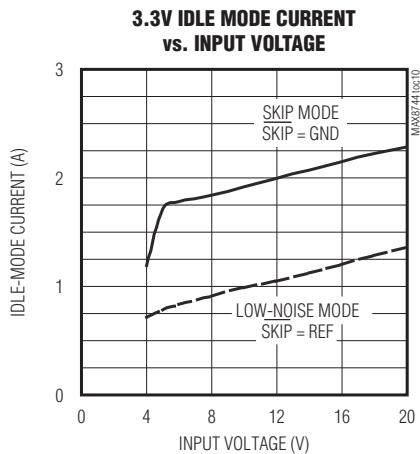
(Circuit of Figure 1,  $V_{IN} = 12V$ , SKIP = GND, FSEL = REF,  $T_A = +25^\circ C$ , unless otherwise noted.)



# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 典型工作特性(续)

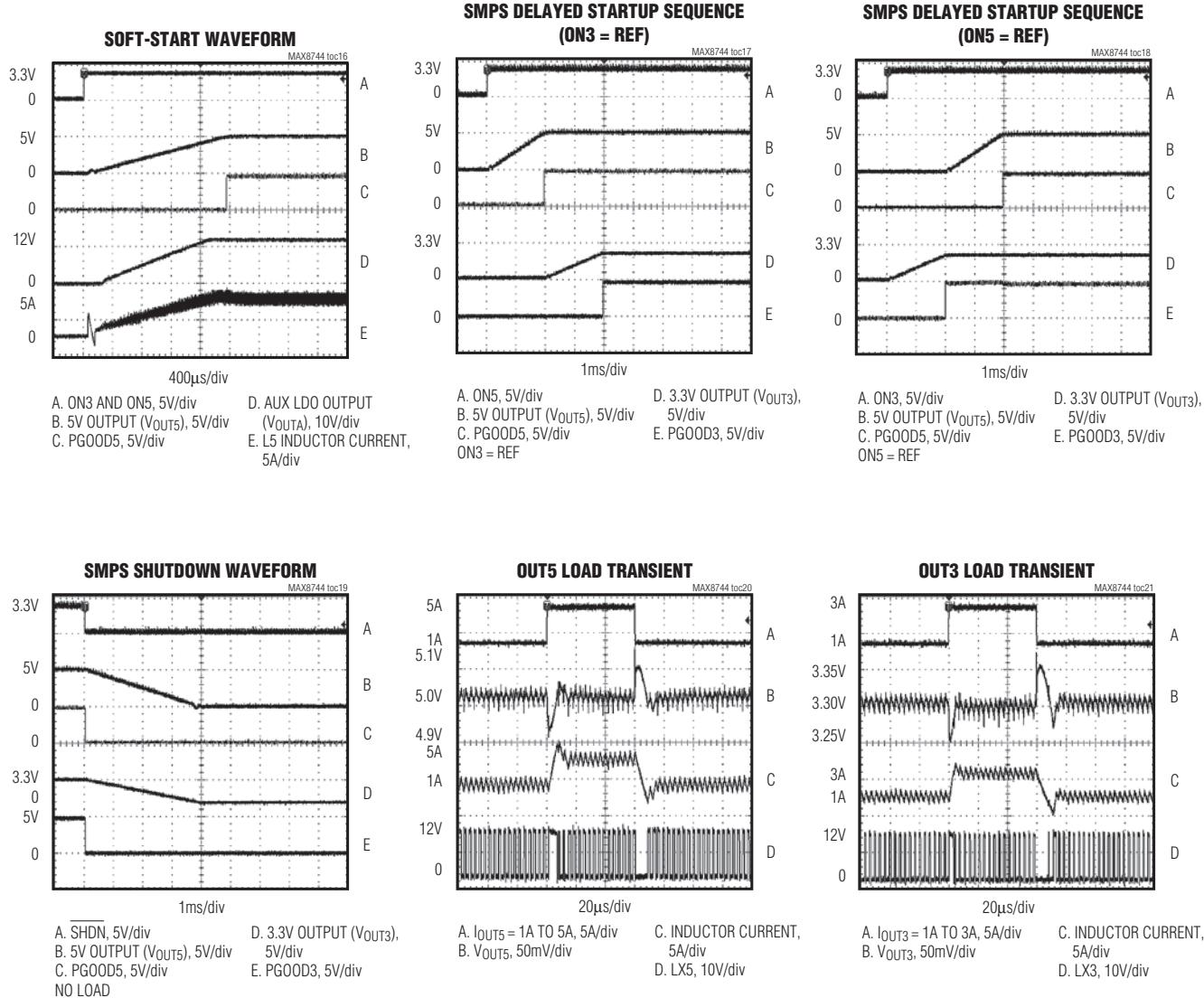
(Circuit of Figure 1,  $V_{IN} = 12V$ ,  $\text{SKIP} = \text{GND}$ ,  $\text{FSEL} = \text{REF}$ ,  $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 典型工作特性(续)

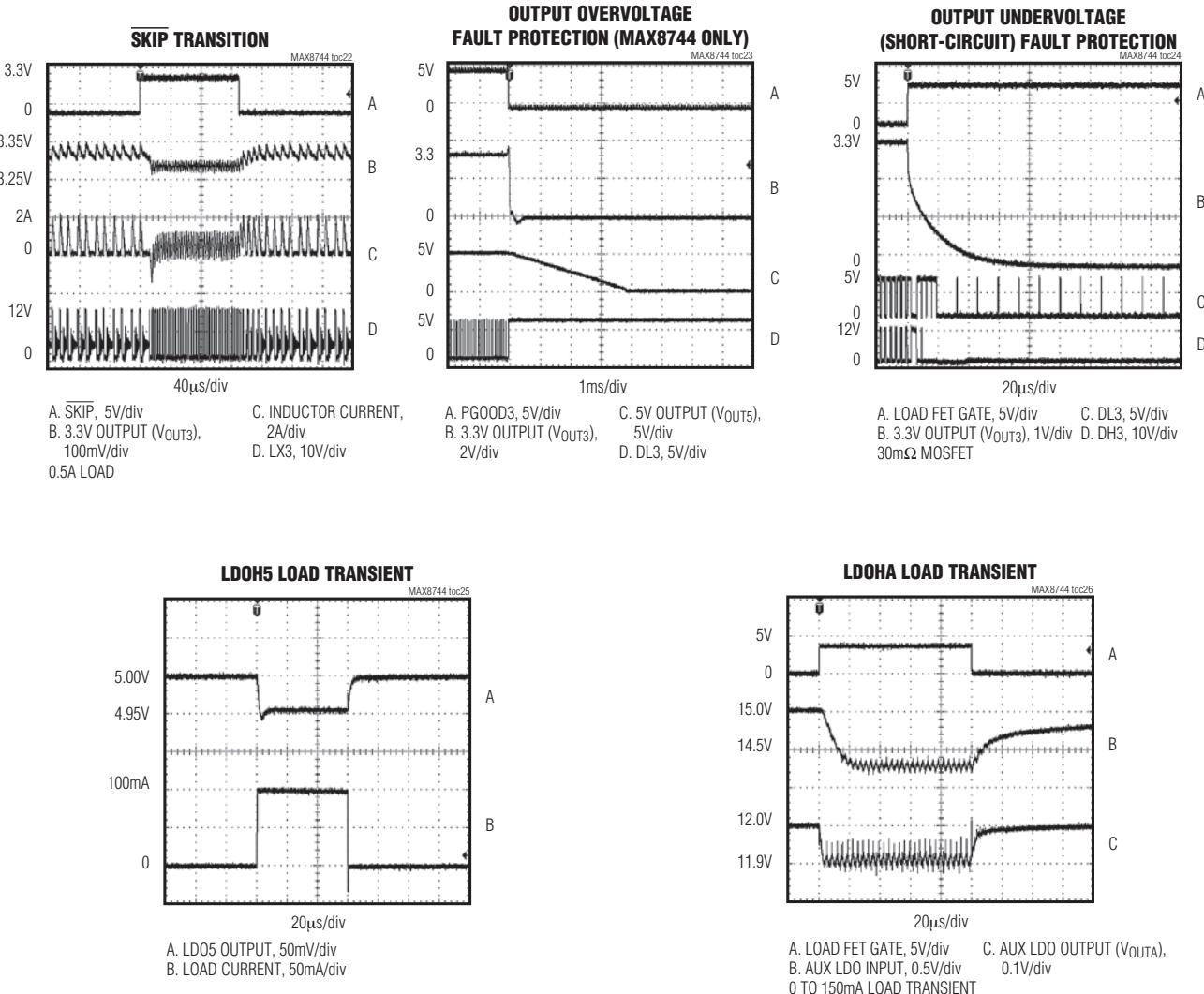
(Circuit of Figure 1,  $V_{IN} = 12V$ ,  $\overline{SKIP} = GND$ ,  $FSEL = REF$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)



# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 典型工作特性(续)

(Circuit of Figure 1, V<sub>IN</sub> = 12V, SKIP = GND, FSEL = REF, T<sub>A</sub> = +25°C, unless otherwise noted.)



# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 引脚说明

| 引脚 | 名称     | 功能   |
|----|--------|--|
| 1  | ONA    | 辅助LDO使能输入。ONA为低电平时，OUTA为高阻态，且副绕组反馈控制被禁止。ONA为高电平时，控制器使能辅助LDO。   |
| 2  | DRVA   | 辅助LDO晶体管基极驱动器。连接DRVA至pnp功率晶体管的基极。在基极和发射极之间连接680Ω上拉电阻。  |
| 3  | ILIM   | 峰值限流门限调节端。ILIM上拉至LDO5时，限流门限默认值为50mV。对于可调模式，CSH_和CSL_之间的限流门限精确等于ILIM端电压的1/10，ILIM端电压的范围为0.5V至2.0V。转换到50mV默认值的逻辑门限约为V <sub>LDO5</sub> - 1V。  |
| 4  | SHDN   | 关断控制输入。当V <sub>SHDN</sub> 低于SHDN输入下降沿触发电平时，器件进入关断模式，电源电流降低至8μA。直到V <sub>SHDN</sub> 高于SHDN输入上升沿触发电平以后，器件才重新启动。将SHDN连接至V <sub>IN</sub> 可自动启动。通过电阻分压器将SHDN连接至V <sub>IN</sub> 实现可编程欠压锁定。 |
| 5  | ON3    | 3.3V SMPS使能输入。驱动ON3为高电平时，使能3.3V SMPS；ON3为低电平时，禁止3.3V SMPS。如果ON3连接至REF，3.3V SMPS将于5V SMPS到达稳定后启动(延时启动)。将ON3端电压驱动至低于故障清除电平，复位故障锁存器。  |
| 6  | ON5    | 5V SMPS使能输入。驱动ON5为高电平时，使能5V SMPS；ON5为低电平时，禁止5V SMPS。如果ON5连接至REF，5V SMPS将于3.3V SMPS到达稳定后启动(延时启动)。将ON5端电压驱动至低于故障清除电平，复位故障锁存器。  |
| 7  | REF    | 2.0V基准电压输出。采用一个0.1μF或更大的陶瓷电容将REF旁路至模拟地。该基准电压源可为外部负载提供最大50μA的电流。用REF驱动负载会降低输出电压的精度，精度降低程度由REF负载调节误差决定。SHDN为低电平时，该基准关断。  |
| 8  | GND    | 模拟地。背面裸焊盘连接至GND。   |
| 9  | FSEL   | 频率选择输入。该三态输入可用来设置控制器的开关频率。该引脚接LDO5、REF或者GND时对应的开关频率分别是：LDO5 = 500kHz，REF = 300kHz，GND = 200kHz。  |
| 10 | SKIP   | 跳脉冲控制输入。连接至LDO5时，将进入低噪声、强制PWM模式；连接至REF时，在轻载下进入自动、低噪声跳脉冲模式；连接至GND时，在轻载下进入自动、高效率跳脉冲模式。   |
| 11 | FB5    | 5V SMPS的反馈输入。连接至LDO5时选择预设的5V输出。可调模式下，FB5稳定至2V。   |
| 12 | CSH5   | 5V SMPS的电流检测输入正端。连接至电流检测元件的正端。图7给出了两种不同的电流检测方式：即通过精密的检流电阻或无损耗电感DCR检测。  |
| 13 | CSL5   | 5V SMPS输出检测端和电流检测输入负端。当使用内部预设的5V反馈分压器(FB5 = LDO5)时，控制器用CSL5来检测输出电压。连接至电流检测元件的负端。此外，CSL5还用作LDO5的自举输入。   |
| 14 | PGOOD5 | 5V SMPS的电源就绪开漏输出。如果CSL5比标称稳定点低10% (典型值)时，PGOOD5输出低电平。在软启动和关断过程中，PGOOD5保持低电平。CSL5稳定后，PGOOD5变为高阻态。   |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 引脚说明(续)

| 引脚 | 名称     | 功能   |
|----|--------|--|
| 15 | BST5   | 5V SMPS的自举飞电容连接端。MAX8744/MAX8745包含内部自举开关，连接在LDO5和BST5之间。按图1所示连接至外部电容。  |
| 16 | DH5    | 5V SMPS的高边栅极驱动器输出。DH5的摆幅为LX5至BST5。   |
| 17 | LX5    | 5V SMPS的电感连接端。连接LX5至电感的开关侧。LX5还是高边栅极驱动器DH5的低端电源轨。  |
| 18 | DL5    | 5V SMPS的低边栅极驱动器输出。DL5的摆幅为PGND至LDO5。  |
| 19 | PGND   | 功率地。   |
| 20 | LDO5   | 5V内部线性稳压器输出。用一只最小4.7 $\mu$ F (1 $\mu$ F/25mA)的电容旁路至地。为DL_低边栅极驱动器、DH_高边驱动器(通过BST开关)、PWM控制器、内部逻辑电路、基准源和外部负载提供至少100mA电流。当CSL5上电压大于4.5V以及软启动完成时，线性稳压器关断，LDO5通过一个导通电阻1 $\Omega$ 、额定电流200mA的开关连接至CSL5。 |
| 21 | IN     | 启动电路和内部5V线性稳压器LDO5的输入。用一只0.22 $\mu$ F (或更大)的陶瓷电容旁路至PGND，该电容应紧靠IC。  |
| 22 | PGOODA | 辅助LDO电源就绪开漏输出。如果FBA比标称稳定点低10% (典型值)，或者是辅助LDO处于关断状态时，PGOODA输出低电平。FBA达到稳定点后，PGOODA变为高阻态。   |
| 23 | DL3    | 3.3V SMPS的低边栅极驱动器输出。DL3的摆幅为PGND至LDO5。  |
| 24 | LX3    | 3.3V SMPS的电感连接端。连接LX3至电感的开关侧。LX3还是高边栅极驱动器DH3的低端电源轨。  |
| 25 | DH3    | 3.3V SMPS的高边栅极驱动器输出。DH3的摆幅为LX3至BST3。   |
| 26 | BST3   | 3.3V SMPS的自举飞电容连接端。MAX8744/MAX8745包含内部自举开关，连接在LDO5和BST3之间。按图1所示连接至外部电容。  |
| 27 | PGOOD3 | 3.3V SMPS的电源就绪开漏输出。如果CSL3比标称稳定点低10% (典型值)时，PGOOD3输出低电平。在软启动和关断过程中，PGOOD3保持低电平。CSL3达到稳定点后，PGOOD3变为高阻态。  |
| 28 | CSL3   | 3.3V SMPS的输出检测端和电流检测负端。当使用内部预设的3.3V反馈分压器(FB3 = LDO5)时，控制器用CSL3来检测输出电压。连接至电流检测元件的负端。  |
| 29 | CSH3   | 3.3V SMPS的电流检测输入正端。连接至电流检测元件的正端。图7给出了两种不同的电流检测方式：即通过精密的检流电阻或无损耗电感DCR检测。  |
| 30 | FB3    | 3.3V SMPS的反馈输入。连接至LDO5时选择固定的3.3V输出。可调模式下，FB3稳定至2V。   |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 引脚说明(续)

| 引脚 | 名称   | 功能  |
|----|------|---|
| 31 | FBA  | 辅助LDO的反馈输入。在OUTA与模拟地之间连接电阻分压器，用以调节辅助线性稳压器的输出电压。FBA稳定至1V。  |
| 32 | OUTA | 可调节的辅助线性稳压器输出。采用一个最小 $1\mu F$ ( $1\mu F/25mA$ )的电容将OUTA旁路至GND。<br>当DRVA < OUTA时，副绕组反馈控制触发DL5的时间超过 $1\mu s$ ，强制控制器为辅助储能电容充电。<br>当DRVA超过25V时，MAX8744/MAX8745使能OUTA上的10mA旁路器，防止由于变压器的漏感导致储能电容的电压增加至不安全的电平。ONA拉至高电平，将使线性稳压器驱动器和副绕组反馈控制。 |
| EP | EP   | 裸焊盘。连接背面的裸焊盘至模拟地。   |

表1. 标准应用元件选择

| COMPONENT                            | 300kHz<br>5V AT 5A<br>3.3V AT 6A   | 500kHz<br>5V AT 3A<br>3.3V AT 5A   |
|--------------------------------------|--|--|
| <b>INPUT VOLTAGE</b>                 | <b>V<sub>IN</sub> = 7V TO 24V</b>  | <b>V<sub>IN</sub> = 7V TO 24V</b>  |
| C <sub>IN</sub> -, Input Capacitor   | (3) 10μF, 25V<br>Taiyo Yuden TMK432BJ106KM                                   | (3) 10μF, 25V<br>Taiyo Yuden TMK432BJ106KM                                   |
| <b>5V OUTPUT</b>                     |  |  |
| C <sub>OUT5</sub> , Output Capacitor | 2x 100μF, 6V, 35mΩ<br>SANYO 6TPE100MAZB                                      | 2x 100μF, 6V, 35mΩ<br>SANYO 6TPE100MAZB                                      |
| L5/T5 Inductor/Transformer           | 6.8μH, 6.4A, 18mΩ (max) 1:2<br>Sumida 4749-T132                              | —  |
| N <sub>H5</sub> High-Side MOSFET     | Fairchild Semiconductor<br>FDS6612A<br>International Rectifier<br>IRF7807V   | Fairchild Semiconductor<br>FDS6612A<br>International Rectifier<br>IRF7807V   |
| N <sub>L5</sub> Low-Side MOSFET      | Fairchild Semiconductor<br>FDS6670S<br>International Rectifier<br>IRF7807VD1 | Fairchild Semiconductor<br>FDS6670S<br>International Rectifier<br>IRF7807VD1 |
| <b>3V OUTPUT</b>                     |  |  |
| C <sub>OUT3</sub> , Output Capacitor | 2x 150μF, 4V, 35mΩ<br>SANYO 4TPE150MAZB                                      | 2x 100μF, 6V, 35mΩ<br>SANYO 6TPE100MAZB                                      |
| L3, Inductor                         | 5.7μH, 9A, 8.5mΩ<br>TDK RLF12560T-5R6N9R2                                    | 3.9μH, 6.5A, 15mΩ<br>Sumida CDRH124-3R9NC                                    |
| N <sub>H3</sub> High-Side MOSFET     | Fairchild Semiconductor<br>FDS6612A<br>International Rectifier<br>IRF7807V   | Fairchild Semiconductor<br>FDS6612A<br>International Rectifier<br>IRF7807V   |
| N <sub>L3</sub> Low-Side MOSFET      | Fairchild Semiconductor<br>FDS6670S<br>International Rectifier<br>IRF7807VD1 | Fairchild Semiconductor<br>FDS6670S<br>International Rectifier<br>IRF7807VD1 |

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

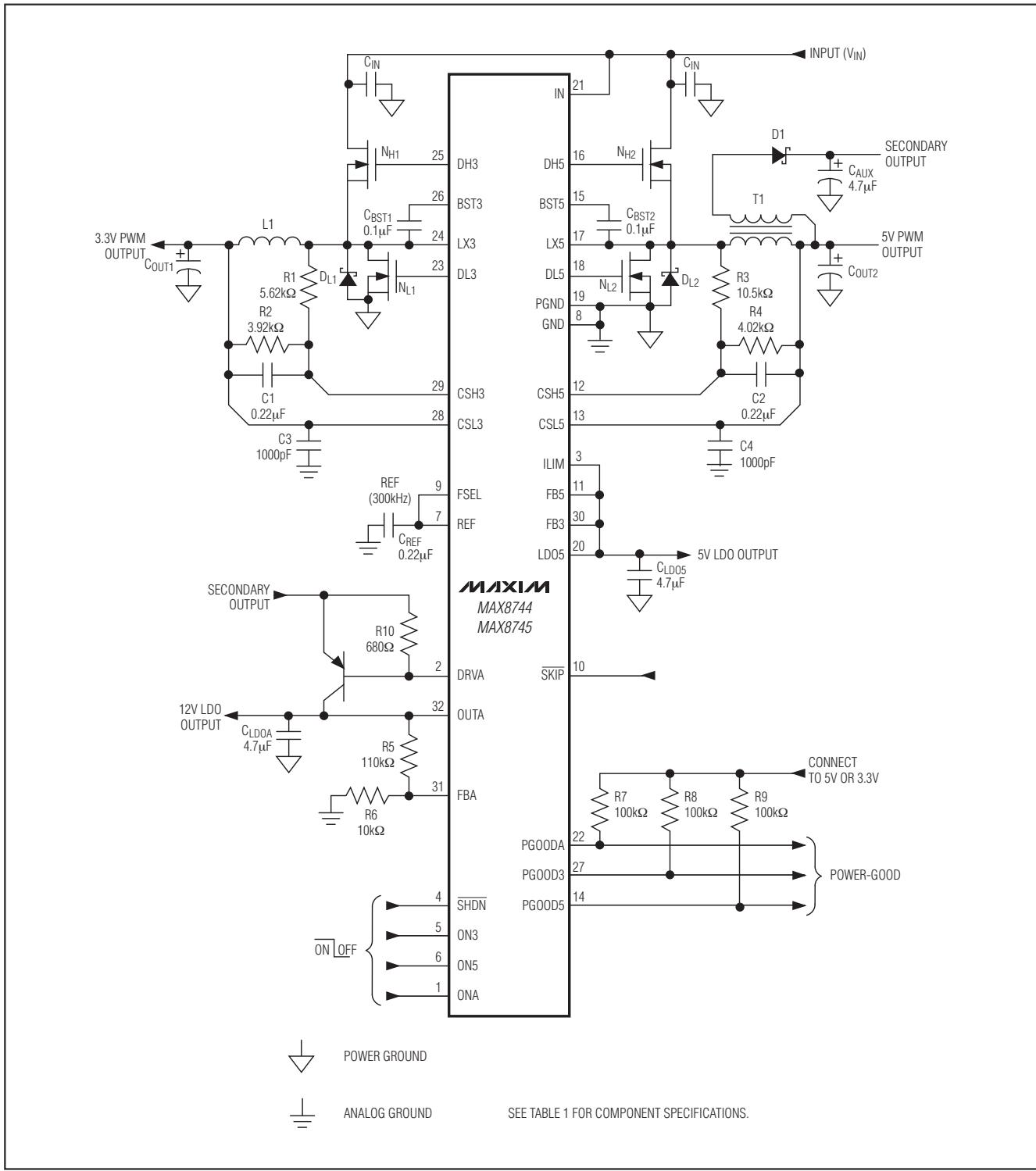


图1. 标准应用电路

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

表2. 元件供应商

| SUPPLIER                 | WEBSITE                      |
|--------------------------|------------------------------|
| AVX                      | www.avx.com                  |
| Central Semiconductor    | www.centralsemi.com          |
| Fairchild                | www.fairchildsemi.com        |
| International Rectifier  | www.irf.com                  |
| KEMET                    | www.kemet.com                |
| NEC/Tokin                | www.nec-tokin.com            |
| Panasonic                | www.panasonic.com/industrial |
| Philips                  | www.philips.com              |
| Pulse                    | www.pulseeng.com             |
| Renesas                  | www.renesas.com              |
| SANYO                    | www.edc.sanyo.com            |
| Sumida                   | www.sumida.com               |
| Taiyo Yuden              | www.t-yuden.com              |
| TDK                      | www.component.tdk.com        |
| TOKO                     | www.tokoam.com               |
| Vishay (Dale, Siliconix) | www.vishay.com               |

## 详细说明

MAX8744/MAX8745标准应用电路(图1)可用来构建一个典型的笔记本电脑主电源电路，为其提供5V/5A和3.3V/5A电源。该电路的输入电压为7V至24V。电路中的元件选择和供应商请分别参阅表1和表2。

MAX8744/MAX8745内含两个为低压电源设计的交错式固定频率降压控制器。最优交错结构可保证异相操作，减小输入电容上的纹波。一个内部LDO可产生5V常备电源。MAX8744/MAX8745还有一个可调输出的辅助LDO，用于产生3.3V常备电源或低功率12V系统电源。

### 固定的5V线性稳压器(LDO5)

内部线性稳压器产生预设的5V小电流输出。LDO5为外部MOSFET的栅极驱动器提供电源，同时为SMPS模拟控制电路、基准电路和逻辑单元提供偏置电源。LDO5至少可为外部和内部负载提供100mA的驱动电流，其中包括MOSFET栅极驱动(根据不同的开关频率和外部MOSFET选择，通常在5mA至50mA范围内变化)。采用一个4.7μF或更大容量的陶瓷电容(负载电流每增加25mA，该电容的容量应再增大1μF)将LDO5旁路至地，以确保满负载条件下的稳定性。

除大功率输入电源(电池或交流适配器)外，MAX8744/MAX8745开关模式电源(SMPS)还需要一个5V偏置电源。5V偏置电源由控制器内部的5V线性稳压器(LDO5)产生。这个自举LDO使控制器可以独立启动。栅极驱动器输入电源与固定5V线性稳压器(LDO5)的输出端相连；因此，5V LDO电源必须为LDO5(PWM控制器)和栅极驱动提供电源，所需的最大电流为：

$$\begin{aligned} I_{BIAS} &= I_{CC} + f_{SW} (Q_{G(LOW)} + Q_{G(HIGH)}) \\ &= 5\text{mA} \text{ 至 } 50\text{mA} \text{ (典型值)} \end{aligned}$$

其中， $I_{CC}$ 为0.7mA(典型值)， $f_{SW}$ 为开关频率， $Q_{G(LOW)}$ 和 $Q_{G(HIGH)}$ 是MOSFET数据资料中给出的 $V_{GS} = 5\text{V}$ 时的总栅极电荷。

### SMPS至LDO自举切换

当5V主输出电压高于LDO5自举切换门限，并且软启动过程结束时，其内部1Ω(典型值)p沟道MOSFET将把CSL5短接至LDO5，同时关断LDO5线性稳压器。这样以来，将使器件自举工作，内部电路和外部负载由5V SMPS(CSL5)输出电压来驱动，而不是电池经由线性稳压器调节后提供驱动。由于是通过一个效率为90%的开关模式电源提供电源，而不是通过效率低得多的线性稳压器，因此，自举工作可降低由于栅极电荷和静态损耗所引起的功耗。当LDO5输出切换至CSL5后，输出电流能力从100mA增大到200mA。ON5拉至低电平时，控制器立即禁止自举开关并重新使能5V LDO。

### 基准电压(REF)

在整个温度范围和负载范围内，2V基准电压的精度可达±1%，使得REF可用作系统的精密电压基准。用一只0.1μF或更大容量的陶瓷电容将REF旁路至GND。基准电压可向外部负载源出50μA或吸收5μA电流。如果主SMPS输出电压需要较高的精度，请不要在基准电压端加载。由于基准的负载调整误差，给基准加载会导致LDO5、CSL5(OUT5)、CSL3(OUT3)和OUTA输出电压轻微下降。

### 系统使能/关断(SHDN)

将SHDN拉低至SHDN输入下降沿触发电平以下，使MAX8744/MAX8745进入低功耗关断状态。关断模式下控制器仅消耗8μA静态电流。处于关断模式时基准源被关闭，因此退出关断状态的门限精度较低。要保证正常启动，应将SHDN上拉至大于2V(SHDN输入上升沿触发电

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

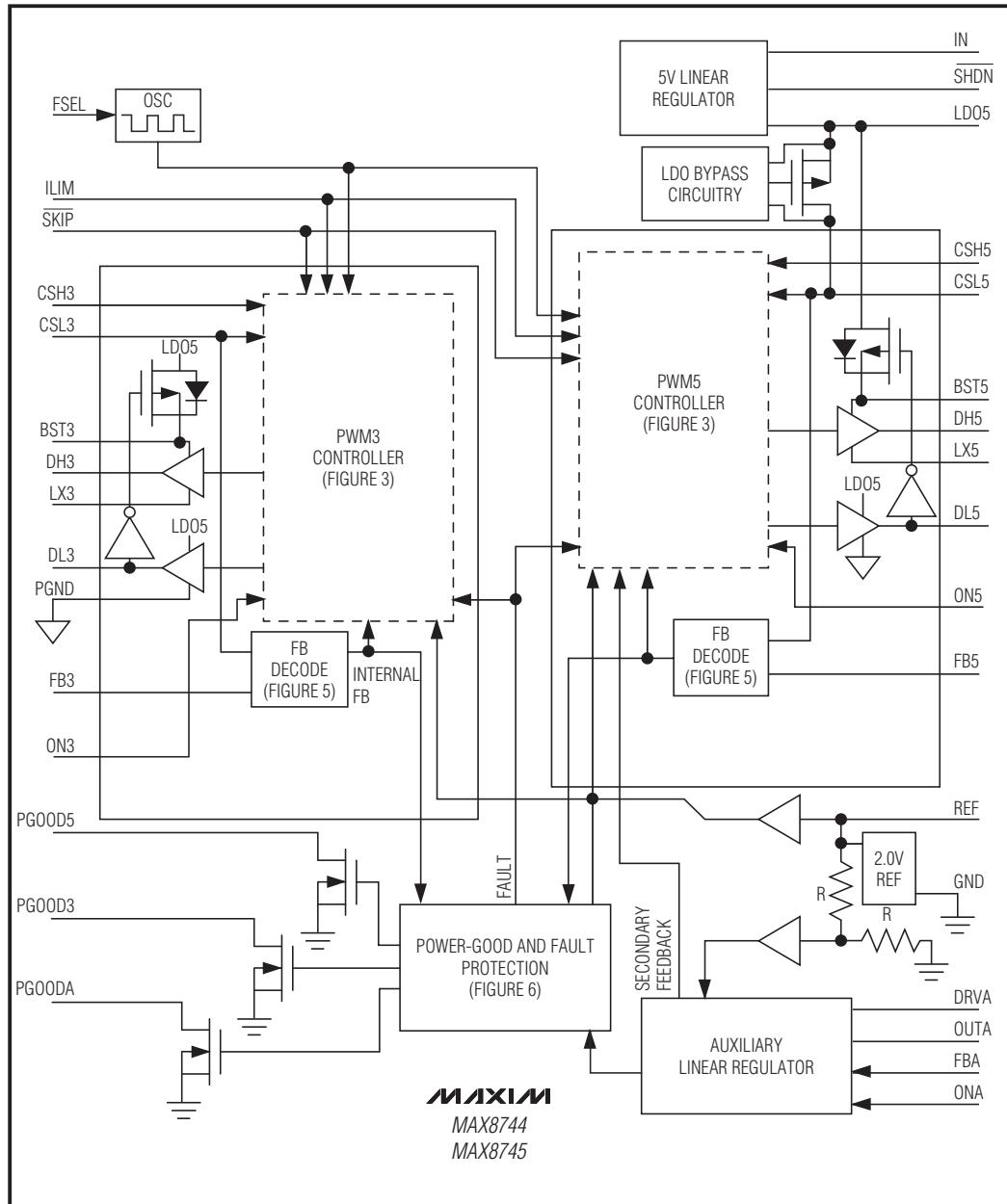


图2. 功能框图

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

表3. 工作模式真值表

| MODE   | INPUTS* |      |      | OUTPUTS                                      |  |  |
|--|---------|------|------|--|--|--|
|  | SHDN    | ON5  | ON3  | LDO5   | 5V SMPS  | 3V SMPS  |
| Shutdown Mode                                      | Low     | X    | X    | OFF  | OFF  | OFF  |
| Standby Mode                                       | High    | Low  | Low  | ON   | OFF  | OFF  |
| Normal Operation                                   | High    | High | High | ON   | ON   | ON   |
| 3.3V SMPS Active                                   | High    | Low  | High | ON   | OFF  | ON   |
| 5V SMPS Active                                     | High    | High | Low  | OFF<br>LDO5 to CSL5 bypass<br>switch enabled | ON   | OFF  |
| Normal Operation<br>(Delayed 5V SMPS<br>Startup)   | High    | Ref  | High | OFF<br>LDO5 to CSL5 bypass<br>switch enabled | ON<br>Power-up after 3.3V<br>SMPS is in regulation | ON   |
| Normal Operation<br>(Delayed 3.3V SMPS<br>Startup) | High    | High | Ref  | OFF<br>LDO5 to CSL5 bypass<br>switch enabled | ON<br>Power-up after 5V<br>SMPS is in regulation   | ON<br>Power-up after 5V<br>SMPS is in regulation |

\*SHDN是一个精确的低压逻辑输入，其下降沿门限电压为1V，上升沿门限电压为1.6V。ON3和ON5为三态CMOS逻辑输入，逻辑低电平为小于0.8V，逻辑高电平为大于2.4V，中间逻辑电平介于1.7V和2.3V之间(参见Electrical Characteristics表)。

平)。若希望自动关断和启动，可将SHDN连接到VIN端。高精度的1V SHDN下降沿门限可用来检测某个特定的输入电压并关断器件。进入关断后，1.6V的上升沿门限被激活，为多数应用提供足够的滞回。

## SMPS上电复位、UVLO和软启动

LDO5上升至1V以上时，上电复位(POR)过程启动，复位欠压、过压以及热关断故障锁存器。POR电路还确保低边驱动器拉高，直到SMPS控制器开始工作为止。图2所示为MAX8744/MAX8745功能框图。

当5V偏置电源(LDO5)电压低于4V UVLO门限时，LDO5输入欠压锁存(UVLO)电路禁止开关操作。一旦5V偏置电压(LDO5)上升到输入UVLO门限电压以上，并且SMPS控制器处于使能状态(ON\_驱动至高电平)，SMPS控制器启动开关操作，输出电压开始在软启动电路的控制下爬升。如果LDO5电压跌落至低于UVLO门限，控制器停止开关操作，并将低边栅极驱动器拉低，直到LDO5电压恢复或者跌落至低于POR门限为止。

内部软启动电路以1V/ms的摆率逐渐增加反馈电压。因此，SMPS控制器使能2ms后，输出到达标称的稳定电压值(参

见典型工作特性中的Soft-Start Waveform)。这个逐渐增加的摆率减小了向输出电容充电的电流( $I_{OUT} = I_{LOAD} + C_{OUT} \times V_{OUT(NOM)} / t_{SLEW}$ )，从而有效降低了输入浪涌电流。

## SMPS使能控制(ON3、ON5)

ON3和ON5可用于控制SMPS的上电顺序。ON3或ON5电压上升到2.4V以上时，使能对应的输出。ON3或ON5电压下降到1.6V以下时关闭各自对应的输出。驱动ON\_到0.8V以下可清除过压、欠压和热故障锁存器。

## SMPS上电顺序

将ON3或ON5连接到REF可迫使对应的输出在另一路输出低于稳定值时处于关闭状态，并在另一路输出达到稳定后启动。第二个SMPS一直保持开通状态直到第一个SMPS被关断、器件被关断、发生故障或者LDO5进入UVLO。当第一个电源被关闭时，两个电源立即进入断电过程。

## 输出放电(软关断)

当开关调节器处于禁止状态(ON\_或SHDN被拉低)，或当一路输出发生欠压故障时，内部软关断以0.5V/ms的摆率逐渐减小反馈电压。因此，SMPS控制器被禁止，4ms内调

## 高效率、四路输出、主电源控制器， 用于笔记本电脑

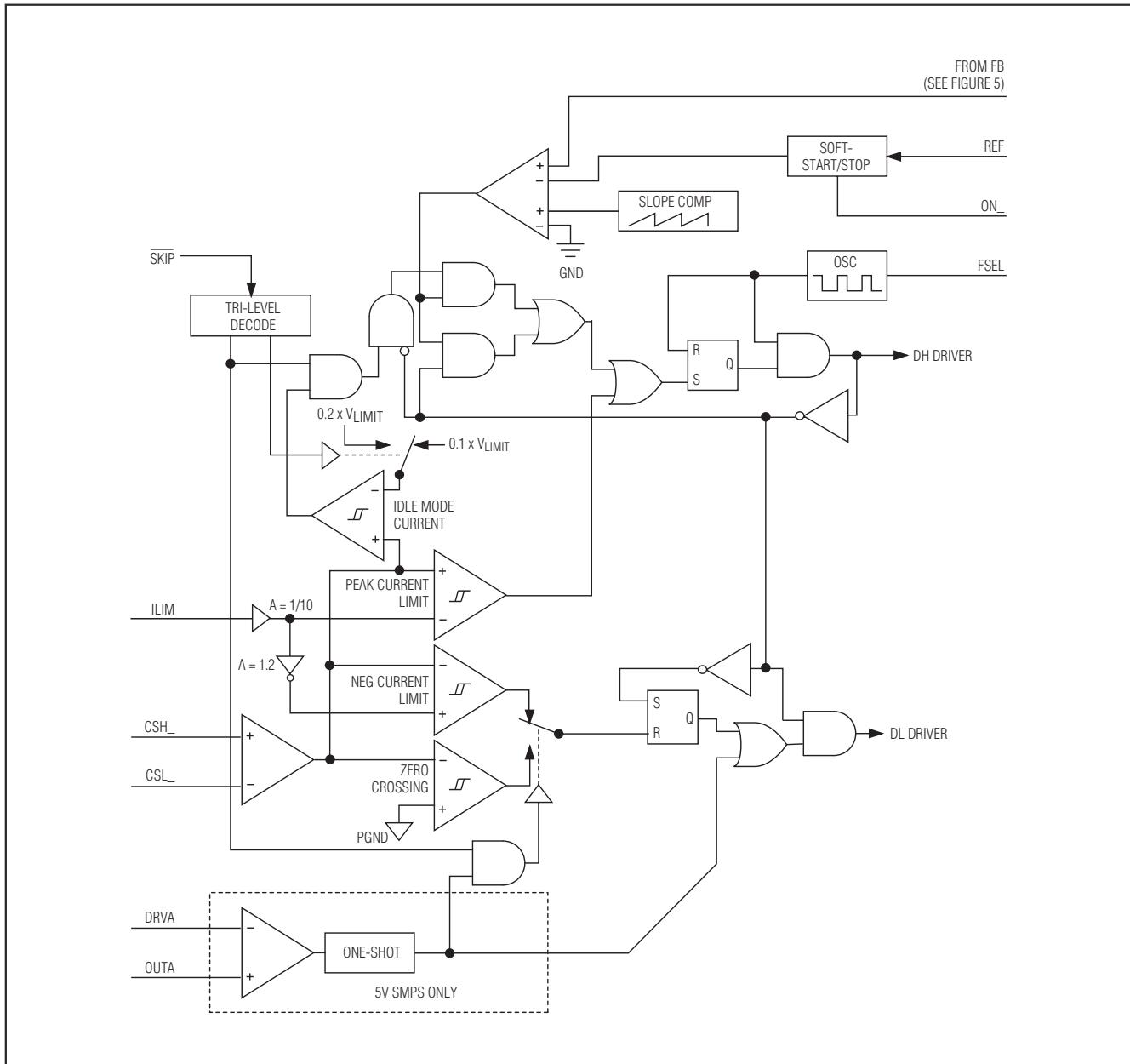


图3. PWM控制器功能框图

节电压降低至0V (参见典型工作特性中的SMPS Shutdown Waveform)。缓慢地对输出电容放电消除了通过电感和低边MOSFET快速放电时所产生的负压。当SMPS的输出放电到0.1V时，其低边驱动器(DL\_)将被强制拉高，将各自的

SMPS输出钳位到GND。电压基准仍保持在工作状态，以便提供精确的门限电压和过压保护。两个SMPS控制器都有各自独立的软关断电路。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

**表4. FSEL配置表**

| FSEL | SWITCHING FREQUENCY (kHz) |
|------|---------------------------|
| LDO5 | 500                       |
| REF  | 300                       |
| GND  | 200                       |

## 固定频率、电流模式 PWM 控制器

每一个电流模式 PWM 控制器的核心都是一个多输入开环比较器，它对两路信号进行求和：相对基准电压而言的输出电压误差信号和斜率补偿斜坡信号(图3)。MAX8744/MAX8745采用直接求和结构，接近于理想的逐周期输出电压控制，省去了传统的误差放大器及其带来的相移。

### 频率选择(FSEL)

利用FSEL引脚可选择PWM模式的开关频率。表4给出了FSEL连接方式与开关频率的对应关系。采用较高的工作频率(500kHz)有助于减小产品尺寸，但会增大开关损耗进而导致效率的降低。适用于负载电流较小的超小型设备。而采用较低的频率(200kHz)工作时效率会更高，但要以增大元件尺寸和电路板面积为代价。

### 强制PWM模式

低噪声强制PWM模式( $\overline{\text{SKIP}} = \text{LDO5}$ )禁止了过零比较器，这个比较器用来控制低边开关的导通时间。这就强制低边开关的栅极驱动波形始终与高边栅极驱动波形互补，这样，电感电流在轻载下会反向，DH\_保持占空比为 $V_{\text{OUT}}/V_{\text{IN}}$ 。强制PWM模式的优点是开关频率相当恒定。然而，强制PWM工作模式的代价是：空载时的5V电源电流会维持在20mA至50mA，因外部MOSFET和开关频率而异。

强制PWM模式的最大优点是消除了音频噪声并改善了负载瞬态响应。由于强制PWM模式禁止了过零比较器，轻载时电感电流会反向。

### 轻载工作控制( $\overline{\text{SKIP}}$ )

MAX8744/MAX8745有一个轻载工作模式控制输入( $\overline{\text{SKIP}}$ )，可对两个控制器的过零比较器进行使能或禁止控制。若过零比较器被使能，当电流检测输入检测到电感电流归

零时，控制器会将DL\_强制拉低。这样可避免电感对输出电容放电，并在轻载下迫使控制器跳过一些脉冲，以免输出过充电。当过零比较器禁止时，将迫使控制器在轻载情况下也一直处于PWM模式(强制PWM)。

### 空闲模式电流检测门限

在跳脉冲模式使能时，当输出电压超过反馈门限以及检流电压超过空闲模式检流门限时，降压控制器终止导通时间。轻载情况下，导通时间仅仅取决于空闲模式检流门限，大约为满载检流门限(由ILIM设定)的20% ( $\overline{\text{SKIP}} = \text{GND}$ )，或取决于低噪声检流门限，大约为满载检流门限(由ILIM设定)的10% ( $\overline{\text{SKIP}} = \text{REF}$ )。这样就强制控制器在每个周期源出一个最小功率。为避免输出过充电，在输出电压跌至反馈门限以下之前不启动另一个导通周期。由于过零比较器阻止开关调节器吸收电流，控制器只能跳过一些脉冲。这样，在轻载情况下，控制器调整的是输出纹波的谷值。

### 自动切换跳脉冲模式

在跳脉冲模式下，控制器的内在属性使其轻载时自动转换到PFM模式(见图4)。这种转换受一个比较器的影响，该比较器检测到电感电流过零时终止低边开关的导通时间。过零比较器检测CSH\_至CSL\_的电感电流。一旦 $V_{\text{CSH}_-} - V_{\text{CSL}_+}$ 电压跌落至低于3mV过零检测门限，比较器强制DL\_为低(图3)。这种工作机制使跳脉冲PFM模式与非跳脉冲PWM模式之间的转折点，和连续与非连续电感电流工作模式的分界点(所谓的“临界传导”点)相一致。PFM/PWM切换点的负载电流 $I_{\text{LOAD}}(\overline{\text{SKIP}})$ 可由下式给出：

$$I_{\text{LOAD}}(\overline{\text{SKIP}}) = \frac{(V_{\text{IN}} - V_{\text{OUT}})V_{\text{OUT}}}{2V_{\text{INfOSC}}}$$

当轻载情况下器件进入跳脉冲工作模式时，开关波形可能会出现噪声和不同步，这是正常的，这样可以提供高轻载效率。通过改变电感值可在PFM噪声和轻载工作效率之间取得平衡。一般情况下，电感较小时，效率与负载关系曲线比较平坦；电感较大时，满负载工作时效率

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

较高(假定绕组电阻不变)，输出电压纹波也较小。然而，使用较高电感值的代价是增大了尺寸和减缓了负载瞬态响应(特别是在输入电压较低时)。

## 输出电压

*Electrical Characteristics*表中的直流输出精度与误差比较器的门限有关。当电感连续导通时，MAX8744/MAX8745调整的是输出纹波的峰值，因此，实际的直流输出电压要比斜率补偿后的触发电平降低输出纹波电压的50%。在PWM模式(连续导通模式)下，输出电压由下式精确定义：

$$V_{OUT(PWM)} = V_{NOM} \left( 1 - \frac{A_{SLOPE} V_{RIPPLE}}{V_{IN}} \right) - \left( \frac{V_{RIPPLE}}{2} \right)$$

其中， $V_{NOM}$ 为标称输出电压， $A_{SLOPE}$ 为1%， $V_{RIPPLE}$ 是输出纹波电压( $V_{RIPPLE} = ESR \times \Delta I_{INDUCTOR}$ ，可参考输出电容选择部分)。

在断续导通模式下( $I_{OUT} < I_{LOAD(SKIP)}$ )，MAX8744/MAX8745对输出纹波的谷值进行调整，因此，输出电压的直流稳

定值高于误差比较器的门限。在PFM模式(断续导通模式)下，其输出电压可通过下式近似计算：

$$V_{OUT(PFM)} = V_{NOM} + \frac{1}{2} \left( \frac{f_{SW}}{f_{OSC}} \right) I_{IDLE} ESR$$

其中， $V_{NOM}$ 为标称输出电压， $f_{OSC}$ 为内部振荡器的最大开关频率， $f_{SW}$ 为实际的开关频率，而 $I_{IDLE}$ 则是跳脉冲时的空闲模式电感电流。

连接FB3和FB5至LDO5可选择固定SMPS输出电压(分别为3.3V和5V)，这个固定输出电压由内部连接于输出(CSL\_)和模拟地之间的电阻分压器预设。若将FB\_连接至位于输出(CSL\_)和GND之间的电阻分压器上，则可在2V至5.5V之间调节对应的输出电压(图5)。 $R_{FBLO}$ (FB和GND间的电阻)选为10kΩ左右， $R_{FBHI}$ (输出和FB间的电阻)的计算公式如下：

$$R_{FBHI} = R_{FBLO} \left( \frac{V_{OUT\_} - 1}{V_{FB\_}} \right)$$

其中， $V_{FB\_} = 2V$  (标称值)。

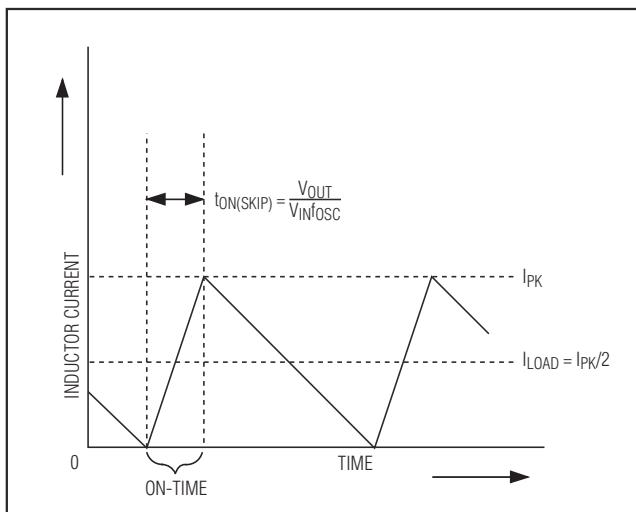


图4. 跳脉冲/断续切换点

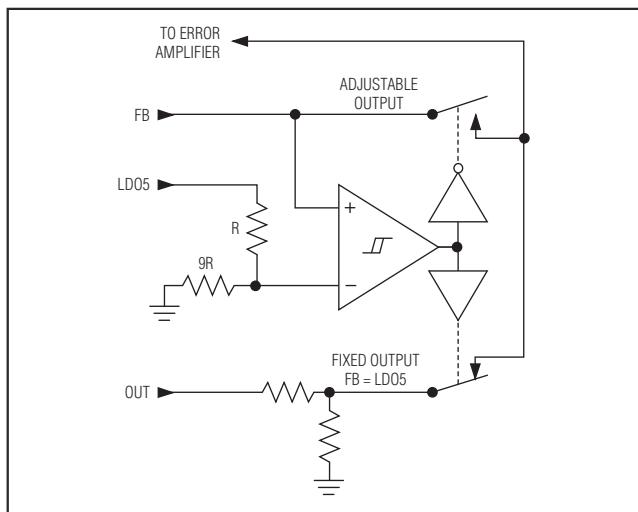


图5. Dual Mode 反馈解码器

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

当两路输出电压均需要自由设定时，应将3.3V SMPS的输出设定的比5V SMPS低一些。只有当CSL5上的电压高于LDO5的自举门限(4.5V)，以及用于CSL5的软启动时序完成时，才能通过内部开关将LDO5连接到5V输出(CSL5)。当采用固定输出电压时自举工作最为有效。一旦LDO5由CSL5自举产生，内部5V线性稳压器将关闭，这样可在输入电压较高时降低内部功耗并提高效率。

## 限流保护(ILIM)

限流电路利用差分电流检测输入(CSH\_和CSL\_)来对电感电流峰值进行限制。如果检流信号幅值超过了限流门限，PWM控制器将关断高边MOSFET (图3)。实际的最大负载电流应小于峰值限流门限，其差值为电感纹波电流的一半。因此，最大负载能力是电流检测电阻、电感值、开关频率和占空比( $V_{OUT}/V_{IN}$ )的函数。

强制PWM模式下，MAX8744/MAX8745也进行负向电流限制，以防止 $V_{OUT}$ 吸入电流时电感反向电流太大。反向限流门限约为正向限流门限的120%，且当调整ILIM时，反向限流门限会随着正向限流门限的变化而变化。

连接ILIM至LDO5时，门限值为默认值(50mV)。也可以通过在ILIM外接一个电阻分压器来对限流门限进行调整。为了获得足够的精度和抗干扰能力，分压器电流应为 $2\mu A$ 至 $20\mu A$ 。限流门限调整范围为50mV至200mV。可调模式时，限流门限电压精确等于ILIM端电压的1/10。转换到默认值的逻辑门限约为 $V_{LDO5} - 1V$ 。

严格按照PCB设计指南进行布局可保证电路的噪声和直流误差不至于影响到CSH\_和CSL\_端的差分电流检测信号。IC和检测电阻应尽可能靠近摆放并采用短且直的连线，与检流电阻的连接采用Kelvin感应连接方式。

## MOSFET栅极驱动器(DH\_、DL\_)

DH\_和DL\_驱动器被优化用于驱动中等尺寸的高边功率MOSFET和较大尺寸的低边功率MOSFET。这与笔记本应用中的低占空比要求一致，这类应用具有较大的 $V_{IN} - V_{OUT}$ 差。高边栅极驱动器(DH\_)能够源出和吸入2A的电流，而低边栅极驱动器(DL\_)可源出1.7A、吸入3.3A电流。这样在大电流应用中可提供强劲的栅极驱动。浮动的DH\_高边MOSFET驱动器由BST\_端外接的电荷泵供电，而同步整流驱动器DL\_则直接由固定的5V线性稳压器(LDO5)来供电。

自适应死区时间控制电路监视DL\_和DH\_驱动器，并阻止某个FET在另一个FET完全关断之前导通。这种自适应死区时间驱动器能够适应很宽范围的MOSFET，消除了穿透电流，将延迟减至最小，同时保持高效率。为使自适应死区时间控制电路能够正常工作，从DL\_和DH\_驱动器输出到MOSFET栅极之间应采用低电阻、低电感通路；否则的话，MAX8744/MAX8745中的检测电路会在MOSFET栅极实际仍存在栅极电荷的情况下误判其为“关断”状态。这条通路应采用非常短且宽的走线(当MOSFET与驱动器之间的距离为1英寸时，走线宽度应为50mil至100mil)。

用来将DL\_拉低的内部下拉晶体管驱动能力很强，其导通电阻的典型值为 $0.6\Omega$ 。这有助于在电感节点(LX\_)从地迅速切换到 $V_{IN}$ 时，阻止DL\_由于低边MOSFET的漏极到栅极容性耦合而被拉高。对于具有高输入电压和驱动器连线较长、感性阻抗较大的应用，可能需要增加额外的栅-源

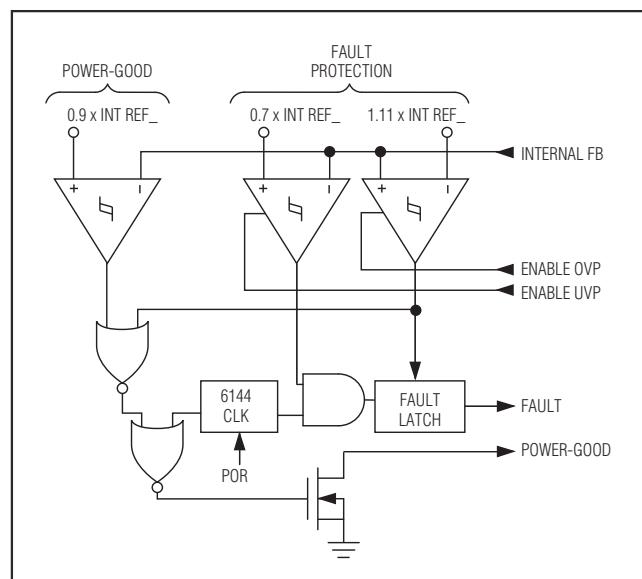


图6. 电源就绪和故障保护

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

表5. 工作模式真值表

| MODE  | CONDITION   | COMMENT   |
|---|---|---|
| Power-Up                                      | LDO5 < UVLO threshold   | Transitions to discharge mode after V <sub>IN</sub> POR and after REF becomes valid. LDO5, REF remain active. DL <sub>_</sub> is active (high). |
| Run   | SHDN = high, ON3 or ON5 enabled   | Normal operation.   |
| Output Overvoltage (OVP) Protection (MAX8744) | Either output > 111% of nominal level   | Exited by POR or cycling SHDN, ON3, or ON5.   |
| Output Undervoltage Protection (UVP)          | Either output < 70% of nominal level, UVP is enabled 6144 clock cycles (1/fosc) after the output is enabled | Exited by POR or cycling SHDN, ON3, or ON5.   |
| Standby                                       | ON5 and ON3 < startup threshold, SHDN = high  | DL <sub>_</sub> stays high. LDO5 active.  |
| Shutdown                                      | SHDN = low  | All circuitry off.  |
| Thermal Shutdown                              | T <sub>J</sub> > +160°C   | Exited by POR or cycling SHDN, ON3, or ON5. DL3 and DL5 go high before LDO5 turns off. They remain high as long as possible thereafter.         |
| Switchover Fault                              | Excessive current on LDO5 switchover transistors  | Exited by POR or cycling SHDN, ON3, or ON5.   |

电容，以确保高速上升的LX<sub>\_</sub>沿不会拉高低边MOSFET的栅极，造成穿透电流。由于MOSFET栅-漏电容(C<sub>GD</sub> = C<sub>RSS</sub>)、栅-源电容(C<sub>GS</sub> = C<sub>ISS</sub> - C<sub>GD</sub>)以及电路板寄生电容引起的LX<sub>\_</sub>和DL<sub>\_</sub>之间的容性耦合应不超过下式所确定的最小门限：

$$V_{GS(TH)} > V_{IN} \left( \frac{C_{RSS}}{C_{ISS}} \right)$$

由于不同批次元件门限电压之间的偏差，在设计的边缘可能会产生问题。

## 电源就绪输出(PGOOD<sub>\_</sub>)

PGOOD<sub>\_</sub>是一个比较器的开漏输出，这个比较器连续监视两个SMPS输出电压和辅助LDO输出的欠压状态。PGOOD<sub>\_</sub>在关断(SHDN = GND时)、待机(ON3 = ON4 = GND时)、软启动和软关断时被有源拉低。一旦软启动结束，只要两个输出电压均超过标称稳定电压(由FB<sub>\_</sub>设定)的90%，PGOOD<sub>\_</sub>将变为高阻态。只要其中任何一个输出比其额定稳定点下降10%、或发生SMPS输出过压故障、ON<sub>\_</sub>

或SHDN为低电平时，PGOOD<sub>\_</sub>将变为低电平。为了获得逻辑电平的PGOOD<sub>\_</sub>输出电压，可在PGOOD<sub>\_</sub>和LDO5之间外接一个上拉电阻。100kΩ的上拉电阻可适应于大多数应用。

## 故障保护

### 输出过压保护(OVP) — MAX8744

当任何一个SMPS输出电压超过标称稳定电压的111%，且OVP保护功能被使能，控制器将置位故障锁存器、拉低PGOOD，关断出现故障的SMPS控制器，并立即拉低DH<sub>\_</sub>、强制拉高DL<sub>\_</sub>。两个同步整流MOSFET以100%占空比导通，迅速给输出电容放电并将两路输出钳位到地。然而，迅速拉高DL<sub>\_</sub>通常会产生轻微的负输出电压，因为在发生OVP故障时输出LC中存储有能量。如果负载无法承受这一反向电压，可在输出端连接一个功率肖特基二极管来进行反向钳位。如果过压故障持续下去(如高边MOSFET短路)，则电池的保险丝熔断。其它输出通过软关断时序来关断。将LDO5降至1V以下或者通过触发ON3、ON5或SHDN中的任意一个可清除故障锁存器，并重新启动SMPS控制器。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 输出欠压保护(UVP)

每一个SMPS控制器均包含一个输出UVP保护电路，在输出被使能(ON\_拉高)6144个时钟周期( $1/f_{OSC}$ )后开始监视输出。如果某一SMPS输出电压跌至标称稳压值的70%以下，且UVP功能被激活时，UVP电路将置位故障锁存器，拉低PGOOD，同时以软关断方式关断两个控制器。当某一路SMPS输出降至0.1V时，其同步整流器导通，将放电后的输出钳位至GND。将LDO5降至1V以下或者通过触发ON3、ON5或SHDN中的任意一个，可清除故障锁存器，并重新启动SMPS控制器。

## 热故障保护

MAX8744/MAX8745内置热故障保护电路。当结温升至 $+160^{\circ}\text{C}$ 以上时，温度传感器将触发故障锁存器、拉低PGOOD，并以软关断方式关断两个SMPS控制器。当某一路SMPS输出电压降至0.1V时，其同步整流器导通，将放电后的输出钳位至GND。在结温下降 $15^{\circ}\text{C}$ 以后，触发ON3、ON5或SHDN中的任一个，可清除故障锁存器，并重新启动控制器。

## 辅助LDO详细说明

MAX8744/MAX8745内含一个辅助线性稳压器(OUTA)，其输出可预设在12V，可用作PCMCIA电源和便携式设备中负载开关管的栅极偏置。OUTA还可在1V至23V范围内调节输出。辅助调节器可以独立进行ON/OFF控制，不需要时可以将其关断，以便在系统处于低功耗状态时降低功耗。

反激绕组控制环对副绕组的输出进行调整，在主输出负载较轻或输入-输出压差较小时改善交叉调整率。如果 $V_{DRVA} < V_{OUTA}$ ，低边开关被打开，导通时间等于开关周期的33%，这会使电感(主侧)电流反向，从输出滤波电容拉出电流，使反激变压器工作在正激模式。在正激模式下，变压器副侧呈现为低阻抗，使电流转向副侧输出，为副侧电容充电，使 $V_{INA} - V_{OUTA}$ 回到稳压状态。这个副绕组反馈环在正常的反激模式(主输出负载较重)下并不改

善副绕组输出的精度。在此情况下，副绕组输出的精度取决于副绕组整流器压降、变压器匝比和主输出电压的精度。

## SMPS设计步骤

在选择开关频率和电感工作点(纹波电流比)之前，首先应确定输入电压范围和最大负载电流。设计步骤中的主要权衡点在开关频率和电感工作点的选取方面，以下四个因素会影响到其余的设计：

- **输入电压范围。**最大值( $V_{IN(MAX)}$ )必须适应最坏情况下交流适配器电压的上限。最小值( $V_{IN(MIN)}$ )必须考虑最低电池电压经过连接器、保险丝和电池选择开关降压后的最低电压。如果可以选择，那么，输入电压越低效率越高。
- **最大负载电流。**有两个值需要考虑。峰值负载电流( $I_{LOAD(MAX)}$ )决定了元件的短时应力和滤波要求，因而影响输出电容的选择、电感的饱和指标和限流电路的设计。连续负载电流( $I_{LOAD}$ )决定了热应力，制约着输入电容、MOSFET和其它重要散热元件的选择。
- **开关频率。**选择开关频率时应综合考虑电路尺寸和效率。由于MOSFET的开关损耗与开关频率和 $V_{IN}^2$ 成正比，最佳工作频率在很大程度与最大输入电压有关。最佳频率也因时而异，随着MOSFET制造技术的飞速发展使越来越高的工作频率成为现实。
- **电感工作点。**选择电感工作点时，应在尺寸与效率、瞬态响应与输出纹波之间权衡考虑。电感值较低时，瞬态响应比较好，物理尺寸也较小，但同时由于纹波电流增大，效率较低，输出纹波也较大。实用的最小电感值是使电路工作在临界导通模式的值(最大负载时电感电流在每个周期恰好归零)。电感值低于该最小值将无益于进一步减小尺寸。最佳工作点通常具有20%至50%的纹波电流。当使用跳脉冲模式时(SKIP为低且负载较轻)，电感值也决定着PFM/PWM转换时的负载电流值。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 电感选择

电感值由开关频率和电感工作点决定，关系式如下：

$$L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}L_{LOAD(MAX)}LIR}$$

例如： $I_{LOAD(MAX)} = 5A$ ,  $V_{IN} = 12V$ ,  $V_{OUT} = 5V$ ,  $f_{OSC} = 300kHz$ , 纹波电流为30%或LIR = 0.3时：

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

在满足尺寸要求的情况下，选取一个直流电阻尽可能低的低损耗电感。大多数电感制造商都提供标准电感值，如 $1.0\mu H$ 、 $1.5\mu H$ 、 $2.2\mu H$ 、 $3.3\mu H$ 等。但如果能在整个输入电压范围内使LIR取得更好的折中，也可以考虑非标值。如果使用变感电感器(其空载电感量随着电流的增加而线性减少)，在估计LIR时应用适当的比例因子修正电感值。选定电感值时，电感纹波电流峰-峰值( $\Delta I_{INDUCTOR}$ )的计算公式如下：

$$\Delta I_{INDUCTOR} = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}L}$$

采用铁氧体芯的电感通常是最佳选择，不过铁粉芯更为廉价且能在 $200kHz$ 很好地工作。磁芯应该足够大，以保证不至于在峰值电感电流( $I_{PEAK}$ )下饱和：

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

## 变压器设计(针对MAX8744/MAX8745的辅助输出)

在5V SMPS中，可使用一个耦合电感或变压器代替电感来产生一路辅助输出(图1)。MAX8744/MAX8745特别适合于这种应用，它的副绕组反馈电路在5V输出负载很轻时可自动触发DL5。

在进行主输出设计时，应当考虑辅助电源的功率需求。所设计的变压器必须同时为主、副输出提供满足要求的电流，并具有合适的匝数比和电感量。同步整流MOSFET的额定功率和MAX8744/MAX8745的电流限也应做相应调整。由于变压器寄生参数(例如线间电容、副绕组电阻和漏感等)的影响，极端情况下的低输入-输出压差、不同输出之间较大的负载差异和高匝数比等会使设计进一步复杂化。综合主、副输出的功率，并由此得到等效到主输出的电流。利用此总电流来决定电流门限(请参考限流设置部分)：

$$I_{TOTAL} = P_{TOTAL}/V_{OUT5}$$

其中， $I_{TOTAL}$ 是用来确定主输出的等效输出电流， $P_{TOTAL}$ 是主输出和副输出的功率之和：

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT5} + V_{RECT} + V_{SENSE}}$$

其中， $N$ 为变压器匝数比， $V_{SEC}$ 是最低要求的副绕组整流后的电压， $V_{FWD}$ 是副绕组整流器的正向压降， $V_{OUT5(MIN)}$ 是主输出电压的最小值， $V_{RECT}$ 是导通状态下同步整流MOSFET两端的压降。变压器副绕组返回到主输出电压而非地，这样可以减小匝数比。在此情况下，在以上计算变压器匝数比的公式中，要从副端电压中减去 $V_{OUT5}$ : ( $V_{SEC} - V_{OUT5}$ )。采用耦合电感时，副端二极管应能承受60V以上的反激电压。普通硅整流器(如1N4001)因速度太慢，不能用于这种应用。只能选择快速硅整流管(如MURS120)。整流器上的反激电压与 $V_{IN} - V_{OUT5}$ 压差和变压器匝数比有关：

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT5}) \times N$$

其中， $N$ 为变压器匝数比(副绕组/主绕组)， $V_{SEC}$ 是副绕组最大直流输出电压。如果副绕组返回到 $V_{OUT5}$ 而不是地，上式的 $V_{FLYBACK}$ 中应减去 $V_{OUT5}$ 。二极管反向击穿电压还要适应由漏感引起的振荡。二极管额定电流至少应为副绕组输出直流负载电流的两倍。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

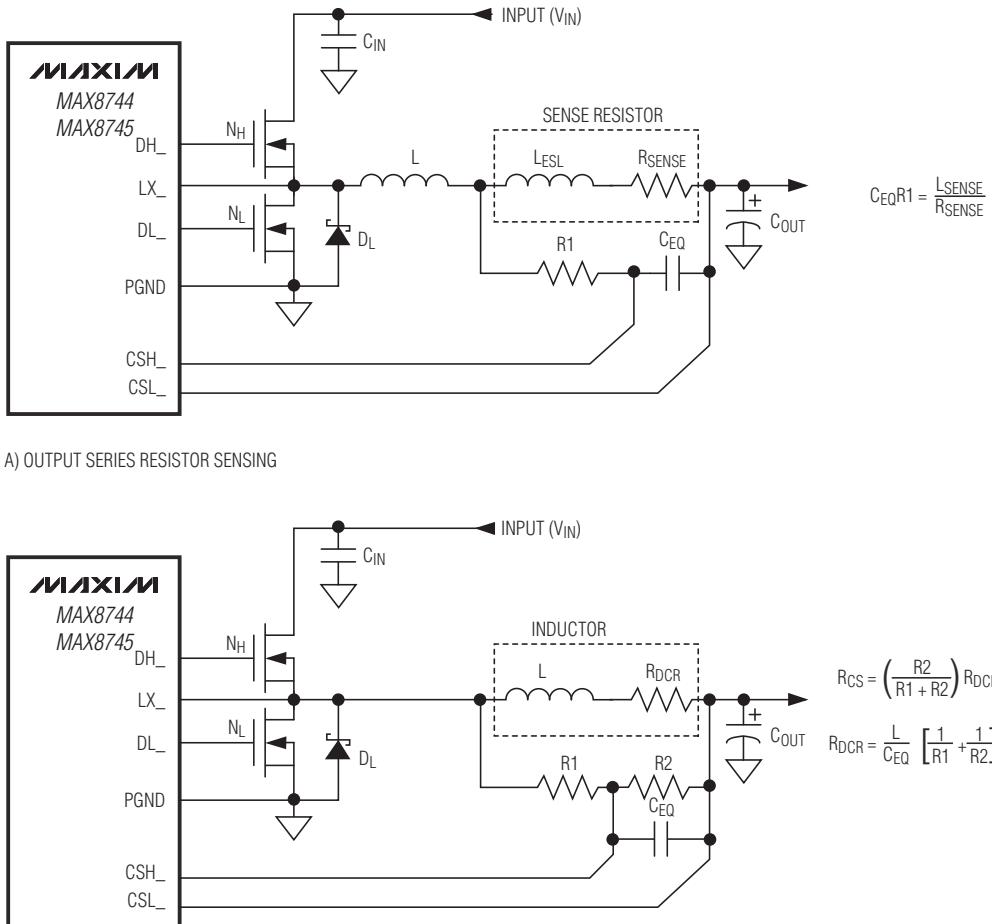


图7. 电流检测电路

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 瞬态响应

电感纹波电流对瞬态响应性能也有影响，尤其是当V<sub>IN</sub> - V<sub>OUT</sub>较小时。较小的电感值允许电感电流更快地摆动，以补充突然增加的负载从输出滤波电容上释放掉的电荷。输出电压总的跌落量等于电感电流爬升过程中的跌落量与下一个脉冲出现之前的跌落量之和：

$$V_{SAG} = \frac{L(\Delta I_{LOAD(MAX)})^2}{2C_{OUT}(V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)}(T - \Delta T)}{C_{OUT}}$$

其中，D<sub>MAX</sub>是最大占空比(见*Electrical Characteristics*表)，T是开关周期(1/f<sub>OSC</sub>)，ΔT等于V<sub>OUT</sub>/V<sub>IN</sub> × T (PWM模式)或L × 0.2 × I<sub>MAX</sub>/(V<sub>IN</sub> - V<sub>OUT</sub>) (跳脉冲模式)。由满载到空载瞬变期间由于电感储能而产生的过冲量可由下式来计算：

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT}V_{OUT}}$$

## 限流设置

限流门限的最小值要足够大，要保证当限流值位于公差范围的最小值时仍能满足最大负载电流要求。峰值电感电流为I<sub>LOAD(MAX)</sub>加纹波电流的一半，因此：

$$I_{LIMIT} > I_{LOAD(MAX)} + \left( \frac{\Delta I_{INDUCTOR}}{2} \right)$$

其中，I<sub>LIMIT</sub>等于最小限流门限电压除以检流电阻值(R<sub>SENSE</sub>)。默认设置下限流门限的最小值为45mV。

将ILIM连接到LDO5时，限流门限为50mV默认值。可调模式下，限流门限精确等于ILIM引脚电压的1/10。要对门限值进行调节，可在REF和模拟地(GND)之间接一个电阻分压器，并把ILIM接到分压器中间抽头。外部0.5V至2V的调节范围对应于50mV至200mV的电流门限。调节限流值时，应采用1%精度的电阻，并把分压器的电流设为10mA左右，这样可避免给电流限引入显著的误差。

电流检测方式(图7)和幅度决定了限流精度和功率损耗。通常情况下，电流限设置的越高，所获得的精度也越高，但功耗也越大。大多数应用可将限流门限值(V<sub>LIMIT</sub>)选为50mV至100mV，此时检测电阻可由下式来计算：

$$R_{CS} = \frac{V_{LIMIT}}{I_{LIMIT}} = \frac{V_{ILIM}}{10 \times I_{LIMIT}}$$

为了实现最好的电流检测精度和过流保护，可在电感和输出之间接一个1%精度的电流检测电阻，如图7A所示。这种结构可对电感电流实施连续监视，实现精确的限流保护。然而，检流电阻的寄生电感会导致限流精度不准确，特别是在使用低值电感和检流电阻时。可以在检流电阻两端连接一个RC电路来抵消寄生电感值(L<sub>SENSE</sub>)，等效时间常数为：

$$C_{EQ}R1 = \frac{L_{SENSE}}{R_{SENSE}}$$

作为另一种选择，对于那些无需很高限流保护精度的大功率应用，可以在电感器两端连接一个串联RC电路(图7B)来减小功耗，等效电阻为：

$$R_{DCR} = \left( \frac{R2}{R1 + R2} \right) R_{DCR}$$

以及：

$$R_{DCR} = \frac{L}{C_{EQ}} \left[ \frac{1}{R1} + \frac{1}{R2} \right]$$

其中，R<sub>CS</sub>为所需的检流电阻，R<sub>DCR</sub>为电感器的串联直流电阻。在使用这个公式时，电感值和R<sub>DCR</sub>值要选择电感制造商给出的最坏条件下的值，此外，考虑到在整个温度和负载范围内，电感可能还会有一些下降，因此要留出一定的余量。

## 输出电容选择

输出滤波电容的等效串联电阻(ESR)要足够低，以适应输出纹波和负载瞬变的要求，同时其ESR还不能太低，要满足稳定性的需求。输出电容的容值应足够大，以便能够吸收电感从满载状态变化到空载状态时释放的电能，而

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

不会触发过压保护电路。当使用大容量、低ESR电容时(请参考输出电容与稳定性考虑部分)，滤波电容的ESR决定着输出电压的纹波。因此，输出电容的大小取决于满足输出纹波( $V_{\text{RIPPLE(P-P)}}$ )要求所需的ESR最大值：

$$V_{\text{RIPPLE(P-P)}} = R_{\text{ESR}} I_{\text{LOAD(MAX)}} L_{\text{IR}}$$

空闲模式下，电感电流不连续，峰值电流由空闲模式电流检测门限决定( $V_{\text{IDLE}} = 0.2V_{\text{LIMIT}}$ )。空闲模式时空载输出纹波的计算公式如下：

$$V_{\text{RIPPLE(P-P)}} = \frac{V_{\text{IDLE}} R_{\text{ESR}}}{R_{\text{SENSE}}}$$

实际的电容量要求与满足低ESR要求所需的物理尺寸有关，同时也和电容器的化学工艺有关。因此，通常在选择电容时，依据的是其ESR和额定电压，而不是容量大小(该原则在选用钽电容、OS-CON电容、聚合体电容及其它电解电容时适用)。当使用小容量滤波电容(如陶瓷电容)时，其尺寸选择应以保证在负载瞬变期间 $V_{\text{SAG}}$ 和 $V_{\text{SOAR}}$ 不产生问题为原则。通常来讲，要求电容量大到足以满足过冲要求，上升负载引起的下冲也不会有问题(请参考瞬态响应部分给出的 $V_{\text{SAG}}$ 和 $V_{\text{SOAR}}$ 公式)。然而，低容值滤波电容通常具有较高的ESR零点，可能会影响整个系统的稳定性(请参考输出电容与稳定性考虑部分)。

## 输出电容与稳定性考虑

ESR零点相对于开关频率的位置决定了系统的稳定性。临界稳定性条件由下式给出：

$$f_{\text{ESR}} \leq \frac{f_{\text{OSC}}}{\pi}$$

其中：

$$f_{\text{ESR}} = \frac{1}{2\pi R_{\text{ESR}} C_{\text{OUT}}}$$

对于开关频率为300kHz的典型应用来说，ESR零点频率应远低于95kHz，最好在50kHz以下。到本资料发表为止已

得到广泛应用的钽电容和OS-CON电容通常具有25kHz的ESR零点频率。在电感选择部分所举设计实例中，满足25mV<sub>P-P</sub>纹波要求的ESR为：25mV/1.5A = 16.7mΩ。一只220μF/4V Sanyo聚酯膜(TPE)电容的ESR为15mΩ(最大值)。这会在48kHz处产生一个零点，在临界稳定条件之内。

对于占空比大于50% ( $V_{\text{OUT}}/V_{\text{IN}} \geq 50\%$ ) 的低输入电压应用场合，其输出纹波电压应不大于内部斜坡补偿电压的两倍：

$$V_{\text{RIPPLE}} \leq 0.02 \times V_{\text{OUT}}$$

其中， $V_{\text{RIPPLE}} = \Delta I_{\text{INDUCTOR}} \times R_{\text{ESR}}$ 。当 $V_{\text{IN}} = 2 \times V_{\text{OUT}}$ 时，ESR是最差的。此时，上式可被简化为下列临界条件：

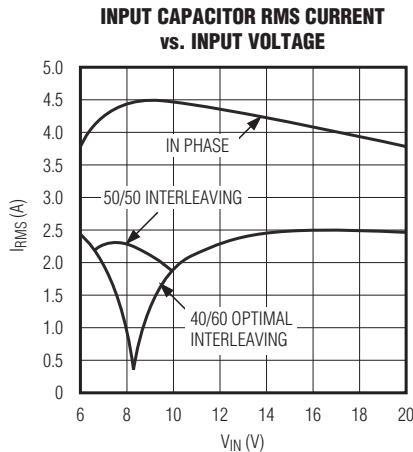
$$R_{\text{ESR}} \leq 0.04 \times L \times f_{\text{SW}}$$

在没有对电路采取预防措施的情况下不要在反馈取样点直接并接高容值陶瓷电容，以确保稳定性。因为大容量陶瓷电容的ESR零点频率较高，会导致错误的不稳定工作。不过，只需把电容放置在反馈取样点下游几英寸之外，就很容易获得足够的串联电阻，反馈取样点应尽可能靠近电感。

不稳定工作有两种相关但不同的表现形式：长/短脉冲和跳周期，这都将使开关频率更低。之所以出现不稳定，主要是因为输出上有噪声，或者由于ESR过低，以至于输出电压信号中没有足够的电压斜坡。这种现象将“欺骗”误差比较器过早触发，或跳过一个工作周期。跳周期虽然没有害处但更令人头疼，除了增加输出纹波外并没有其他坏处。不过，它可能预示着，由于ESR太小，环路可能工作不稳定。环路不稳定时，在发生输入电源或负载阶跃后输出可能产生振荡。这样的振荡通常是有阻尼的，但可能会使输出电压超过或低于容差极限。

检查稳定性的最简单方法就是让负载从零迅速变为最大，同时仔细观察输出电压纹波的包络，看是否出现过冲和振荡。同时用一个交流电流探头观察电感电流也会有帮助。在阶跃瞬态响应的初始上/下冲之后，不应有超过三个周期以上的振荡。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑



INPUT RMS CURRENT FOR INTERLEAVED OPERATION:

$$I_{RMS} = \sqrt{(I_{OUT5} - I_{IN})^2(D_{LX5} - D_{OL}) + (I_{OUT3} - I_{IN})^2(D_{LX3} - D_{OL}) + (I_{OUT5} + I_{OUT3} - I_{IN})^2D_{OL} + I_{IN}^2(1 - D_{LX5} - D_{LX3} + D_{OL})}$$

$$D_{LX5} = \frac{V_{OUT5}}{V_{IN}} \quad D_{LX3} = \frac{V_{OUT3}}{V_{IN}} \quad D_{OL} = \text{DUTY-CYCLE OVERLAP FRACTION}$$

$$I_{IN} = \frac{V_{OUT5}I_{OUT5} + V_{OUT3}I_{OUT3}}{V_{IN}}$$

INPUT RMS CURRENT FOR SINGLE-PHASE OPERATION:

$$I_{RMS} = I_{LOAD} \left( \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}} \right)$$

图8. 输入RMS电流

## 输入电容选择

输入电容应满足开关电流造成的纹波电流( $I_{RMS}$ )的要求。作为一个错相调节器，输入电容中的总RMS电流与负载电流、输入电流、占空比以及图8中所定义的交叠量有关。

MAX8744/MAX8745采用40/60最优交错结构，即使输入电压低到8.3V也不会发生占空比交叠。相比常规的180°错相结构(电压低于10V占空比就开始交叠)，这种结构具有更高的效率。图8所示是5V/5A和3.3V/5A应用时，输入电容RMS电流与输入电压的关系曲线。从图中可以看出，40/60最优错相方案比50/50错相和同相工作模式更优越。

对于大多数应用，应当首选非钽介质电容(陶瓷、铝或OSCON)，因为它们对于上电时的浪涌电流具有抑制作用，

对于在输入端串接有机械开关或连接器的系统非常有利。为了得到最佳的稳定性和使用寿命，应当选择在RMS输入电流范围内温升小于10°C的电容器。

## 功率MOSFET的选择

以下MOSFET设计准则主要针对于采用高压(>20V)交流适配器提供高负载电流时的挑战。低电流应用要简单得多。

高边MOSFET ( $N_H$ )应能耗散  $V_{IN(MIN)}$  和  $V_{IN(MAX)}$  时的阻性和开关损耗。理想情况下， $V_{IN(MIN)}$  时的损耗应大约等于  $V_{IN(MAX)}$  时的损耗，两者之间损耗更低。如果  $V_{IN(MIN)}$  时的损耗高出很多，应当考虑增大  $N_H$  的尺寸。相反，如果  $V_{IN(MAX)}$  时的损耗显著高出，则应当考虑减小  $N_H$ 。如果

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

$V_{IN}$ 的范围并不是很宽，那么，选择传导损耗与开关损耗相等的高边MOSFET ( $N_H$ )可以实现最高的效率。

选择低边MOSFET ( $N_L$ )时应考虑那些导通电阻( $R_{DS(ON)}$ )尽可能小、封装尺寸适中(例如8引脚SO、DPAK或D<sup>2</sup>PAK)、价格合理的产品。应保证MAX8744/MAX8745的栅极驱动器DL\_能够提供足够的电流，以便提供栅极电荷和高边MOSFET导通时所形成的、注入漏-栅寄生电容中的电流；否则将会出现交叉导通问题。由于在降压拓扑结构中，低边MOSFET为零电压切换，因此开关损耗不是问题。

## 功率MOSFET的功耗

占空比达到极限值时，传导损耗最大。对于高边MOSFET ( $N_H$ )来说，最坏情况下的阻性损耗发生在输入电压最小时：

$$PD(N_H \text{ 阻性}) = \left( \frac{V_{OUT}}{V_{IN}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般来说，采用小型高边MOSFET可减小高输入电压时的开关损耗。然而，由于封装功率耗散能力的限制， $R_{DS(ON)}$ 不能太大，这又限制了小型MOSFET的使用。当传导损耗( $R_{DS(ON)}$ )等于开关损耗时达到最优。当输入低于约15V时高边MOSFET的开关损耗并不显著。

计算高边MOSFET ( $N_H$ )的开关损耗是很困难的，因为它涉及到一些很难量化的、影响导通和关断时间的因素。这些因素包括内部栅极电阻、栅极电荷、门限电压、源极电感和PCB布局特性等。下面有关开关损耗的计算仅仅是一个非常粗略的估计，不能替代实验板上的评估，最好在 $N_H$ 上安装一个热电偶进行验证：

$$PD(N_H \text{ 开关}) = \left( \frac{I_{LOAD}Q_{G(SW)}}{I_{GATE}} + \frac{C_{OSS}V_{IN(MAX)}}{2} \right) V_{IN(MAX)} f_{SW}$$

其中， $C_{OSS}$ 是 $N_H$ 的输出电容， $Q_{G(SW)}$ 是打开高边MOSFET ( $N_H$ )所需的电荷。 $I_{GATE}$ 为栅极驱动源出/吸入电流的峰值(典型值1A)。

当交流适配器电压为最大值时，由于开关损耗公式中的平方项( $C \times V_{IN}^2 \times f_{SW}$ )，高边MOSFET的开关损耗可能会引起发热问题。如果选择的高边MOSFET工作于较低的电池电压时具有足够的 $R_{DS(ON)}$ ，而当它工作于 $V_{IN(MAX)}$ 时又格外地热，则应考虑选择一个寄生电容更低的MOSFET。对于低边MOSFET ( $N_L$ )来说，当电池电压最大时，功耗也最大：

$$PD(N_L \text{ 阻性}) = \left[ 1 - \left( \frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFET功耗的绝对最坏情况出现在严重超载的情况下，此时负载已超过 $I_{LOAD(MAX)}$ ，但仍不足以超过电流限并触发故障锁存器。为了对这种可能性提供保护，需“超额设计”电路来包容这种情况：

$$I_{LOAD} = I_{LIMIT} - \left( \frac{\Delta I_{INDUCTOR}}{2} \right)$$

其中， $I_{LIMIT}$ 是限流电路所允许的峰值电流，其中包含门限容差和检测电阻偏差。MOSFET应具有足够的散热能力，以处理过载时的功耗。

选择一个正向压降足够低的肖特基二极管( $D_L$ )，以防止低边MOSFET的体二极管在死区时间内导通。按照惯例，选择一个额定直流电流等于负载电流1/3的二极管。当效率要求不是十分严格时，该二极管也可以省去。

## 自举电容

自举电容( $C_{BST}$ )的容量应当足够大，以满足高边MOSFET的栅极充电要求。一般情况下，在驱动中等尺寸MOSFET的低功率应用场合，选用0.1μF的陶瓷电容即可。然而，当驱动较大尺寸高边MOSFET的大电流应用场合，则应选择大于0.1μF的自举电容。对于这些应用，选择自举电容时应保证在为高边MOSFET栅极充电时自举电容放电引起的压降不能超过200mV：

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

其中， $Q_{GATE}$ 是高边MOSFET数据资料中所规定的总栅极电荷。例如，假设选用n沟道MOSFET FDS6612A作为高边MOSFET。按照制造商提供的数据资料，一个FDS6612A的最大栅极电荷为13nC ( $V_{GS} = 5V$ )。根据以上公式，所需的自举电容为：

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

选择一个接近的标准值。本例可以采用一个0.1μF的陶瓷电容。

## LDOA设计步骤

### 输出电压选择

要对辅助线性稳压器的输出电压进行调节，可在OUTA和模拟地之间连接一个电阻分压器，并将FBA接至分压器中心抽头(图1)。R6在10kΩ至30kΩ间选择，R5的计算公式如下：

$$R5 = R6 \left( \frac{V_{OUTA}}{V_{FBA}} - 1 \right)$$

其中， $V_{FBA} = 1.0V$ 。

### 晶体管选择

调整管必须满足电流增益( $\beta$ )、输入电容、集电极-发射极饱和电压以及功率损耗的要求。晶体管的电流增益限制了可保证的最大输出电流：

$$I_{LOAD(MAX)} = \left( I_{DRV} - \frac{V_{BE}}{R_{BE}} \right) \beta_{MIN}$$

其中， $I_{DRV}$ 为可保证的最小基极驱动电流， $V_{BE}$ 为晶体管的基极至发射极电压，且 $R_{BE}$ 为连接在晶体管基极和发射极间的上拉电阻。此外，晶体管的电流增益增加了线性稳压器的直流环路增益(见LDOA稳定性要求部分)，所以额外的增益使输出不稳定。因此，电流增益大于100的晶体管很难在最大输出电流下保持稳定，所以不推荐使用。晶体管的输入电容和输入电阻也产生另一个极点，该极点可能很小以至于重载下会导致输出不稳定。

最大输出电流下的晶体管饱和电压决定线性稳压器的最小输入至输出电压差。此外，封装的功率损耗将限制可用的最大的输入至输出电压差。晶体管的封装和安装方式所决定的最大功率耗散能力必须超出器件中的实际功率损耗。最大功率损耗等于最大负载电流乘以最大输入至输出电压差值：

$$PWR = I_{LOAD(MAX)} (V_{INA} - V_{OUTA})$$

$$PWR = I_{LOAD(MAX)} V_{CE}$$

### LDOA稳定性要求

MAX8744/MAX8745线性稳压控制器使用内部跨导放大器来驱动外部pnp调整管。跨导放大器、调整管、基极至发射极电阻和输出电容决定环路稳定性。

跨导放大器通过控制调整管的基极电流调节输出电压。总的直流环路增益近似为：

$$A_V(LDO) = \left( \frac{5.5V}{V_T} \right) \left( 1 + \frac{I_{BIAS} h_{FE}}{I_{LOAD}} \right)$$

其中， $V_T$ 是26mV(室温下)， $h_{FE}$ 为调整管的直流增益，并且 $I_{BIAS}$ 为流过基极至发射极电阻( $R_{BE}$ )的电流。选择图1所示的680Ω基极至发射极电阻来提供1mA的偏置电流( $I_{BIAS}$ )。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

输出电容和负载电阻产生系统的主极点。内部放大器延迟、调整管的输入电容和反馈节点上的寄生电容产生系统的附加极点，并且输出电容的ESR产生一个零点。为了正常工作，按照下列步骤来确保线性稳压器稳定：

- 首先，利用线性稳压器的输出电容和负载电阻来计算主极点：

$$f_{POLE(LDO)} = \frac{1}{2\pi C_{OUTA} R_{LOAD}}$$

其中， $C_{OUTA}$ 为辅助LDO的输出电容，并且 $R_{LOAD}$ 为对应最大负载电流的负载电阻。线性稳压器的单位增益频率为：

$$f_{CROSSOVER} = A_{V(LDO)} f_{POLE(LDO)}$$

- 内部放大器延迟产生的极点大约是在1MHz：

$$f_{POLE(AMP)} \approx 1\text{MHz}$$

- 接下来，计算由晶体管的输入电容、晶体管的输入电阻和基极至发射极上拉电阻设定的极点。因为晶体管的输入电阻( $h_{FE}/g_m$ )通常远大于基极至发射极上拉电阻，极点可由简化后的下式决定：

$$f_{POLE(CIN)} \approx \frac{1}{2\pi C_{IN} R_{IN}}$$

$$C_{IN} = \frac{g_m}{2\pi f_T}$$

其中， $g_m$ 为调整管的跨导，并且 $f_T$ 为转换频率。这两个参数在晶体管的数据资料里可以找到。因此，上面的方程式可进一步简化为：

$$f_{POLE(CIN)} \approx \frac{f_T}{h_{FE}}$$

- 然后，计算由线性稳压器反馈电阻和连接在FBA和地之间的电容(包括寄生电容在内，大约为5pF)设定的极点：

$$f_{POLE(FBA)} = \frac{1}{2\pi C_{FBA} (R_5 \parallel R_6)}$$

- 然后，计算由输出电容的ESR产生的零点：

$$f_{ZERO(ESR)} = \frac{1}{2\pi C_{OUTA} R_{ESR}}$$

其中， $R_{ESR}$ 为 $C_{OUTA}$ 的等效串联电阻。

- 为确保稳定性，选择足够大的 $C_{OUTA}$ ，以保证单位增益频点远超前于步骤2至5所计算的极点和零点。步骤3和4中的极点通常出现在几兆赫兹的频率下，并且使用陶瓷输出电容以确保ESR零点也出现在几兆赫兹。将单位增益频率设置在低于500kHz(典型值)能保证避开放大器延迟极点，通常可以正常工作，除非特殊元件或者额外的电压移动了其它极点或零点，使其低于1MHz。

在线性稳压器的输出和反馈节点之间连接一个电容，能够改善瞬态响应并降低耦合进反馈环路的噪声。

如果需要一种低压差解决方案，可以采用外部p沟道MOSFET作为调整管。然而，基于pMOS的线性稳压器需要更大的输出电容以确保环路稳定。p沟道MOSFET的高栅极电容降低了 $f_{POLE(CIN)}$ 并且导致不稳定。需要一个大输出电容来降低单位增益带宽并且确保极点远高于单位增益频率。

## 应用信息

### 占空比限制

### 最小输入电压

最小输入工作电压(压差)受最大占空比(见Electrical Characteristics表)的限制。为达到最佳电压跌落性能，使用最低的开关频率设置(200kHz, FSEL = GND)。然而，需要牢记的是，当降压调节器在接近于低压差工作时，瞬态性能会变坏，因此，必须增加大尺寸输出电容(见SMPS设计步骤，瞬态响应部分的电压跌落和上升公式)。工作于极端情况下的低压差时，电感电流在关断期间的下降量( $\Delta I_{DOWN}$ )等于开启时间内的上升量( $\Delta I_{UP}$ )。这样就得到一个最小工作电压，由下式给出：

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + h \left( \frac{1}{D_{MAX}} - 1 \right) (V_{OUT} + V_{DIS})$$

其中， $V_{CHG}$ 和 $V_{DIS}$ 分别是充电和放电回路中的寄生电压，合理的 $h$ 最小值为1.5，而绝对最小输入电压可按 $h=1$ 进行计算。

## 最大输入电压

MAX8744/MAX8745控制器有一个最小导通时间指标，它决定了保持所选开关频率不变的条件下，可接受的最大输入工作电压(见*Electrical Characteristics*表)。输入电压高于该值时，无论 $\overline{SKIP}$ 端的设置如何，电路都将进入跳脉冲工作模式。在每个周期的开始，如果输出电压仍然高于反馈门限电压，那么控制器不触发新的导通时间脉冲，等效于跳过一个周期。这样当输入电压高于最大输入电压时，控制器仍可保持稳定，但是，将强制控制器采用较低的开关频率工作。控制器开始跳脉冲操作的输入门限电压( $V_{IN(SKIP)}$ )为：

$$V_{IN(SKIP)} = V_{OUT} \left( \frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

其中， $f_{OSC}$ 为由FSEL端设置的开关频率。

## PCB布局指南

仔细的PCB布局是保证低开关损耗和低噪、稳定工作状态的关键。开关功率级的布局需特别注意(图9)。如有可能，应将所有功率元件放在电路板的顶层，并将其接地端彼此紧靠在一起。为了获得良好的PCB布局，应遵循以下规则：

大电流回路应该尽可能短，尤其是接地端。这是实现稳定、无抖动工作的关键。

功率连线和负载连线要短，这对提高效率来说至关重要。采用厚覆铜的PCB (2oz相比1oz)可将满载效率提高1%或更多。正确的PCB布线应以毫米为单位进行，这是一项非常

艰巨的任务，因为超过 $1m\Omega$ 的布线电阻都可能导致效率的明显下降。

直接将 $CSH_$ 和 $CSL_$ 接在电流检测电阻( $R_{SENSE}$ )两端，将电流检测误差降至最低。

如果必须在走线长度方面有所妥协，则宁可延长充电回路的长度，而保持放电回路尽可能短。例如，宁可增加输入电容到高边MOSFET的距离，也不要增加电感到低边MOSFET或电感与输出滤波电容之间的距离。

高速开关节点( $BST_$ 、 $LX_$ 、 $DH_$ 和 $DL_$ )应远离敏感的模拟电路部分( $REF$ 、 $FB_$ 、 $CSH_$ 、 $CSL_$ )。

## 布局步骤

首先放置功率元件，并将其接地端( $N_L$ 源极、 $C_{IN}$ 、 $C_{OUT}$ 和 $D_L$ 阳极)紧挨在一起。如有可能，将所有这些连线放在顶层，采用宽的覆铜区域连接。

控制器IC靠近低边MOSFET放置，最好在正对 $N_L$ 和 $N_H$ 的电路板的背面，以保证 $LX_$ 、 $GND$ 、 $DH_$ 、 $DL_$ 栅极驱动线短而宽。 $DL_$ 和 $DH_$ 栅极驱动线必须短而宽(如果MOSFET与控制器IC的距离为1英寸时，线宽应为50mil至100mil)，以确保比较低的驱动器阻抗，并保证死区时间自适应检测电路正确工作。

将与栅极驱动相关的元件( $BST_$ 二极管和电容器、LDO5旁路电容)放在一起，并靠近控制器IC放置。

DC-DC控制器的接地方式如图1和图9所示。该图可视作具有两个分离的地平面：用于连接大功率元件的功率地和用于连接敏感元件的模拟地平面。模拟地平面和功率地平面应该仅在IC处通过单点直接相连。

输出电源层应通过过孔直接连至输出滤波电容的正、负端。整个DC-DC转换器电路要尽可能靠近负载放置。

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

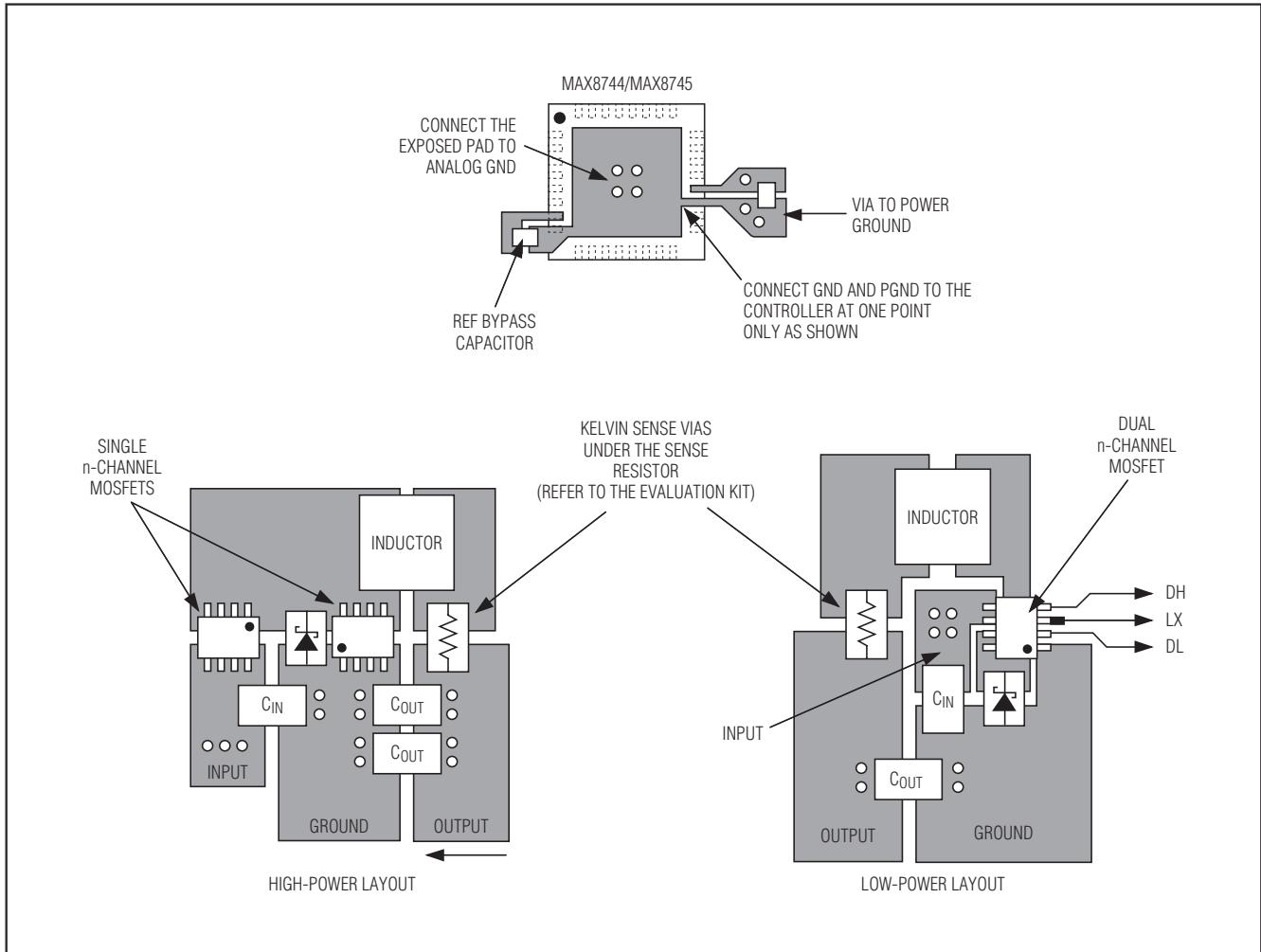


图9. PCB布局

## 芯片信息

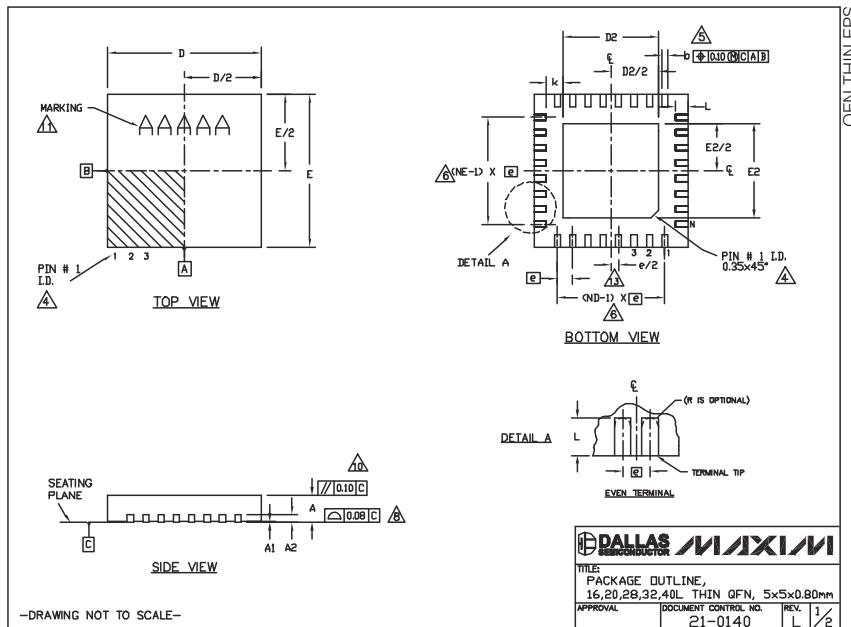
TRANSISTOR COUNT: 6897

PROCESS: BiCMOS

# 高效率、四路输出、主电源控制器， 用于笔记本电脑

## 封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)



| COMMON DIMENSIONS |      |      |      |      |        |      |        |      |       |      |      |      |
|-------------------|------|------|------|------|--------|------|--------|------|-------|------|------|------|
| PKG               | 16L  | 5x5  | 20L  | 5x5  | 20L    | 5x5  | 20L    | 5x5  | 40L   | 5x5  |      |      |
| SYMBOL            | MIN. | NOM. | MAX. | MIN. | NOM.   | MAX. | MIN.   | NOM. | MAX.  | MIN. | NOM. | MAX. |
| A                 | 0.70 | 0.75 | 0.80 | 0.70 | 0.75   | 0.80 | 0.70   | 0.75 | 0.80  | 0.70 | 0.75 | 0.80 |
| A1                | 0    | 0.02 | 0.05 | 0    | 0.02   | 0.05 | 0      | 0.02 | 0.05  | 0    | 0.02 | 0.05 |
| A2                | 0.20 | REF. | 0.20 | REF. | 0.20   | REF. | 0.20   | REF. | 0.20  | REF. | 0.20 | REF. |
| b                 | 0.25 | 0.3  | 0.35 | 0.25 | 0.3    | 0.35 | 0.25   | 0.3  | 0.35  | 0.25 | 0.3  | 0.35 |
| D                 | 4.90 | 5.00 | 5.10 | 4.90 | 5.00   | 5.10 | 4.90   | 5.00 | 5.10  | 4.90 | 5.00 | 5.10 |
| E                 | 4.90 | 5.00 | 5.10 | 4.90 | 5.00   | 5.10 | 4.90   | 5.00 | 5.10  | 4.90 | 5.00 | 5.10 |
| e                 | 0.80 | BSC  | 0.65 | BSC  | 0.50   | BSC  | 0.50   | BSC  | 0.40  | BSC  | 0.40 | BSC  |
| k                 | 0.25 | -    | 0.25 | -    | 0.25   | -    | 0.25   | -    | 0.25  | -    | 0.25 | -    |
| L                 | 0.30 | 0.40 | 0.50 | 0.45 | 0.55   | 0.65 | 0.30   | 0.40 | 0.50  | 0.30 | 0.40 | 0.50 |
| N                 | 16   |      | 20   |      | 28     |      | 32     |      | 40    |      |      |      |
| ND                | 4    |      | 5    |      | 7      |      | 8      |      | 10    |      |      |      |
| NE                | 4    |      | 5    |      | 7      |      | 8      |      | 10    |      |      |      |
| JEDEC             | VHFB |      | WHHC |      | WHHD-1 |      | WHHD-2 |      | ----- |      |      |      |

| EXPOSED PAD VARIATIONS |      |      |      |      |      |      |
|------------------------|------|------|------|------|------|------|
| PKG CODES              | D2   |      | E2   |      |      |      |
|                        | MIN. | NOM. | MAX. | MIN. | NOM. | MAX. |
| T1655-2                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T1655-3                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T1655N-1               | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T2055-3                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T2055-4                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T2055-5                | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T2055N-5               | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T2855-3                | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T2855-4                | 2.60 | 2.70 | 2.80 | 2.60 | 2.70 | 2.80 |
| T2855-5                | 2.60 | 2.70 | 2.80 | 2.60 | 2.70 | 2.80 |
| T2855-6                | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T2855-7                | 2.60 | 2.70 | 2.80 | 2.60 | 2.70 | 2.80 |
| T2855-8                | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T2855N-1               | 3.15 | 3.25 | 3.35 | 3.15 | 3.25 | 3.35 |
| T3255-3                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T3255-4                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T3255M-4               | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T3255-5                | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T3255N-1               | 3.00 | 3.10 | 3.20 | 3.00 | 3.10 | 3.20 |
| T4055-1                | 3.40 | 3.50 | 3.60 | 3.40 | 3.50 | 3.60 |
| T4055-2                | 3.40 | 3.50 | 3.60 | 3.40 | 3.50 | 3.60 |
| T4055N-1               | 3.40 | 3.50 | 3.60 | 3.40 | 3.50 | 3.60 |

NOTES:

- 1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- 2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- 3. N IS THE TOTAL NUMBER OF TERMINALS.
- 4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- 5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- 6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- 7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- 8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- 9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3, T2855-6, T4055-1 AND T4055-2.
- 10. VARPAGE SHALL NOT EXCEED 0.10 mm.
- 11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- 12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- 13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.
- 14. ALL DIMENSIONS APPLY TO BOTH LEADED AND PbFREEL PARTS.

-DRAWING NOT TO SCALE-

DALLAS MAXIM SEMICONDUCTOR

|   |                      |      |   |     |
|---|----------------------|------|---|-----|
| TITLE: PACKAGE OUTLINE,<br>16,20,28,32,40L THIN QFN, 5x5x0.80mm |                      |      |   |     |
| APPROVAL  | DOCUMENT CONTROL NO. | REV. | L | 2/2 |

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

36 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 2006 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。