

I²C 端口扩展器，具有 8 路推挽输出

概述

MAX7320 2 线串口外设具有 8 路推挽输出，可选择上电逻辑状态。

容限为 +5.5V 的 $\overline{\text{RST}}$ 输入对串口清零，终止与 MAX7320 的任何 I²C[†] 通信。

MAX7320 使用带有 4 电平逻辑的两个地址输入，以支持 16 个 I²C 从地址。从地址还能够以 4 端口为一组，决定上电逻辑状态。

MAX7320 支持热插入。串口 SDA、SCL、AD0、AD2 和 $\overline{\text{RST}}$ 在断电 ($V_+ = 0V$) 时保持高阻抗，并可承受高达 +6V 的电压。

MAX7320 是引脚兼容端口扩展器系列器件之一，可选择输入端口，开漏 I/O 端口和推挽输出端口 (见表 1)。

MAX7320 采用 16 引脚 QSOP 和 16 引脚 TQFN 封装，规定工作在汽车级温度范围 (-40°C 至 +125°C)。

应用

蜂窝电话/PDA	汽车
卫星通信	RAID
笔记本电脑	服务器

特性

- ◆ 400kHz、+5.5V 容限 I²C 串口
- ◆ +1.71V 至 +5.5V 工作电压
- ◆ 8 个推挽输出端口，可选择上电逻辑状态
- ◆ $\overline{\text{RST}}$ 清除串行接口，终止与 MAX7320 的任何串行通信
- ◆ 通过 AD0 和 AD2 输入选择 16 个从地址
- ◆ 低至 0.6 μ A 的 (典型) 待机电流
- ◆ 工作温度范围：-40°C 至 +125°C

订购信息

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX7320AEE+	-40°C to +125°C	16 QSOP	—	E16-4
MAX7320ATE+	-40°C to +125°C	16 TQFN 3mm x 3mm x 0.8mm	ADB	T1633-4

+ 表示无铅封装。

引脚配置、典型应用电路和功能框图在数据资料的最后给出。

选型指南

PART	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS
MAX7319	8	Yes	—	—
MAX7320	—	—	—	8
MAX7321	Up to 8	—	Up to 8	—
MAX7322	4	Yes	—	4
MAX7323	Up to 4	—	Up to 4	4
MAX7328*	Up to 8	—	Up to 8	—
MAX7329**		—		—

* PCF8574 的第二货源。

** PCF8574A 的第二货源。

[†] 购买 Maxim Integrated Products, Inc. 或其从属授权关联公司的 I²C 产品，即得到了 Philips I²C 的专利许可，将这些产品用于符合 Philips 定义的 I²C 标准规范的系统。

I²C 端口扩展器，具有 8 路推挽输出

MAX7320

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

Supply Voltage V+	-0.3V to +6V
SCL, SDA, AD0, AD2, \overline{RST}	-0.3V to +6V
O0–O7	0.3V to V+ + 0.3V
O0–O7 Output Current	±25mA
SDA Input Current	10mA
Total V+ Current	50mA
Total GND Current	100mA

Continuous Power Dissipation (T_A = +70°C)

16-Pin QSOP (derate 8.3mW/°C over +70°C)	667mW
16-Pin Thin QFN (derate 15.6mW/°C over +70°C)	1250mW
Operating Temperature Range	-40°C to +125°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V+ = +3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage	V+		1.71		5.50	V
Power-On Reset Voltage	V _{POR}				1.6	V
Standby Current Voltage (Interface Idle)	I _{STB}	SCL and SDA and other digital inputs at V+		0.6	1.5	μA
Supply Current (Interface Running)	I+	f _{SCL} = 400kHz; other digital inputs at V+		23	55	μA
Input High-Voltage SDA, SCL, AD0, AD2, \overline{RST}	V _{IH}	V+ < 1.8V	0.8 x V+			V
		V+ ≥ 1.8V	0.7 x V+			
Input Low-Voltage SDA, SCL, AD0, AD2, \overline{RST}	V _{IL}	V+ < 1.8V	0.2 x V+			V
		V+ ≥ 1.8V	0.3 x V+			
Input Leakage Current SDA, SCL, AD0, AD2, \overline{RST}	I _{IH} , I _{IL}	SDA, SCL, AD0, AD2, \overline{RST} , O0–O7 at V+ or GND	-0.2		+0.2	μA
Input Capacitance SDA, SCL, AD0, AD2, \overline{RST}				10		pF
Output Low Voltage O0–O7	V _{OL}	V+ = +1.71V, I _{SINK} = 1mA		120	240	mV
		V+ = +2.5V, I _{SINK} = 2mA		140	280	
		V+ = +3.3V, I _{SINK} = 3mA		170	310	
		V+ = +5V, I _{SINK} = 5mA		220	380	
Output High Voltage O0–O7	V _{OH}	V+ = +1.71V, I _{SOURCE} = 1mA	V+ - 250		V+ - 130	mV
		V+ = +2.5V, I _{SOURCE} = 2mA	V+ - 350		V+ - 200	
		V+ = +3.3V, I _{SOURCE} = 3mA	V+ - 290		V+ - 150	
		V+ = +5V, I _{SOURCE} = 5mA	V+ - 380		V+ - 230	
Output Low Voltage SDA	V _{OLSDA}	I _{SINK} = 6mA			250	mV

I²C 端口扩展器，具有 8 路推挽输出

MAX7320

PORT AND TIMING CHARACTERISTICS

(V₊ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V₊ = +3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Port Output Data Valid	t _{PPV}	C _L ≤ 100pF			4	μs

TIMING CHARACTERISTICS

(V₊ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V₊ = +3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between a STOP and a START Condition	t _{BUF}		1.3			μs
Hold Time (Repeated) START Condition	t _{HD, STA}		0.6			μs
Repeated START Condition Setup Time	t _{SU, STA}		0.6			μs
STOP Condition Setup Time	t _{SU, STO}		0.6			μs
Data Hold Time	t _{HD, DAT}	(Note 3)			0.9	μs
Data Setup Time	t _{SU, DAT}		100			ns
SCL Low to Data Out Valid	t _{VD, DAT}	SCL low to SDA output valid			3.4	μs
SCL Clock Low Period	t _{LOW}		1.3			μs
SCL Clock High Period	t _{HIGH}		0.7			μs
Rise Time of Both SDA and SCL Signals, Receiving	t _R	(Notes 2, 4)		20 + 0.1C _b	300	ns
Fall Time of Both SDA and SCL Signals, Receiving	t _F	(Notes 2, 4)		20 + 0.1C _b	300	ns
Fall Time of SDA Transmitting	t _{F, TX}	(Notes 2, 4)		20 + 0.1C _b	250	ns
Pulse Width of Spike Suppressed	t _{SP}	(Note 5)		50		ns
Capacitive Load for Each Bus Line	C _b	(Note 2)			400	pF
$\overline{\text{RST}}$ Pulse Width	t _W		500			ns
$\overline{\text{RST}}$ Rising to START Condition Setup Time	t _{RST}		1			μs

Note 1: All parameters tested at T_A = +25°C. Specifications over temperature are guaranteed by design.

Note 2: Guaranteed by design.

Note 3: A master device must provide a hold time of at least 300ns for the SDA signal (referred to V_{IL} of the SCL signal) to bridge the undefined region of SCL's falling edge.

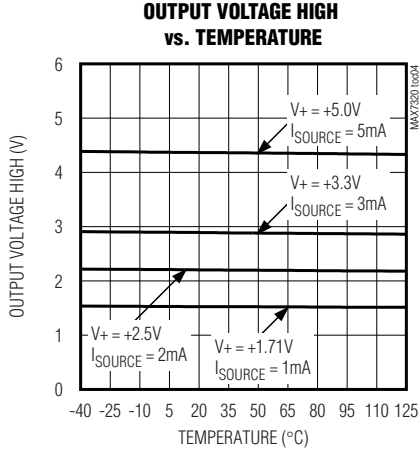
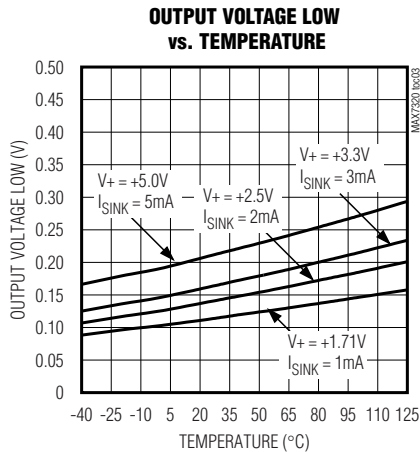
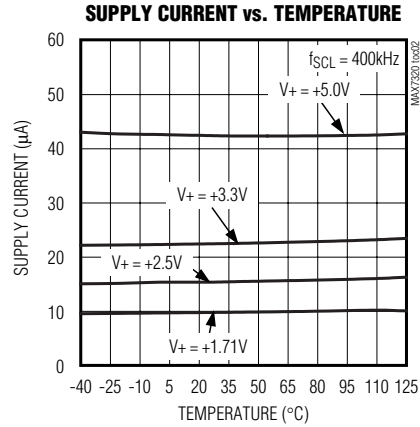
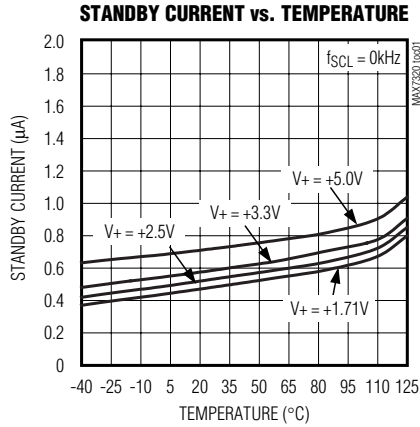
Note 4: C_b = total capacitance of one bus line in pF. t_R and t_F measured between 0.3 × V₊ and 0.7 × V₊, I_{SINK} ≤ 6mA.

Note 5: Input filters on the SDA and SCL inputs suppress noise spikes less than 50ns.

I²C 端口扩展器，具有 8 路推挽输出

典型工作特性

(T_A = +25°C, unless otherwise noted.)



引脚说明

引脚		名称	功能
QSOP	TQFN		
1, 3	15, 1	AD0, AD2	地址输入端。通过 AD0 和 AD2 选择器件的从地址。将 AD0 和 AD2 连接到 GND、V+、SCL 或 SDA，可提供四种逻辑组合 (见表 3)。
2	16	RST	复位输入，低电平有效。驱动 RST 为低，以清除 2 线接口。
4-7, 9-12	2-5, 7-10	O0-O7	输出端口。O0 至 O7 是推挽输出端口。
8	6	GND	地。
13	11	N.C.	无连接。无内部连接。
14	12	SCL	I ² C 兼容的串行时钟输入。
15	13	SDA	I ² C 兼容的串行数据 I/O。
16	14	V+	正电源电压。用 0.047 μF 陶瓷电容将 V+ 旁路到 GND。
—	EP	EP	裸露焊盘。裸露焊盘接 GND。

I²C 端口扩展器，具有 8 路推挽输出

详细说明

功能概述

MAX7319–MAX7329 系列比较

MAX7319–MAX7323 系列包括 5 种引脚兼容的 8 端口扩展器，每种器件优化于不同的应用。MAX7328 和 MAX7329 分别是 PCF8574 和 PCF8574A 的第二货源。

MAX7324–MAX7327 系列包括 4 种引脚兼容的 16 端口扩展器。集成了 MAX7320 以及 MAX7319、MAX7321、MAX7322 和 MAX7323 其中之一功能。

MAX7320 是通用端口扩展器，工作在 +1.71V 至 +5.5V 电源，具有 8 个推挽输出端口。MAX7320 的八个输出端口组合使用，可提供总计达 100mA 的额定吸入电流和 50mA 的源出电流。

通过地址选择输入端 AD0 和 AD2，可将 MAX7320 设定为 16 个 I²C 从地址 (0x50 到 0x5F) 之一，并可以通过高达 400kHz 的 I²C 串行接口访问。注意：MAX7320 具有与 MAX7319、MAX7321、MAX7322 和 MAX7323 (这些扩展器的地址范围是从 0x60 至 0x6F) 不同的 I²C 从地址范围。

表 1. MAX7319–MAX7329 系列对照表

PART	I ² C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
8-PORT EXPANDERS						
MAX7319	110xxxx	8	Yes	—	—	Input-only versions: Eight input ports with programmable latching transition detection interrupt and selectable pullups. Offers maximum versatility for automatic input monitoring. An interrupt mask selects which inputs cause an interrupt on transitions, and transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7320	101xxxx	—	—	—	8	Output-only versions: Eight push-pull outputs with selectable power-up default states. Push-pull outputs offer faster rise time than open-drain outputs, and require no pullup resistors.
MAX7321	110xxxx	Up to 8	—	Up to 8	—	I/O versions: Eight open-drain I/O ports with latching transition detection interrupt and selectable pullups. Open-drain outputs can level shift the logic-high state to a higher or lower voltage than V+ using external pullup resistors. Any port can be used as an input by setting the open-drain output to logic-high. Transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7322	110xxxx	4	Yes	—	4	Four input-only, four output-only versions: Four input ports with programmable latching transition detection interrupt and selectable pullups. Four push-pull outputs with selectable power-up default levels.

I²C 端口扩展器，具有 8 路推挽输出

MAX7320

表 1. MAX7319–MAX7329 系列对照表 (续)

PART	I ² C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
MAX7323	110xxxx	Up to 4	—	Up to 4	4	Four I/O, four output-only versions: Four open-drain I/O ports with latching transition detection interrupt and selectable pullups. Four push-pull outputs with selectable power-up default levels.
MAX7328 MAX7329	0100xxx 0111xxx	Up to 8	—	Up to 8	—	PCF8574-, PCF8574A-compatible versions: Eight open-drain I/O ports with nonlatching transition detection interrupt and pullups on all ports. All ports power up as inputs (or logic-high outputs). Any port can be used as an input by setting the open-drain output to logic-high.
16-PORT EXPANDERS						
MAX7324	101xxxx and 110xxxx	8	Yes	—	8	Software equivalent to a MAX7320 plus a MAX7321.
MAX7325		Up to 8	—	Up to 8	8	Software equivalent to a MAX7320 plus a MAX7319.
MAX7326		4	Yes	—	12	Software equivalent to a MAX7320 plus a MAX7322.
MAX7327		Up to 4	—	Up to 4	12	Software equivalent to a MAX7320 plus a MAX7323.

表 2. 8 端口扩展器系列的读、写访问

PART	I ² C SLAVE ADDRESS	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	I ² C DATA WRITE	I ² C DATA READ
MAX7319	110xxxx	8	Yes	—	—	<I7–I0 interrupt mask>	<I7–I0 port inputs> <I7–I0 transition flags>
MAX7320	101xxxx	—	—	—	8	<O7–O0 port outputs>	<O7–O0 port inputs>
MAX7321	110xxxx	Up to 8	—	Up to 8	—	<P7–P0 port outputs>	<P7–P0 port inputs> <P7–P0 transition flags>
MAX7322	110xxxx	4	Yes	—	4	<O7, O6 outputs, I5–I2 interrupt mask, O1, O0 outputs>	<O7, O6, I5–I2, O1, O0 port inputs> <O, 0, I5–I2 transition flags, 0, 0>
MAX7323	110xxxx	Up to 4	—	Up to 4	4	<port outputs>	<O7, O6, P5–P2, O1, O0 port inputs> <O, 0, P5–P2 transition flags, 0, 0>
MAX7328	0100xxx	Up to 8	—	Up to 8	—	<P7–P0 port outputs>	<P7–P0 port inputs>
MAX7329	0111xxx	Up to 8	—	Up to 8	—	<P7–P0 port outputs>	<P7–P0 port inputs>

I²C 端口扩展器，具有 8 路推挽输出

表 3. MAX7320 地址分配表

PIN CONNECTION		DEVICE ADDRESS							OUTPUTS POWER-UP DEFAULT							
AD2	AD0	A6	A5	A4	A3	A2	A1	A0	O7	O6	O5	O4	O3	O2	O1	O0
SCL	GND	1	0	1	0	0	0	0	1	1	1	1	0	0	0	0
SCL	V+	1	0	1	0	0	0	1	1	1	1	1	1	1	1	1
SCL	SCL	1	0	1	0	0	1	0	1	1	1	1	1	1	1	1
SCL	SDA	1	0	1	0	0	1	1	1	1	1	1	1	1	1	1
SDA	GND	1	0	1	0	1	0	0	1	1	1	1	0	0	0	0
SDA	V+	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1
SDA	SCL	1	0	1	0	1	1	0	1	1	1	1	1	1	1	1
SDA	SDA	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1
GND	GND	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0
GND	V+	1	0	1	1	0	0	1	0	0	0	0	1	1	1	1
GND	SCL	1	0	1	1	0	1	0	0	0	0	0	1	1	1	1
GND	SDA	1	0	1	1	0	1	1	0	0	0	0	1	1	1	1
V+	GND	1	0	1	1	1	0	0	1	1	1	1	0	0	0	0
V+	V+	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1
V+	SCL	1	0	1	1	1	1	0	1	1	1	1	1	1	1	1
V+	SDA	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1

当总线挂起时， $\overline{\text{RST}}$ 输入清除串行接口，终止 MAX7320 的任何串行通信。

当通过串行接口读取 MAX7320 时，将读回端口上的实际逻辑状态。

通过地址选择输入 AD0 和 AD2 设置输出端口的上电逻辑状态。以 4 个端口为一组，端口的上电缺省状态可设置为逻辑高电平或逻辑低电平 (见表 3)。

$\overline{\text{RST}}$ 输入

$\overline{\text{RST}}$ 输入可禁止任何与 MAX7320 的 I²C 通信，强制 MAX7320 进入 I²C STOP 条件。复位不改变输出寄存器的内容。 $\overline{\text{RST}}$ 的过压容限为 +5.5V。

待机模式

当串口空闲时，MAX7320 自动进入待机模式，消耗最小的电源电流。

从地址和上电缺省逻辑状态

地址输入 AD0 和 AD2 用来设置 MAX7320 的从地址和上电输出逻辑状态。上电逻辑状态以四个端口为一组进行设定 (见表 3)。MAX7320 的从地址范围 (101xxxx) 与

MAX7319、MAX7321、MAX7322 和 MAX7323 的从地址范围 (110xxxx) 不同。

MAX7320 的从地址由每次 I²C 传输决定，无论该传输是否是真正寻址 MAX7320。MAX7320 能在传输期间辨别出地址输入 AD2 和 AD0 是否连到 SDA 或 SCL，而不是接 V+ 或 GND 等固定逻辑电平。这意味着在应用中可动态设置 MAX7320 的从地址，无需给器件重新上电。

初始上电过程中，在第一次 I²C 传输之前，MAX7320 无法完全对地址输入 AD0 和 AD2 进行解码。AD0 和 AD2 最初看起来是与 V+ 或 GND 连接的。记住这一点十分重要，因为地址选择还用来决定输出端口的上电逻辑电平。然而，上电时悬挂在总线上的每个器件 (主机或从机) 的 I²C SDA 和 SCL 总线接口均为高阻态，包括 MAX7320。作为 I²C 标准接口器件必须满足这一要求。因此，连接 SDA 或 SCL 的地址输入端 AD2 和 AD0 在上电时通常表现为与 V+ 连接。上电输出状态通过 AD0 选择端口 O3–O0 的上电状态，通过 AD2 选择 O7–O4 端口的上电状态。设置原则是：以四个端口为一组，地址输入端接逻辑高电平、SDA 或 SCL 时选择上电状态为逻辑高；接逻辑低电平时选择上电状态为逻辑低 (见表 3)。在标准 I²C 配置结构中，SDA 和 SCL 通过外部 I²C 上拉电阻上拉到 V+，上电时输出逻辑电平配置是确定的。

I²C 端口扩展器，具有 8 路推挽输出

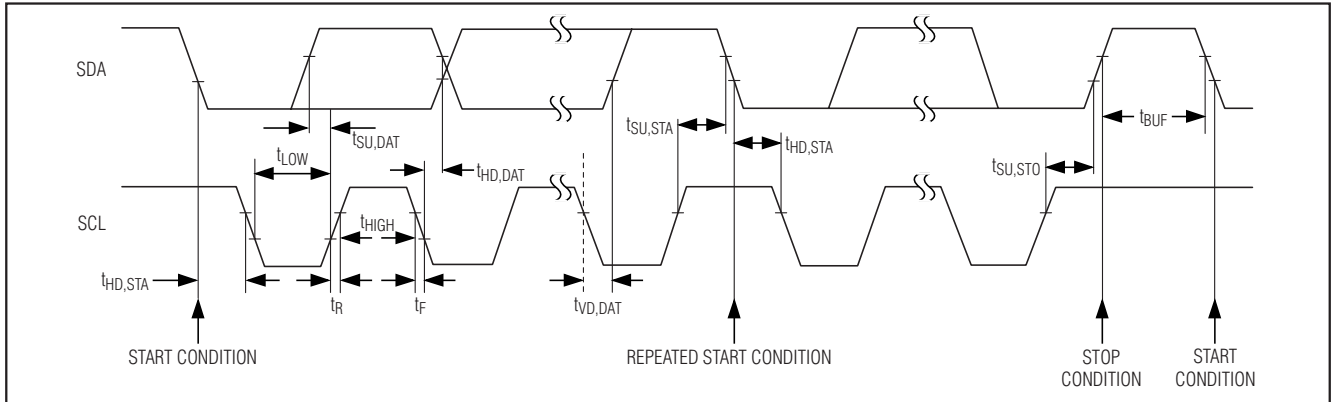


图1. 2线串行接口时序

有些情况下，上电时不能满足 $SDA = SCL = V+$ 的假设；例如，在实际的热插拔应用中，上电期间存在合法的总线活动。另外，如果 SDA 和 SCL 被上拉到一个与 MAX7320 电源电压不同的电压，而该上拉电源的上升速度迟于 MAX7320 的供电电源，那么，SDA 或 SCL 在上电时可能表现为与 GND 相连。在这类应用中，应将地址输入端 AD2 和 AD0 接到 GND 或 $V+$ ，选择对应的四种地址组合（如表 3 中的**粗体字**所示）。上电时可保证这些选择的正确性，而且不受 SDA、SCL 总线状态的影响。如果选用了其它 12 种地址组合的一种，须注意：在第一次 I²C 总线传输之前（针对任何器件，不是仅对 MAX7320），可能出现不可预见的端口上电缺省状态。

端口输出

对 MAX7320 写入一个字节以同时设置所有输出端口的状态。

串行接口

串口寻址

MAX7320 作为从机通过 I²C 接口发送和接收数据，利用串行数据线 (SDA) 和串行时钟线 (SCL) 实现主机与从机之间的双向通信。主机启动所有向 MAX7320 发送数据或从 MAX7320 接收数据的传输，并生成同步数据传输的 SCL 时钟 (图 1)。

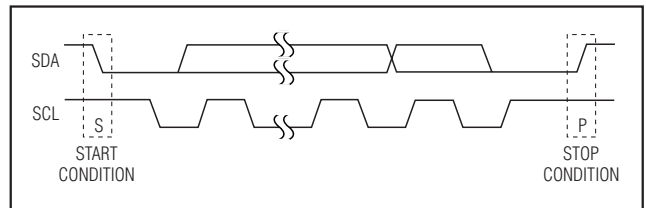


图2. START 和 STOP 条件

SDA 既可作为输入，也可作为开漏输出工作。SDA 需要一个典型值为 $4.7k\Omega$ 的上拉电阻，SCL 仅作为输入工作。如果 2 线接口上挂接了多个主机，或单主机系统中的主控制器具有漏极开路 SCL 输出，那么，SCL 也需要一个典型值为 $4.7k\Omega$ 的上拉电阻。

每次传输过程包括：主机发送一个 START 条件，接下来发送 MAX7320 的 7 位从地址和 R/\bar{W} 位，然后发送 1 个或更多的数据字节，最后发送 STOP 条件终止传输 (图 2)。

START 和 STOP 条件

串行接口空闲时，SCL 和 SDA 均保持高电平。主机通过发出 START (S) 条件指示传输开始，START 条件是在 SCL 为高时、SDA 由高至低的跳变产生的。主机完成与从机的通信时，主机发出 STOP (P) 条件，STOP 条件是在 SCL 为高时、SDA 由低至高的跳变产生的。之后，释放总线，以进行下一次传输 (图 2)。

位传输

每个时钟脉冲传输一个数据位。在 SCL 为高电平期间，SDA 上的数据必须保持稳定 (图 3)。

I²C 端口扩展器，具有 8 路推挽输出

应答

应答位是第 9 位，接收器件利用这一位作为收到每一数据字节的握手信号 (图 4)。有效传输每个字节需要 9 位。主机产生第 9 位时钟信号，接收器件在应答脉冲期间拉低 SDA，这样时钟脉冲为高电平期间 SDA 为稳定的低电平。当主机向 MAX7320 发送数据时，MAX7320 产生应答信号，因为 MAX7320 此时是接收器件。当 MAX7320 向主机发送数据时，主机产生应答信号，因为主机是接收器件。

从地址

MAX7320 具有 7 位长的从地址 (图 5)。紧跟在 7 位从地址之后的第 8 位为读写 R/ \bar{W} 位。它在写命令时为低电平；读命令时为高电平。

MAX7320 从地址的第 1 位 (A6)、第 2 位 (A5)、第 3 位 (A4) 始终为 1、0、1。把 AD2 和 AD0 连接到 GND、V+、SDA 或 SCL，以选择从地址位 A3、A2、A1 和 A0。MAX7320 具有 16 种可能的从地址 (表 3)，允许在一条 I²C 总线上最多挂接 16 个 MAX7320 器件。

注意 MAX7320 的 I²C 地址范围不同于 MAX7319、MAX7321、MAX7322 和 MAX7323，其第 1 位 (A6)、第 2 位 (A5) 和第 3 位 (A4) 始终为 1、1 和 0。

访问 MAX7320

对 MAX7320 进行单字节读操作返回 8 个输出端口的状态，作为输入的回读数据。

2 字节读操作 重复返回八个输出端口的状态，作为输入的回读数据。

多字节读操作 (I²C STOP 位之前有 2 个以上的字节) 重复返回八个输出端口的状态，作为输入的回读数据。

对 MAX7320 进行单字节写操作可设置所有八个输出端口的逻辑状态。

对 MAX7320 进行多字节写操作可重复设置所有八个输出端口的逻辑状态。

读 MAX7320

MAX7320 的读操作开始于主机发送 MAX7320 的从地址，且将 R/ \bar{W} 位设置为高电平。MAX7320 应答从地址，并在应答位期间采样输入端口数据。主机可以传送一个或者多个字节的数据，然后发送一个 STOP 条件 (图 6)。

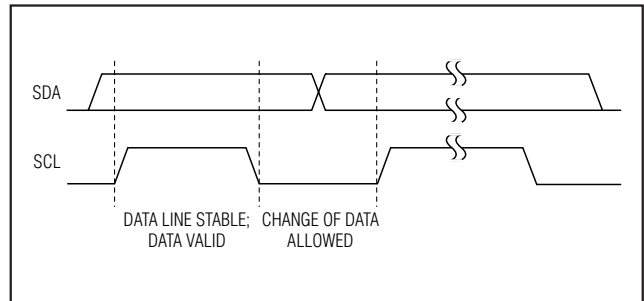


图 3. 位传输

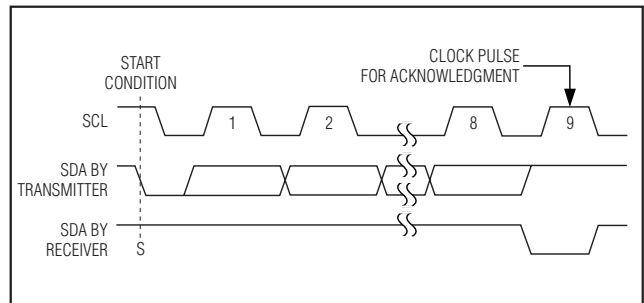


图 4. 应答

MAX7320 发送当前端口数据，返回应答期间的实际端口输出 (而不是端口输出锁存器)。如果端口被强制驱动到与其编程状态不同的其它逻辑状态，读取操作将返回该状态。如果要驱动一个容性负载，读取端口电平校验算法需要考虑 RC 上升/下降时间。

典型情况下，主机从 MAX7320 读取 1 个字节，并随后发出一个 STOP 条件 (图 6)。然而，主机也可以从 MAX7320 读取 2 个或者多个字节，然后发送一个 STOP 条件。在这种情况下，MAX7320 在每次应答期间重新采样端口输出，并且每次发送新采样的数据。

写 MAX7320

MAX7320 的写操作开始于主机发送 MAX7320 的从地址，且将 R/ \bar{W} 位设置为低电平。MAX7320 应答从地址，并在应答位期间采样输入端口数据。主机可以传送一个或者多个字节的数据。MAX7320 应答随后的每个字节数据，并更新输出端口，直到主机发送一个 STOP 条件为止 (图 7)。

I²C 端口扩展器，具有 8 路推挽输出

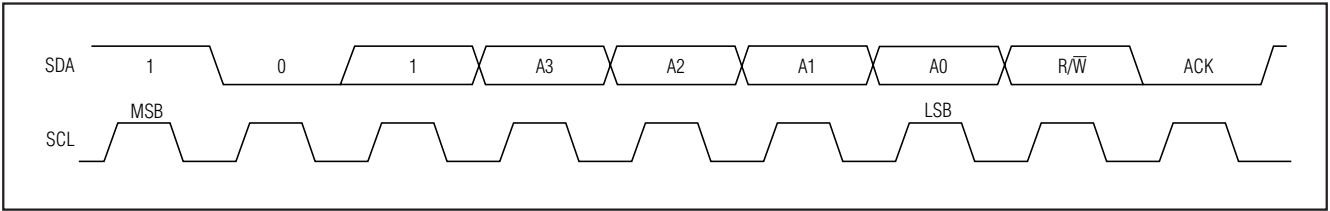


图5. 从地址

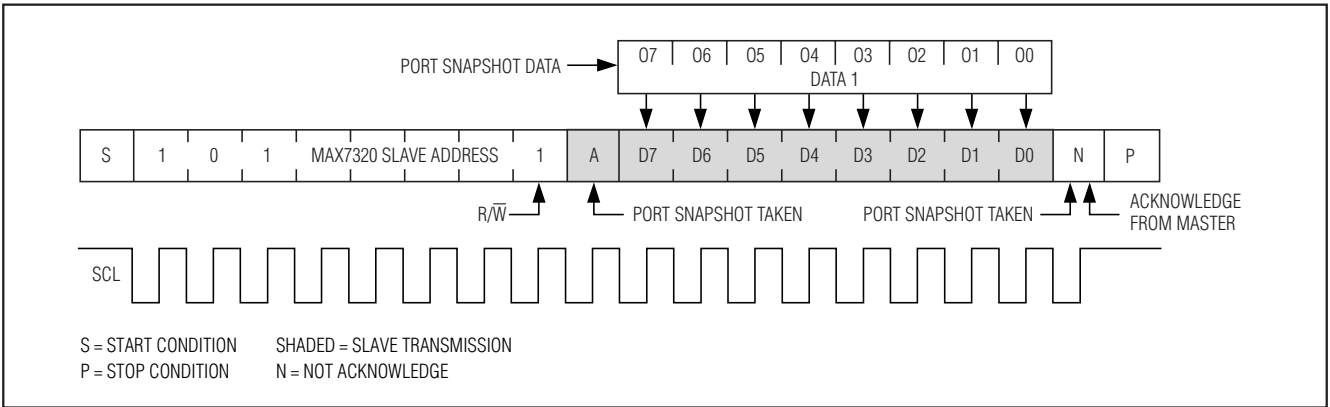


图6. 读MAX7320

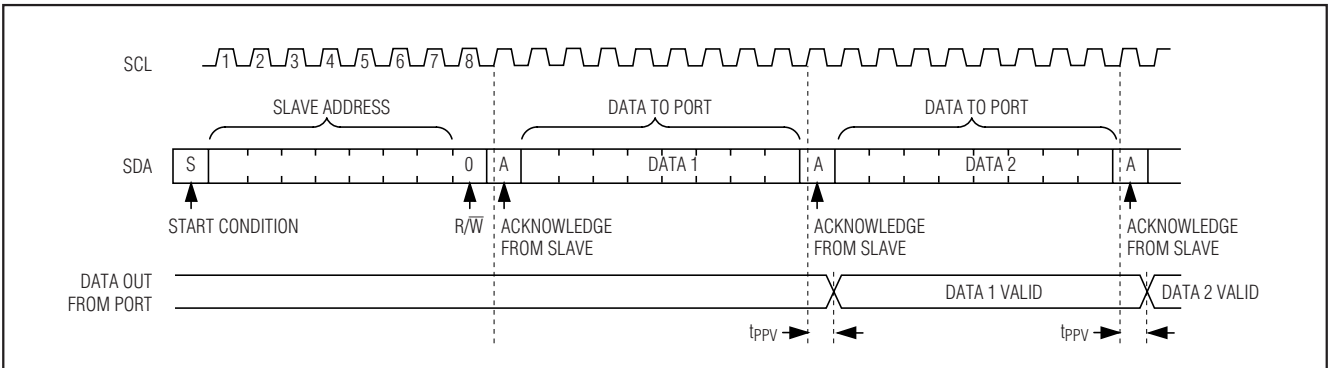
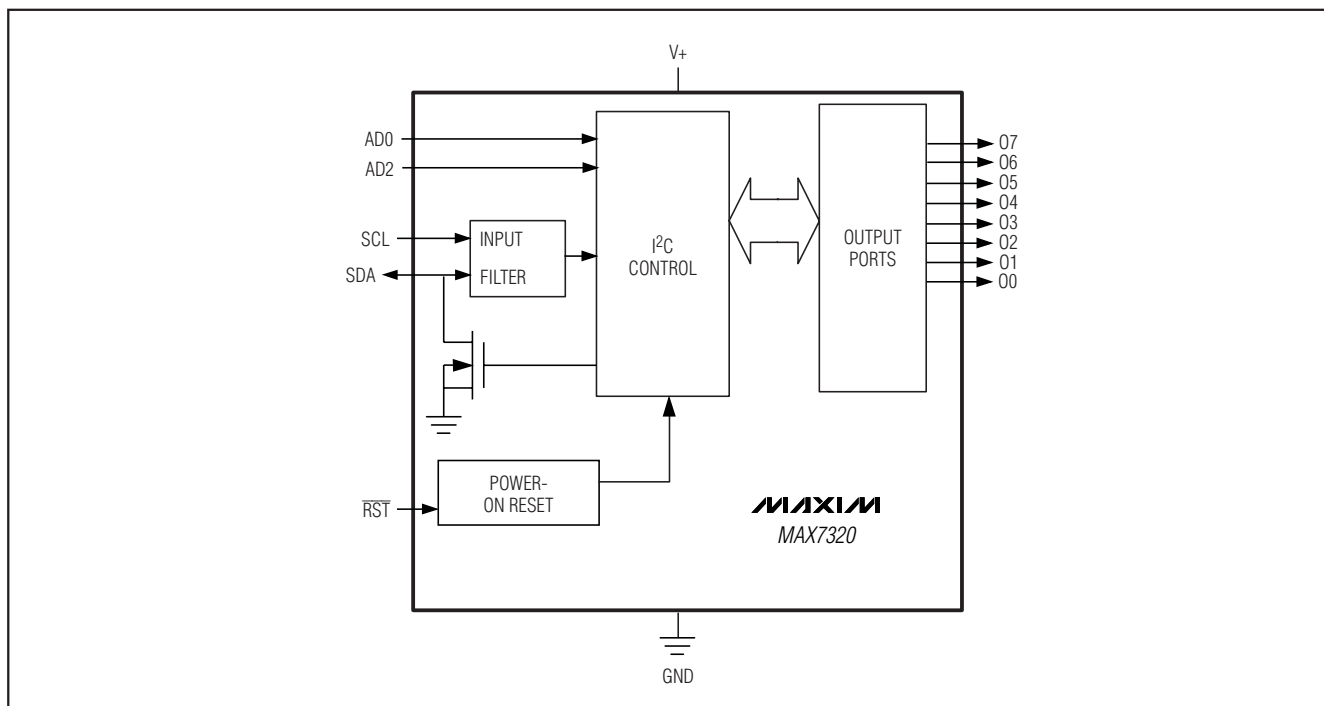


图7. 写MAX7320

I²C 端口扩展器，具有 8 路推挽输出

功能框图

MAX7320



应用信息

热插入

SCL、SDA、AD0、AD2和 $\overline{\text{RST}}$ 提供+6V的过压保护，与V+无关。这样允许MAX7320工作在较低的电源电压，例如+3.3V，而I²C接口由较高的逻辑电平驱动，例如+5V。

O0-O7的每个输出端口与V+和GND之间均有一个保护二极管(图8)。当端口驱动电压高于V+或者低于GND时，相应的保护二极管将输出箝位到高于V+一个二极管压降或者低于GND一个二极管压降的电压上。当MAX7320断电(V+ = 0V)时，每个输出端口看起来就像一个二极管连接到GND(图8)。

电源考虑

MAX7320工作在+1.71V至+5.5V电源电压，工作温度范围为-40°C至+125°C。用一个尽可能靠近器件的0.047 μF 陶瓷电容(最小值)将V+旁路至GND。对于TQFN封装，裸露焊盘接GND。

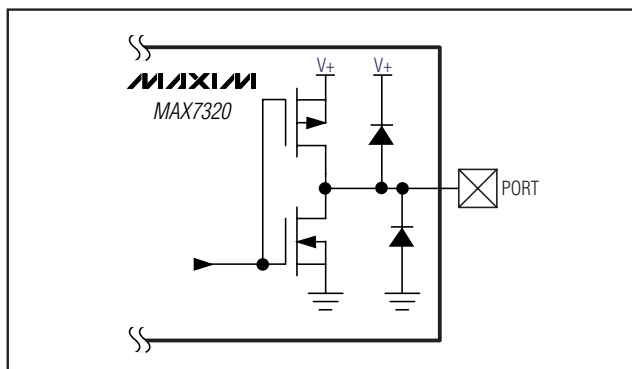


图8. 输出端口结构

I²C 端口扩展器，具有 8 路推挽输出

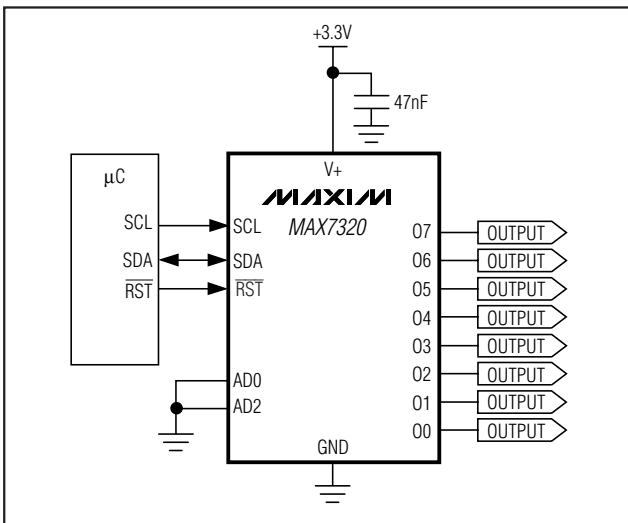
与 MAX6965、MAX7315 和 MAX7316 的兼容性

MAX7320 的部分引脚与 MAX6965、MAX7315 和 MAX7316 兼容。引脚差异参见表 4。但 MAX7320 与 MAX6965、MAX7315 或 MAX7316 在软件上并不兼容。多数情况下，设计一块 PC 板可以适合所有这些端口扩展器的工作，从而提供设计上的灵活性。

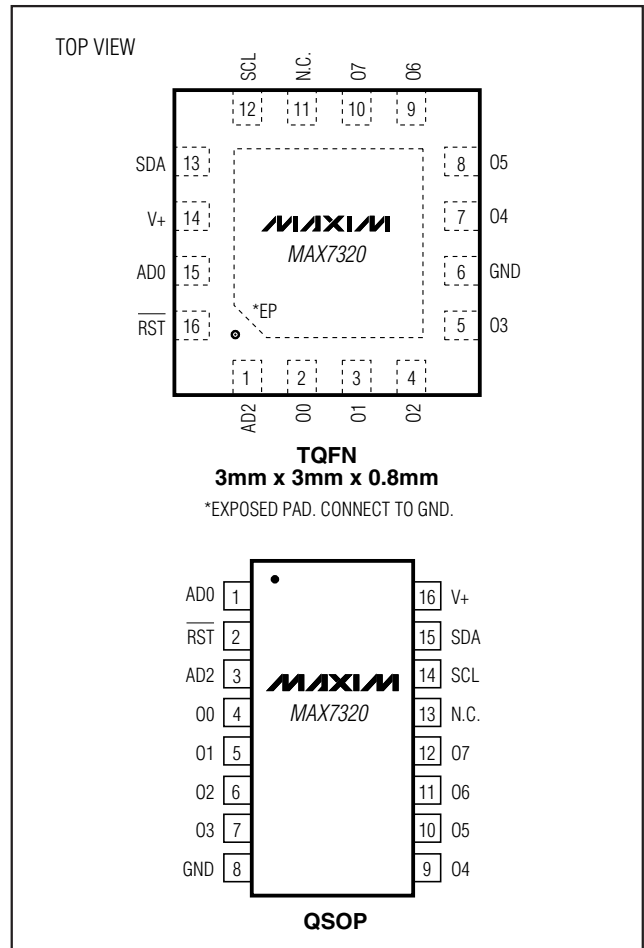
表 4. MAX7320、MAX6965、MAX7315 和 MAX7316 的引脚兼容性

PIN-PACKAGE		PIN FUNCTION		
16 QSOP	16 TQFN	MAX7320	MAX7315	MAX6965 AND MAX7316
1	15	AD0	AD0	BLINK
2	16	$\overline{\text{RST}}$	AD1	$\overline{\text{RST}}$
3	1	AD2	AD2	AD0

典型应用电路



引脚配置



芯片信息

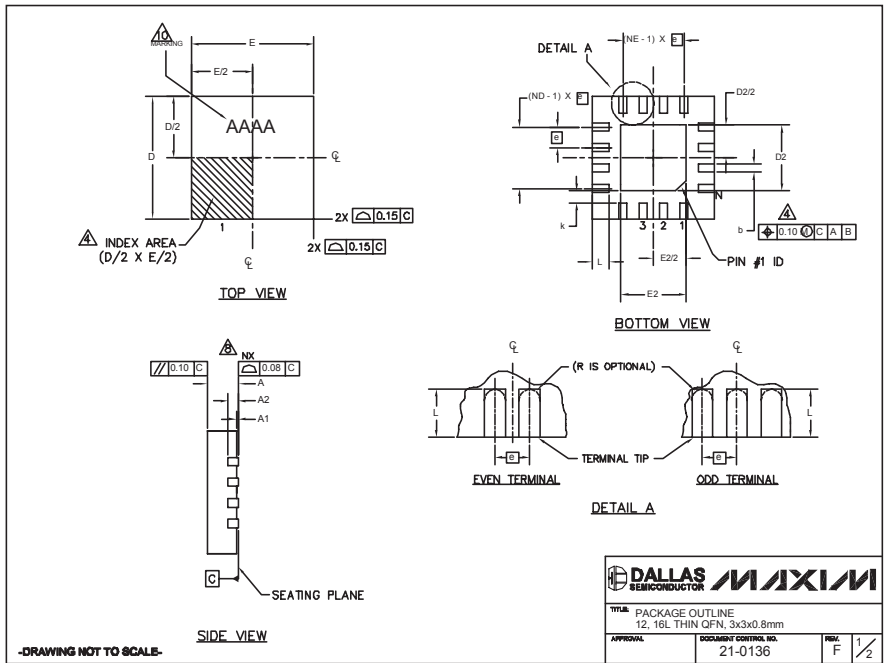
PROCESS: BiCMOS
Connect EP to GND

I²C 端口扩展器，具有 8 路推挽输出

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

MAX7320



PKG REF.	12L 3x3			16L 3x3		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80
b	0.20	0.25	0.30	0.20	0.25	0.30
D	2.90	3.00	3.10	2.90	3.00	3.10
E	2.90	3.00	3.10	2.90	3.00	3.10
e	0.50 BSC.			0.50 BSC.		
L	0.45	0.55	0.65	0.30	0.40	0.50
N	12			16		
ND	3			4		
NE	3			4		
A1	0	0.02	0.05	0	0.02	0.05
A2	0.20 REF			0.20 REF		
k	0.25	-	-	0.25	-	-

PKG CODES	D2			E2			PIN ID	JEDEC	DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
T1233-1	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	NO
T1233-3	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	YES
T1233-4	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	YES
T1633-1	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	NO
T1633-2	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	YES
T1633F-3	0.65	0.80	0.95	0.65	0.80	0.95	0.225 x 45°	WEED-2	N/A
T1633FH-3	0.65	0.80	0.95	0.65	0.80	0.95	0.225 x 45°	WEED-2	N/A
T1633-4	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	NO

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.20 mm AND 0.25 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220 REVISION C.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY

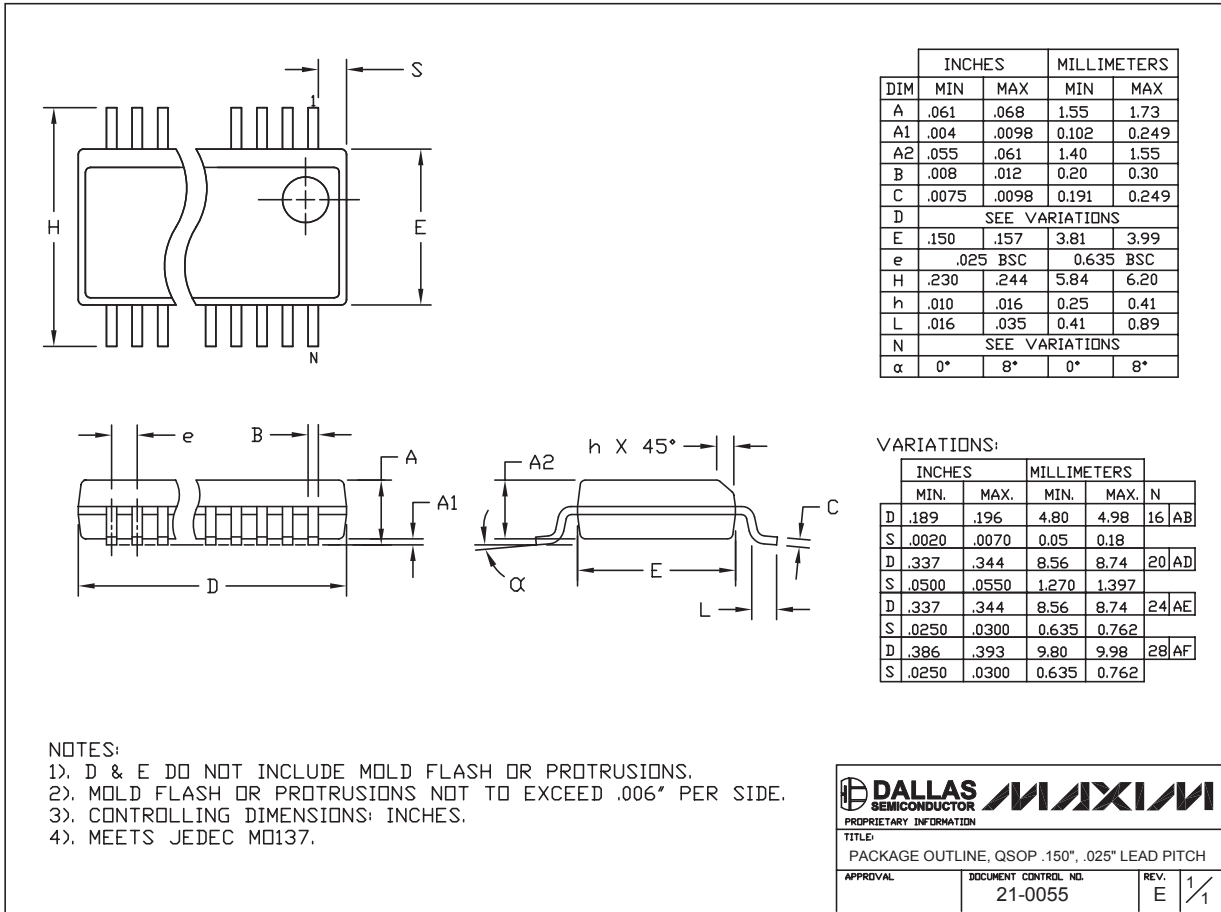
DALLAS SEMICONDUCTOR MAXIM
 TITLE: PACKAGE OUTLINE
 12, 16L THIN QFN, 3x3x0.8
 APPROVAL: DOCUMENT CONTROL NO. 21-0136 PKL F 2/2

-DRAWING NOT TO SCALE-

I²C 端口扩展器，具有 8 路推挽输出

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)



MAXIM 北京办事处

北京 8328 信箱 邮政编码 100083
 免费电话: 800 810 0310
 电话: 010-6211 5199
 传真: 010-6211 5299

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

14 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**