

可提供评估板

MAXIM

可并联的副边同步整流驱动器和 反馈发生器控制 IC

MAX5058/MAX5059

概述

MAX5058/MAX5059 通过控制目前常用的 MOSFET，实现隔离电源副边的同步整流功能。通过提供一个干净的、同步于隔离变压器初级功率 MOSFET 开关的栅极驱动信号，更易于完成副边 MOSFET 整流的控制。MAX5058/MAX5059 配合 MAX5051 和 MAX5042/MAX5043 初级端 PWM 芯片，能够设计出高效率的同步整流隔离电源。通过引入超前信号（在初级 MOSFET 导通之前），这些器件可以避免初级和自主工作的同步整流 MOSFET 同时导通，这样可以消除由于变压器副边短路所引起的大电流冲击。

带有通用电流基准输出的板上误差放大器能够产生各种可能的基准电压。通过连接合适的电阻至输出，即可产生误差放大器的基准电压。

片内集成的低导通电阻上下限电源选择 MOSFET，允许用于实现电源上下限控制电路，而无需外部开关。MAX5058 为逻辑电平驱动的 MOSFET 提供 5V 的 LDO 输出，MAX5059 为常规的 10V MOSFET 提供 10V LDO 输出。

MAX5058/MAX5059 专为实现多电源的并联而设计，利用 2 线、差分、电流分配总线来实现精确的电流分配。电源并联实现了电源容量的扩展，简化了高输出电流应用中的热管理。在和 MAX5051 配合使用时，主边也可同步且 180° 异相工作。

MAX5058/MAX5059 采用 28 引脚热增强型 TSSOP 封装，工作于 -40°C 至 +125°C 的宽温度范围。

注意：MAX5058/MAX5059 设计用于包含高电压的电路中，请谨慎操作。

应用

隔离电信电源
隔离网络电源
±48V 电源模块
工业电源
±48V/±12V 服务器电源

特性

- ◆ 为同步 MOSFET 提供干净的驱动波形
- ◆ 利用初级超前信号，获得适当的开启/关闭时间
- ◆ 同步整流驱动器具有源出或吸流 2A 峰值电流的能力
- ◆ 内置 5V (MAX5058) 栅极电压稳压器或 10V (MAX5059) 栅极驱动电压
- ◆ 内置误差放大器
- ◆ 精确的差分电流分配/强制电路允许多个电源并联，用于输出大电流
- ◆ 内置远端检测电压放大器
- ◆ 灵活的基准电压发生器
- ◆ 输出电压调节可低至 0.5V
- ◆ 极低的 2.5mA 静态电流损耗
- ◆ 集成的数字控制电源上下限选择电路，节省了外部器件和板上空间
- ◆ 从脉冲输入到输出 30ns 传输延迟
- ◆ 自动检测非连续电流导通，关闭整流 MOSFET
- ◆ 低输出电流下保持高效率，提供反向电流保护
- ◆ 漏极开路的过热报警标志
- ◆ 28 引脚热增强型 TSSOP 封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	V _{REG} (V)
MAX5058AUI	-40°C to +125°C	28 TSSOP-EP*	5
MAX5058EUI	-40°C to +85°C	28 TSSOP-EP*	5
MAX5059AUI	-40°C to +125°C	28 TSSOP-EP*	10
MAX5059EUI	-40°C to +85°C	28 TSSOP-EP*	10

*EP = Exposed paddle.

引脚配置在本数据手册的末尾。

MAXIM

Maxim Integrated Products 1

本文是 Maxim 正式英文资料的译文，Maxim 不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考 Maxim 提供的英文版资料。

索取免费样品和最新版的数据资料，请访问 Maxim 的主页：www.maxim-ic.com.cn。

可并联的副边同步整流驱动器和 反馈发生器控制 IC

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to +30V
PGND to GND	-0.3V to +0.3V
COMPV, VREG, VDR, TSF to GND	-0.3V to +14V
All Other Pins to GND	-0.3V to (VP + 0.3V)
VREG Source Current	50mA
COMPV, RMGU, RMGD, TSF Sink Current	30mA
VP to GND	-0.3V to +6V
VSO, CSO Source/Sink Current	±5mA
SFP Source Current	5mA

QREC, QSYNC Continuous Current	50mA
QREC, QSYNC Current < 500ns	5A
Continuous Power Dissipation (TA = +70°C)	
28-Pin TSSOP (derate 23.8mW/°C above +70°C)	1905mW
Junction Temperature	+150°C
Operating Temperature Ranges	
MAX5058EUI, MAX5059EUI	-40°C to +85°C
MAX5058AUI, MAX5059AUI	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +12V, GND = PGND = 0, VDR = VREG, CQSYNC = CQREC = 0, ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND, VIREF = VVSP = 1.785V, CVREG = 2.2μF, CVP = 1μF, CCOMPS = 0.1μF, CSFP = 68nF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
POWER SUPPLY							
Supply Voltage Range	V+	MAX5058		4.5		28.0	V
		MAX5059		9.3		28.0	
Quiescent Supply Current	I _Q			2.5	5		mA
Switching Supply Current	I _{SW}	f _{SW} = 250kHz at BUFIN	MAX5058	4.5			mA
			MAX5059	6			
I _{REF} : REFERENCE CURRENT OUTPUT							
Reference Current	I _{IREF}	V _{IREF} = 1.785V		49.2	50	51.1	μA
Reference Current Variation	ΔI _{IREF}	V _{IREF} = 0.5V to 2.5V		-0.1		+0.1	%/V
Reference Voltage Compliance Range		Guaranteed by reference current variation test		0.5		2.5	V
V _{REG} : LOW-DROPOUT REGULATOR							
Regulator Output	V _{VREG}	I _{VREG} = 0 to 30mA	MAX5058	4.75	5	5.25	V
			MAX5059	9.4	10	10.6	
Line Regulation		MAX5058, V+ = 6V to 28V		25			mV
		MAX5059, V+ = 11V to 28V		25			
Dropout	V _{DROP}	MAX5058	V+ = 4.5V, I _{VREG} = 30mA	200	350		mV
		MAX5059	V+ = 9.3V, I _{VREG} = 30mA	200	350		
V _P : INTERNAL REGULATOR							
Regulator Output Setpoint	V _{VP}	I _{VP} = 0 to 5mA		3.8		4.3	V
Z _C : ZERO-CURRENT COMPARATOR							
Zero-Current Comparator Threshold	V _{ZCTH}	T _A = +25°C		+3.5	+5	+6.5	mV
Zero-Current Comparator Input Current	I _{ZC}			-2.5		+2.5	μA

可并联的副边同步整流驱动器和 反馈发生器控制 IC

MAX5058/MAX5059

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +12V, GND = PGND = 0, VDR = VREG, CQSYNC = CQREC = 0, ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND, VREF = VVSP = 1.785V, CVREG = 2.2μF, CVP = 1μF, CCOMPS = 0.1μF, CSFP = 68nF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Zero-Current Comparator Input Range	VZC		-0.1		+1.5	V
Zero-Current Comparator Propagation Delay	tZC	10mV overdrive, from when VZCP - VZCN is greater than VZCTH to when QSYNC goes low		65		ns
BUFIN: SYNCHRONIZING PULSE INPUT						
BUFIN to Output Propagation Delay	tPD	BUFIN rising to QREC rising or QSYNC falling		40		ns
BUFIN Input Current	IBUFIN		-1		+1	μA
BUFIN Input Capacitance	CBUFIN			10		pF
BUFIN Input-Logic High	VHBUFIN		2.4			V
BUFIN Input-Logic Low	VLBUFIN				0.8	V
MARGINING INPUTS						
RMGD Resistance	RRMGD	Sinking 10mA		6.5	11	Ω
RMGU Resistance	RRMGU	Sinking 10mA		6.5	11	Ω
MRGD Input-Logic High	VHMRGD		2.4			V
MRGD Input-Logic Low	VLMRGD				0.8	V
MRGU Input-Logic High	VHMRGU		2.4			V
MRGU Input-Logic Low	VLMRGU				0.8	V
MRGU, RMGD Input Resistance	RRMGD, RRMGU		40			kΩ
MRGU, RMGD Leakage Current	IRMGU, IRMGD		-100		+100	nA
DRIVER OUTPUTS						
QREC, QSYNC Peak Source Current	IQREC_SO, IQSYNC_SO			2		A
QREC, QSYNC Output-Voltage High	VQREC_H, VQSYNC_H	Measured with respect to VVDR, sourcing 50mA	MAX5058	75	150	mV
			MAX5059	75	150	
QREC, QSYNC Low-to-High Delay Time	tPDLH	CQREC = CQSYNC = 0		30		ns
		CQREC = CQSYNC = 5nF		70		
QREC, QSYNC Peak Sink Current	IQREC_SI, IQSYNC_SI			2		A
QREC, QSYNC Output-Voltage Low	VQREC_L, VQSYNC_L	Sinking 50mA	MAX5058	50	100	mV
			MAX5059	50	100	
QREC, QSYNC High-to-Low Delay Time	tPDHL	CQREC = CQSYNC = 0		40		ns
		CQREC = CQSYNC = 5nF		70		

可并联的副边同步整流驱动器和 反馈发生器控制 IC

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +12V, GND = PGND = 0, VDR = VREG, CQSYNC = CQREC = 0, ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND, VIREF = VVSP = 1.785V, CVREG = 2.2μF, CVP = 1μF, CCOMPS = 0.1μF, CSFP = 68nF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ERROR AMPLIFIER						
Inverting Input Current	IINV		-50		+50	nA
Error-Amplifier Input Range	VINV		0		2.5	V
Error-Amplifier Input Offset	VOS	I _{COMPV} = 100μA to 5mA	-5		+5	mV
Error-Amplifier Output-Voltage Low	V _{COMPV}	I _{COMPV} = 5mA			200	mV
Error-Amplifier Unity-Gain BW	GBW	R _{COMP} = 220Ω, I _{COMP} = 5mA		1.3		MHz
Error-Amplifier Voltage Gain	A _{VOL}	R _{COMPV} = 220Ω, I _{COMP} = 5mA		80		dB
Error-Amplifier PSRR	PSRR			60		dB
COMPV Output Resistance to Ground		(Note 1)		1		MΩ
REMOTE-SENSE AMPLIFIER (RSA)						
VSN Input Current	I _{VSN}		-100		+100	μA
VSP Input Current	I _{VSP}		-20		+100	μA
Input Common-Mode Range			-0.3		+3.8	V
Input Offset Voltage	V _{OSRSA}	I _{VSO} = -0.5mA to +0.5mA		-4		mV
Output Impedance				8		Ω
Amplifier -3dB Frequency		I _{VSO} = -0.5mA to +0.5mA		1		MHz
Remote-Sense Amplifier Gain	G _{RS}	I _{VSO} = -0.5mA to +0.5mA	0.9925	1	1.0075	V/V
CURRENT-SENSE AMPLIFIER (CSA)						
CSN Input Current	I _{CSN}	-0.3V ≤ V _{CSN} ≤ +3.8V, -0.3V ≤ V _{CSP} ≤ +3.8V	-150		+150	μA
CSP Input Current	I _{CSP}	-0.3V ≤ V _{CSP} ≤ +3.8V	-40		+150	μA
Input Offset Voltage		I _{CSO} = -500μA to +500μA (Note 2)	+20	+25	+30	mV
Current-Sense Amplifier Gain	G _{CSA}	I _{CSO} = -500μA to +500μA	19.8	20	20.2	V/V
Input Differential-Mode Range					100	mV
Input Common-Mode Range			-0.3		+3.8	V
Output-Voltage Level Shift	V _{LS}	(Note 2)	0.415		0.570	V
Output Voltage Range	V _{CSO(MIN)}	I _{CSO} = -500μA to +500μA	0.1		3.0	V
Amplifier -3dB Frequency	f _{-3dB}	I _{CSO} = -500μA to +500μA		50		kHz
SHARE-FORCE AMPLIFIER (SFA)						
Sink Current					60	μA
Source Current			500			μA

可并联的副边同步整流驱动器和 反馈发生器控制 IC

MAX5058/MAX5059

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +12V, GND = PGND = 0, VDR = VREG, CQSYNC = CQREC = 0, ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND, VIREF = VVSP = 1.785V, CVREG = 2.2μF, CVP = 1μF, CCOMPS = 0.1μF, CSFP = 68nF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CURRENT-ADJUST AMPLIFIER (CAA)						
Transconductance				500		μA/V
Common-Mode Input Voltage Range			0.45		2.55	V
Output Voltage Range			0.85		2.75	V
Offset Voltage		TA = +25°C	20	42	65	mV
Open-Loop Gain				72		dB
CURRENT-ADJUST VOLTAGE-TO-CURRENT CONVERTER						
Input Voltage Range			0.75		2.75	V
Input Voltage Offset				1.25		V
Output Voltage Range			0.5		2.5	V
Transconductance				1.15		μA/V
Maximum Current Adjustment Value			1.38	1.5	1.66	μA
THERMAL SHUTDOWN						
Thermal Warning Flag Level		When TSF pulls low		+125		°C
Thermal Warning Flag Hysteresis				15		°C
Internal Thermal-Shutdown Level				+160		°C
Internal Thermal-Shutdown Hysteresis				15		°C
TSF Maximum Output Voltage		ITSF = 5mA			120	mV
TSF Output Leakage Current					0.1	μA

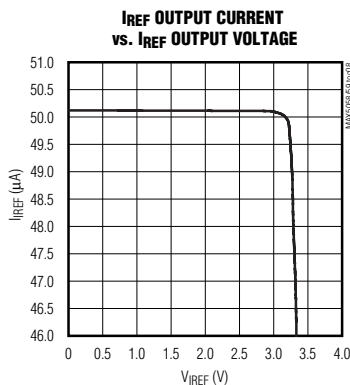
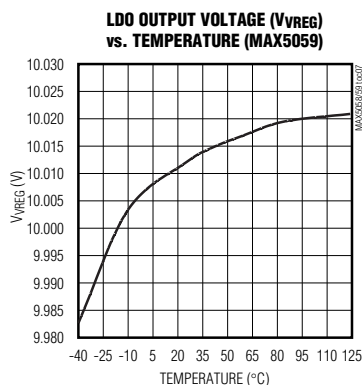
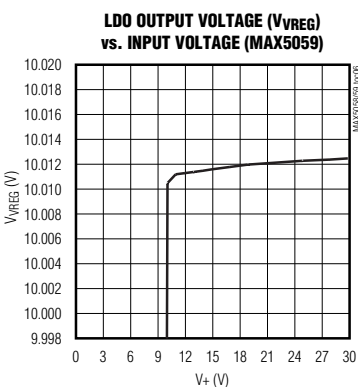
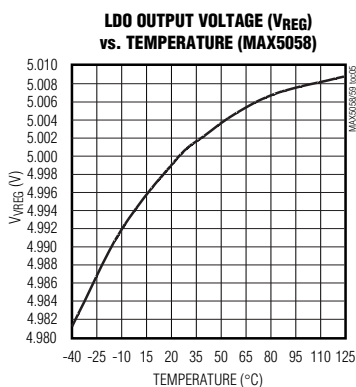
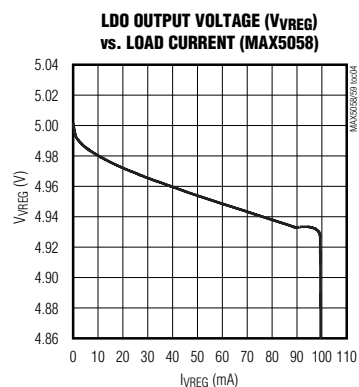
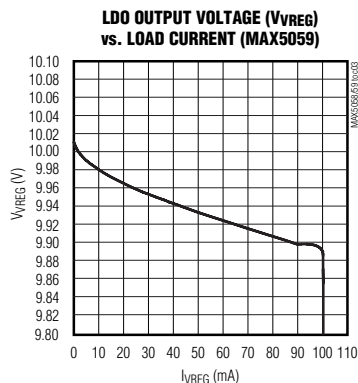
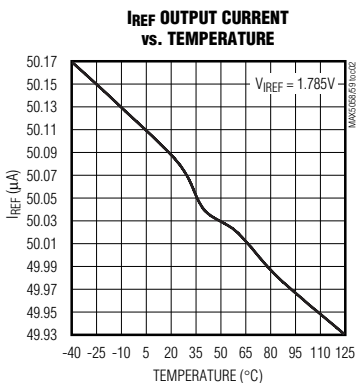
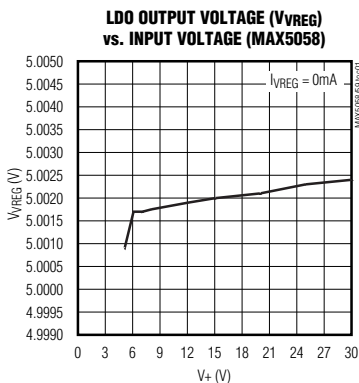
Note 1: Output resistance to ground used for unity-gain stability.

Note 2: $V_{CSO} = G_{CSA}(V_{CSP} - V_{CSN}) + V_{LS}$.

可并联的副边同步整流驱动器和 反馈发生器控制 IC

典型工作特性

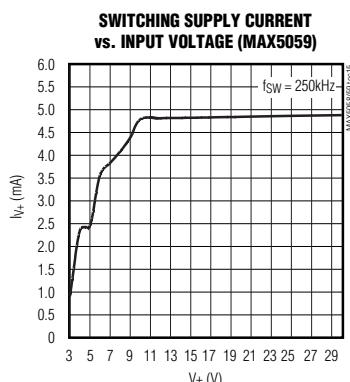
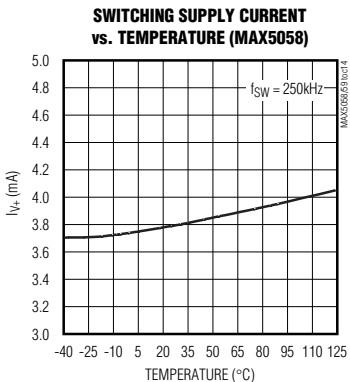
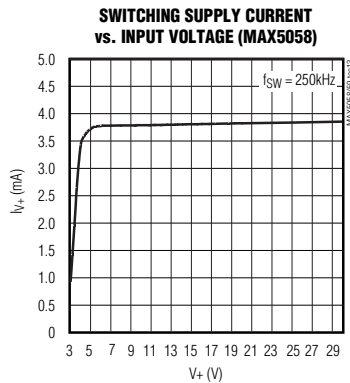
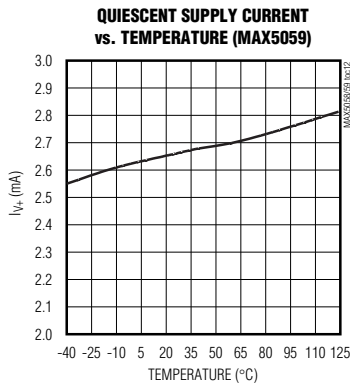
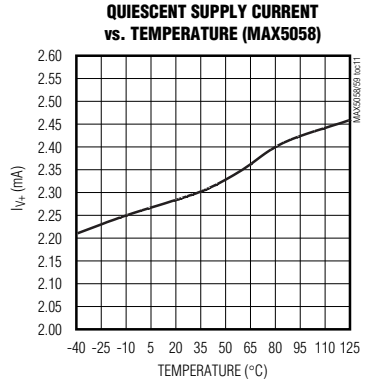
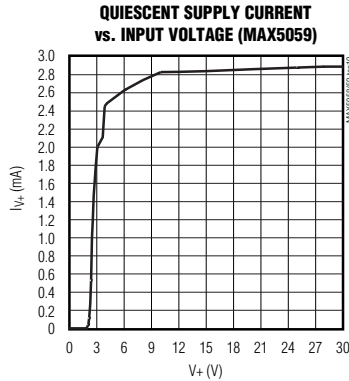
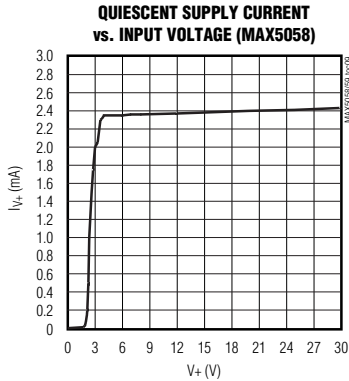
($V_+ = +12\text{V}$, $\text{GND} = \text{PGND} = 0$, $\text{VDR} = \text{VREG}$, $\text{CQSYNC} = \text{CQREC} = 0$, $\text{ZCP} = \text{ZCN} = \text{BUFIN} = \text{CSP} = \text{CSN} = \text{SFN} = \text{VSN} = \text{GND}$, $\text{V}_{\text{IREF}} = \text{V}_{\text{VSP}} = 1.785\text{V}$, $\text{V}_{\text{COMPS}} = 0.5\text{V}$, $\text{C}_{\text{VREG}} = 2.2\mu\text{F}$, $\text{C}_{\text{VP}} = 1\mu\text{F}$, $\text{C}_{\text{COMPS}} = 0.1\mu\text{F}$, $\text{C}_{\text{SFP}} = 68\text{nF}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



可并联的副边同步整流驱动器和 反馈发生器控制 IC

典型工作特性 (续)

($V_+ = +12V$, $GND = PGND = 0$, $VDR = V_{REG}$, $CQ_{SYNC} = CQ_{REC} = 0$, $ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND$, $V_{REF} = V_{VSP} = 1.785V$, $V_{COMPS} = 0.5V$, $CV_{REG} = 2.2\mu F$, $CVP = 1\mu F$, $CCOMPS = 0.1\mu F$, $CSFP = 68nF$, $T_A = +25^\circ C$, unless otherwise noted.)

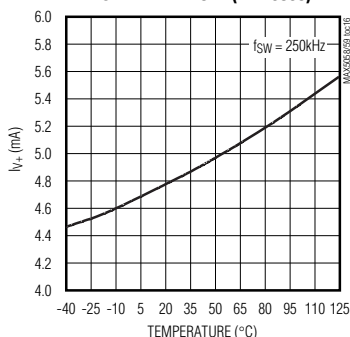


可并联的副边同步整流驱动器和 反馈发生器控制 IC

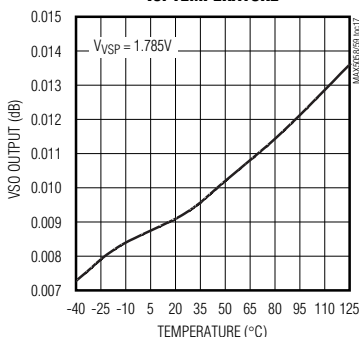
典型工作特性 (续)

($V_+ = +12V$, $GND = PGND = 0$, $VDR = V_{REG}$, $CQ_{SYNC} = CQ_{REC} = 0$, $ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND$, $V_{IREF} = V_{VSP} = 1.785V$, $V_{COMPS} = 0.5V$, $C_{VREG} = 2.2\mu F$, $C_{VP} = 1\mu F$, $C_{COMPS} = 0.1\mu F$, $C_{SFP} = 68nF$, $T_A = +25^\circ C$, unless otherwise noted.)

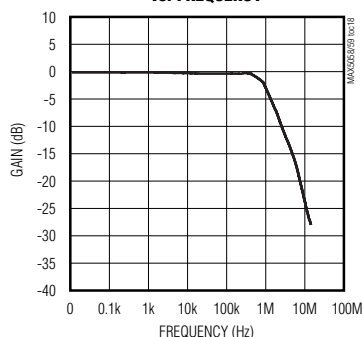
**SWITCHING SUPPLY CURRENT
vs. TEMPERATURE (MAX5059)**



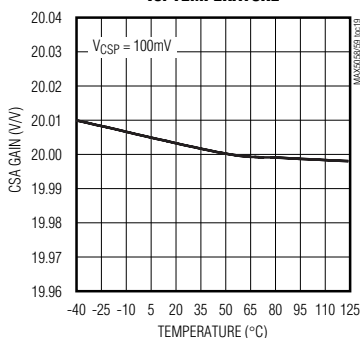
**REMOTE-SENSE AMPLIFIER (RSA) GAIN
vs. TEMPERATURE**



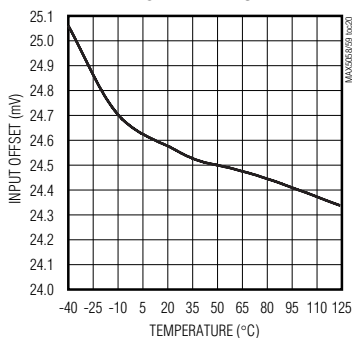
**RSA GAIN
vs. FREQUENCY**



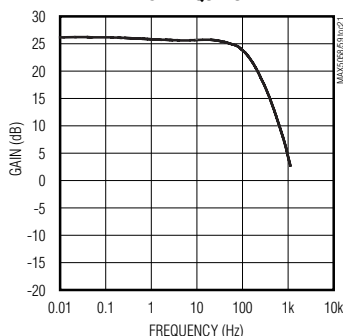
**CURRENT-SENSE AMPLIFIER (CSA) GAIN
vs. TEMPERATURE**



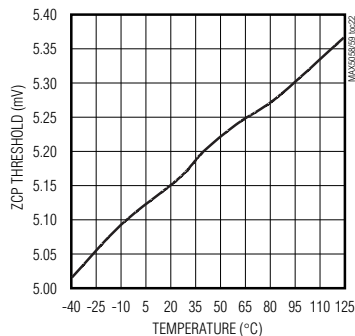
**CSA INPUT OFFSET
vs. TEMPERATURE**



**CSA GAIN
vs. FREQUENCY**



**ZERO-CURRENT COMPARATOR THRESHOLD
vs. TEMPERATURE**

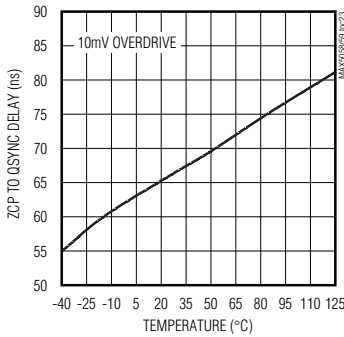


可并联的副边同步整流驱动器和 反馈发生器控制 IC

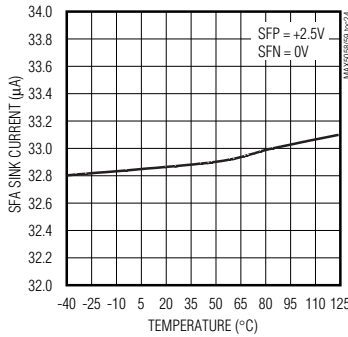
典型工作特性(续)

($V_+ = +12V$, $GND = PGND = 0$, $VDR = V_{REG}$, $C_{QSYNC} = C_{QREC} = 0$, $ZCP = ZCN = BUFIN = CSP = CSN = SFN = VSN = GND$, $V_{IREF} = V_{VSP} = 1.785V$, $V_{COMPS} = 0.5V$, $C_{VREG} = 2.2\mu F$, $C_{VP} = 1\mu F$, $C_{COMPS} = 0.1\mu F$, $C_{SFP} = 68nF$, $T_A = +25^\circ C$, unless otherwise noted.)

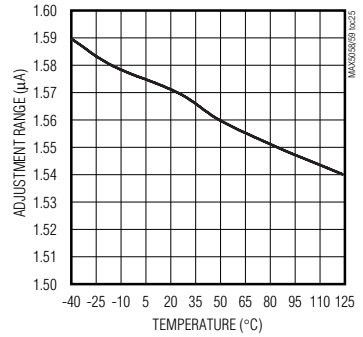
**ZERO-CURRENT PROPAGATION DELAY
vs. TEMPERATURE**



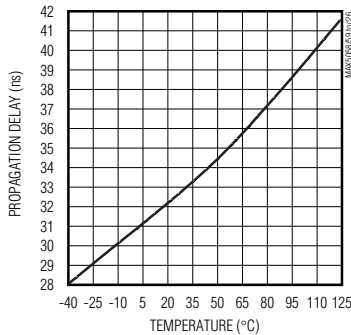
**SFA AMPLIFIER MAXIMUM
SINK CURRENT vs. TEMPERATURE**



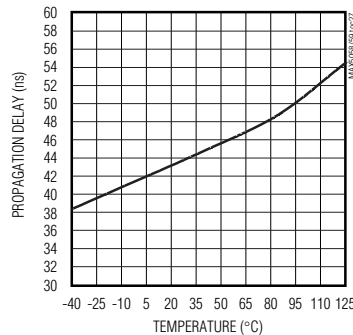
**CURRENT-ADJUST VOLTAGE TO CURRENT-
CONVERTER ADJUSTMENT RANGE
vs. TEMPERATURE**



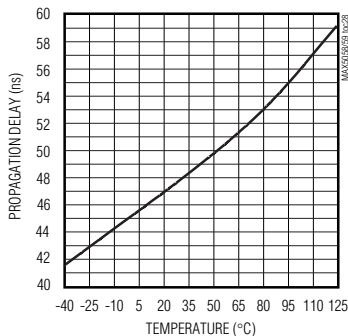
**BUFIN TO QREC LOW-TO-HIGH
PROPAGATION DELAY vs. TEMPERATURE**



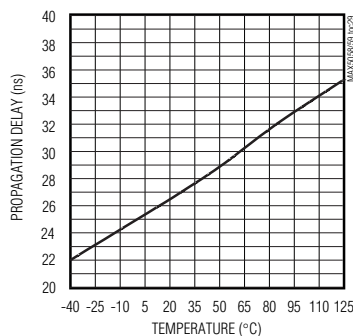
**BUFIN TO QREC HIGH-TO-LOW
PROPAGATION DELAY vs. TEMPERATURE**



**BUFIN TO QSYNC LOW-TO-HIGH
PROPAGATION DELAY vs. TEMPERATURE**



**BUFIN TO QSYNC HIGH-TO-LOW
PROPAGATION DELAY vs. TEMPERATURE**



可并联的副边同步整流驱动器和 反馈发生器控制 IC

引脚说明

引脚	名称	功能
1	ZCP	零电感电流检测比较器输入。检测整流 FET (典型工作电路中的 N4) 的源极电压。当在初级电源关断周期中该电压变为正值时, 将终止栅极驱动。
2	ZCN	零电感电流检测比较器负输入
3	GND	地
4	SFN	分配-强制放大器的负输入。将所有电源副边的 SFN 输入连接在一起, 再连接至负载返回端 (隔离的 GND)。当不使用电流分配时, 应连接至 GND。
5	SFP	分配-强制放大器的正输入。将所有电源副边的 SFP 输入连接在一起。当不使用电流分配时, 该引脚悬空。
6	COMPS	分配负载跨导放大器的补偿输出
7	TSF	热报警标志输出
8	MRGU	裕量上限逻辑输入。当被置高时, 电源输出电压被设置为高裕量状态。
9	MRGD	裕量下限逻辑输入。当被置高时, 电源输出电压被设置为低裕量状态。
10	RMGD	裕量下限的电阻连接
11	RMGU	裕量上限的电阻连接
12	IREF	基准电流输出。在该电流源输出和 GND 之间连接一个电阻, 用于设置误差放大器的基准电压。
13	COMPV	误差放大器的补偿连接。反馈光耦 LED 也被连接到该点。漏极开路输出至少提供 5mA 的吸流能力。
14	INV	误差放大器的反相输入。连接到该输入的分压器比例于电源的稳压输出。
15	VSO	远端检测放大器的输出
16	VSN	远端检测放大器的负输入。将该引脚连接至负载的负端
17	VSP	远端检测放大器的正输入。将该引脚连接至负载的正端
18	CSO	电流检测放大器的输出。用于监视输出电流
19	CSN	将该输入连接至输出检流电阻的负端。未用时接 GND。
20	CSP	将该输入连接至输出检流电阻的正端。未用时接 GND。
21	VP	内部 +4V 预稳压器的补偿引脚。外接一个至少 1 μ F 的低 ESR 旁路电容。
22	V+	IC 电源端, 以及内部 5V (MAX5058) 或 10V (MAX5059) 稳压器的电源输入。输入最高电压为 28V
23	VREG	内部电路和输出驱动器所使用的稳压 +5V (MAX5058) 或 +10V (MAX5059) 输出。必须外接一个至少 1 μ F 的旁路电容。
24	BUFIN	同步脉冲的输入。该脉冲由初级电源 IC 提供。
25	VDR	输出驱动器的电源端。连接至 5V (MAX5058) V _{REG} 或者 10V (MAX5059) V _{REG} 。
26	QREC	整流 MOSFET 的驱动器输出
27	PGND	功率地。为栅极驱动器脉冲电流返回地接点。
28	QSYNC	再循环 MOSFET 驱动器输出
—	EP	裸露焊盘。这是在芯片下侧的裸露焊盘。将该裸露焊盘连接至 GND 和大面积敷铜地层, 以帮助散热。

可并联的副边同步整流驱动器和 反馈发生器控制 IC

MAX5058/MAX5059

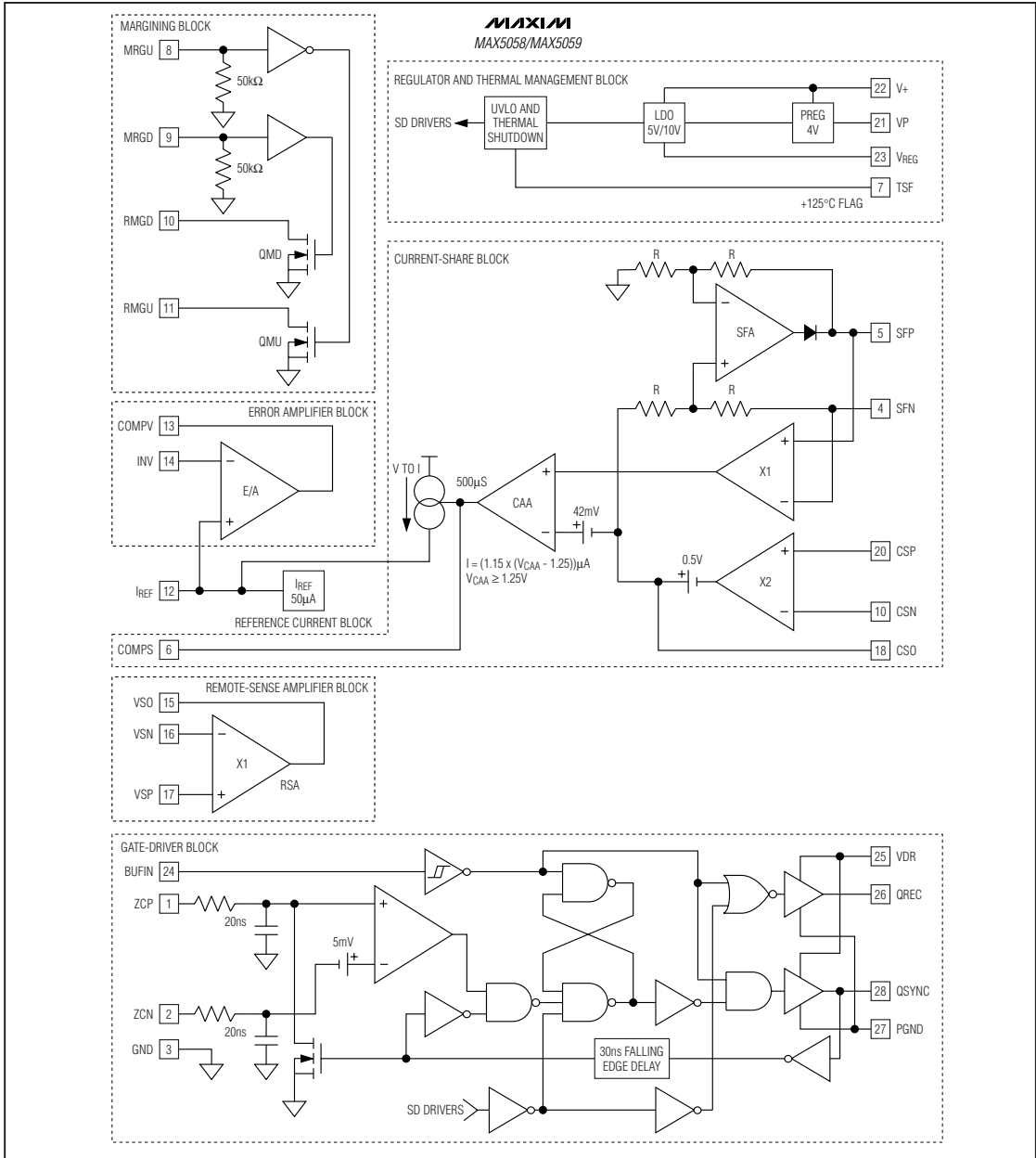


图 1. MAX5058/MAX5059 功能框图

可并联的副边同步整流驱动器和反馈发生器控制 IC

详细说明

MAX5058/MAX5059 可用于设计采用副边同步整流的高效隔离电源。这些器件通过提供与初级隔离电源变压器的功率 MOSFET 开关相同步的干净的栅极驱动信号实现副边 MOSFET 的整流。一旦副边 MOSFET 被完全增强驱动，将具有极低的导通电阻，产生的压降远低于肖特基 (Schottky) 二极管，从而得到更高的效率。通过使用超前信号 (在初级 MOSFET 导通之前)，这些器件可以避免同步整流 MOSFET 的同时导通。这样可以消除由于变压器副边短路所导致的大电流冲击。

MAX5058 具有一个可与逻辑电平 MOSFET 配合工作的 5V 内部栅极驱动电压稳压器。MAX5059 具有一个可与高栅极电压 MOSFET 配合工作的 10V 内部栅极驱动电压稳压器。

除了栅极驱动器，MAX5058/MAX5059 还有许多其它功能电路，构成完整的副边解决方案。这些电路包括：

- 稳压器和热管理
- 缓冲输入和栅极驱动器
- 基准电流源
- 误差放大器
- 裕量上下限选择电路
- 远端检测放大器
- 电流分配电路

稳压器和热管理

MAX5058/MAX5059 中的线性稳压器为内部电路供电，并提供驱动外部同步整流 MOSFET 的电源。通过在输出滤波电感之前的副线圈获取电源，简化了设计。副边峰值电压至少为输出电压的两倍，即使在 3.3V 输出电压下，也可提供峰值 7V 的电压。在将其供给 V_+ 之前，应使用二极管和电容对电压进行整流和滤波 (参见“典型应用电路”中的 D6 和 C32)。稳压器的输入为 V_+ ，输出为 V_{REG} 。将 VDR 连接至 V_{REG} ，为栅极驱动器的 QREC 和 QSYNC 供电。对于逻辑电平的 MOSFET，应使用 MAX5058。对于需要 10V 增强驱动的传统 MOSFET，应使用 MAX5059。 V_+ 输入电压范围从 +4.5V 至 +28V。为

该输入端提供足够的电流，以满足 MAX5058/MAX5059 所要求的静态供电电流以及 MOSFET 驱动器的电流。可使用下式估计所需的总电源电流：

$$I_{V+} = I_{SW} + f_{SW} \times (Q_{N3} + Q_{N4})$$

其中 I_{V+} 为必须供给 V_+ 的电流， Q_{N3} 和 Q_{N4} 为“典型应用电路”中 MOSFET N3 和 N4 的总栅极电荷。 f_{SW} 为开关频率， I_{SW} 为元件的开关电流。使用高质量的陶瓷电容旁路 V_+ 和 V_{REG} 。根据需要可使用附加电容旁路驱动器在驱动所选的 MOSFET 时产生的开关电流。稳压器输出至少外接一个 1 μ F 的陶瓷电容，以提高稳定性。

MAX5058/MAX5059 在封装底部具有一个裸露的焊盘，允许直接对地层散热。当被焊接至 1in² 的铜膜时，这些器件能够在 +70°C 环境温度下耗散 1.9W。将该裸露焊盘连接至 GND。

除了稳压器，这部分电路还包含一个热关断电路，当管芯温度超过 +160°C，该电路会关断栅极驱动器。这是不得已使用的关断机制。必须注意避免触发这种关断机制。在输出满负载电流时，以这种方式关断副边同步整流驱动器会导致电流转而流入损耗较大的外部二极管或者 MOSFET 的体二极管。在大多数情况下，由于功率损耗，这会导致整流器失效。为防止这种情况，应该利用 TSF 输出 (温度报警标志)。TSF 是一个漏极开路输出，当管芯温度超过 +125°C，但还未达到热关断所要求的 +160°C 时被触发。在 V_{REG} 和 TSF 引脚之间连接一个光电耦合器可以用于关断初级的开关，以避免灾难性的故障。

缓冲输入 (BUFIN) 和 MOSFET 驱动器

MAX5058/MAX5059 驱动 QSYNC 和 QREC 处的外部 N 沟道 MOSFET。QSYNC 输出驱动“典型应用电路”中自主工作的 MOSFET N4 栅极。QREC 输出驱动“典型应用电路”中的整流 MOSFET N3 栅极。每个栅极驱动器输出可以输出或者吸入最高 2A 峰值电流，使得 MAX5058/MAX5059 可以驱动高栅极电荷的 MOSFET。

可并联的副边同步整流驱动器和反馈发生器控制 IC

MOSFET 驱动器使用 BUFIN 输入，与初级开关同步。BUFIN 能够接受来自初级、通过高速光电耦合器或者小型隔离脉冲变压器传输的 PWM 信息。图 2 至图 6 给出了使用光电耦合器或者脉冲变压器配合两种不同类型的初级 PWM 控制器的接口电路。

为了正常工作，MAX5051、MAX5042、以及 MAX5043 可产生一个稍微超前于 (典型值为 100ns) 初级 MOSFET 实际开关的信号。当 MAX5058/MAX5059 与其他不能提供超前信号的初级控制器配合时，可能需要附加的电路。

当 BUFIN 变高时，QREC 会变高而 QSYNC 变低。当 BUFIN 变低时，QREC 会变低而 QSYNC 变高。

MAX5058/MAX5059 允许非连续导通工作，提高轻载时的效率。带有 ZCP 和 ZCN 输入端的过零比较器通过 MOSFET 源极端的检测电阻，监视流过 MOSFET 的电流。当电感电流接近于零时，将关断整流 MOSFET。实际门限可以由外部调节。“典型工作电路”介绍了使用 R31 和 R34 调节门限的方法。

BUFIN 内部钳位至 4V。如果需要，使用一个分压器，将该引脚的任何外接电压降低至 4V 以下。

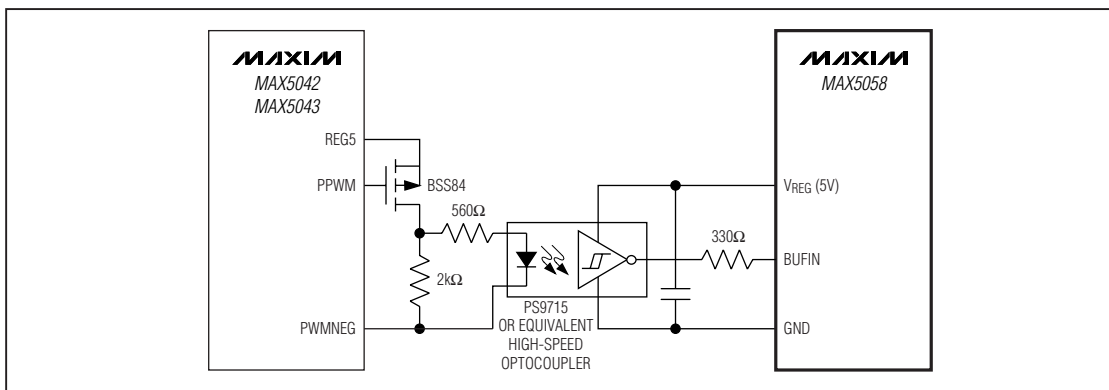


图 2. 采用高速光电耦合器的 MAX5058 与 MAX5042/MAX5043 的接口电路

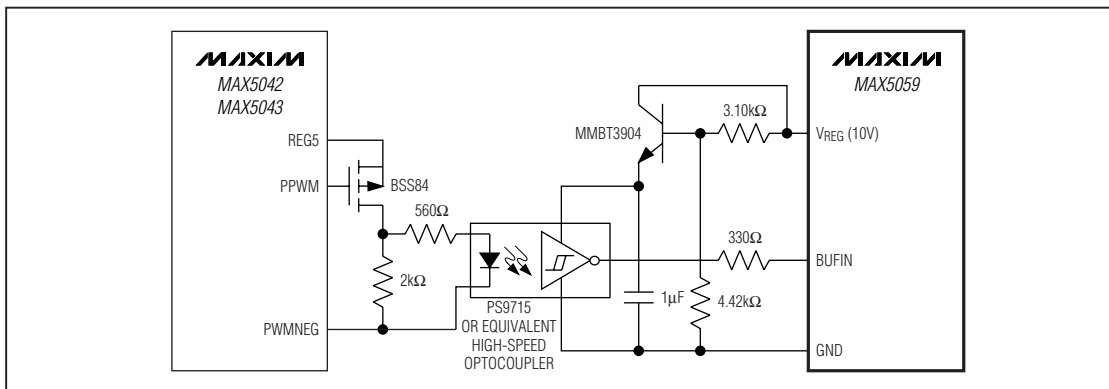


图 3. 采用高速光电耦合器的 MAX5059 与 MAX5042/MAX5043 的接口电路

可并联的副边同步整流驱动器和 反馈发生器控制 IC

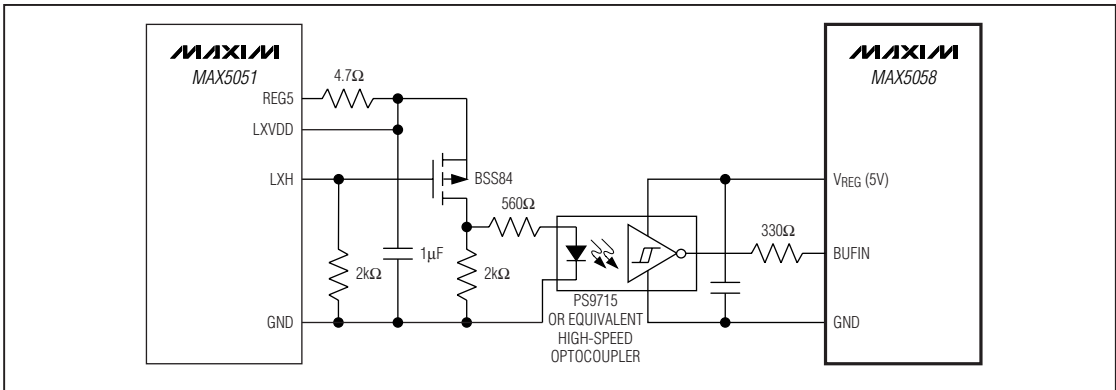


图 4. 采用高速光电耦合器的 MAX5058 与 MAX5051 的接口电路

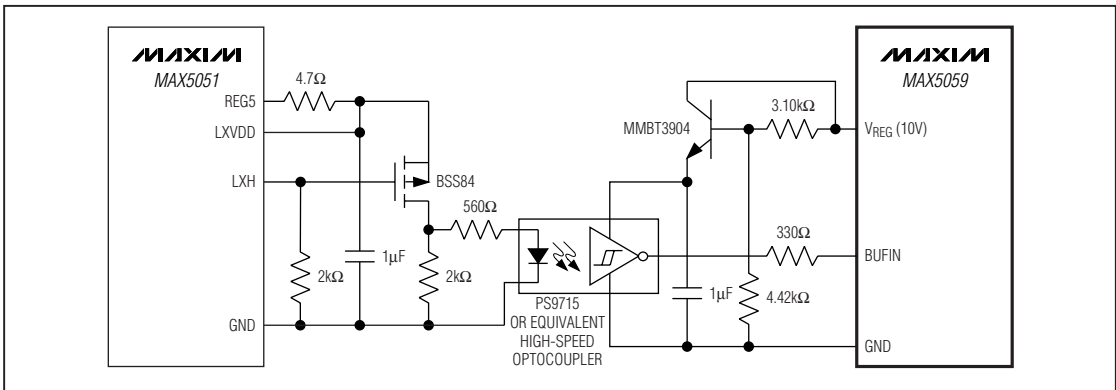


图 5. 采用高速光电耦合器的 MAX5059 与 MAX5051 的接口电路

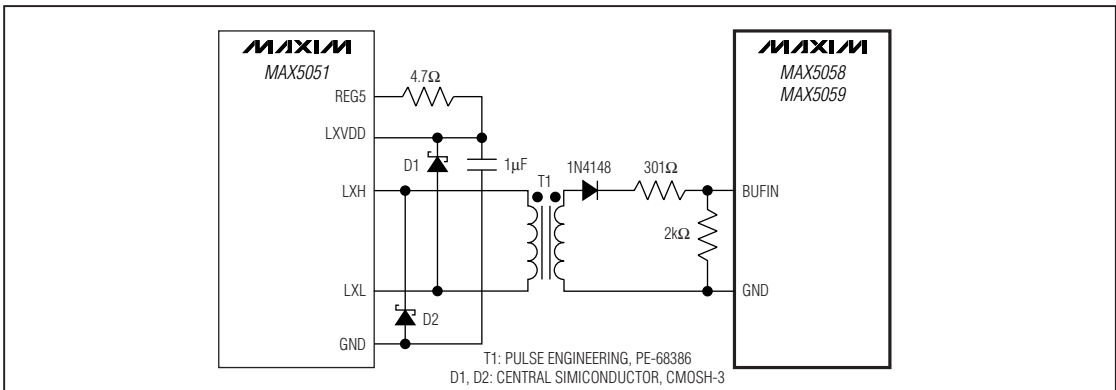


图 6. 采用脉冲变压器、与 MAX5051 的接口电路

可并联的副边同步整流驱动器和反馈发生器控制 IC

同步整流器中的反向电流防护

副边同步整流的一个好处是可以提高效率。另一个好处是允许在整个工作负载范围内保持连续的电感电流。可以得到易于补偿的稳定环路动态特性。

在某些情况下，当流过器件的电流试图从漏极流向源极时，可能需要关断整流 MOSFET。关断 MOSFET 可以在低输出电流下提高效率。当多个电源并联工作时，输出电压最高的电源具有向较低输出电压的电源输出电流的趋势。同样，关断整流 MOSFET 可以防止这种电流回流。

当允许非连续电感电流时，环路的动态特性会发生变化，需要根据情况对电路进行补偿，以实现稳定的连续和不连续工作模式。

关断整流 MOSFET 是通过使用零电流比较器 (ZCP 和 ZCN 引脚) 完成的。这个比较器可以检测整流 MOSFET 中的反向电流，通过拉低 QSYNC 来关断器件。内部锁存器可以防止在下一个周期的关断时间之前整流 MOSFET 导通。

基准电流

MAX5058/MAX5059 没有专门的基准电压发生器。取而代之的是，包含一个 1% 精度、内部校准的 $50\mu\text{A}$ 电流源。允许更为灵活地设置基准电压。有些情况下，输出电压电阻分压器 (由“典型应用电路”中的 R1 和 R2 组成) 可以被 I_{REF} 引脚上一个合适的电阻所取代。这样降低了输出分压器所造成的误差。在这个引脚上外接一个低容值的旁路电容，以消除噪声。这个电容的典型值可根据它和 R12 决定的极点来计算。这个极点必须远远超出电流分配环路的频率范围。使用低于 2.2nF 的电容。

误差放大器

MAX5058/MAX5059 集成了一个单位增益带宽为 1.3MHz 的误差放大器，其输入为 INV 和 I_{REF} ，输出为 COMPV。 I_{REF} 为同相输入端，同时也作为基准电压发生器，通过内部 $50\mu\text{A}$ 电流源和连接在 I_{REF} 与 GND 之间的外部电阻产生基准电压。INV 是反相输入端，连接至 OUT 和 GND

之间的电阻分压器的中间点。误差放大器的输出 (COMPV) 连接到光电耦合器 LED 的阴极，用于控制二极管电流，将误差信号传递至初级控制器。漏极开路输出的误差放大器简化了与反馈光电耦合器的接口。该误差放大器的使用方式和工业标准的 TL431 并联基准一样。漏极开路输出提供了增加所需额外功能的灵活性，如要求副边限流控制。不同于 TL431，MAX5058/MAX5059 内部误差放大器的输出具有 5mA 吸流、保证最高 200mV 的能力，而 TL431 和 TLV431 分别为 2.5V 和 1.24V 。

有些情况下，可以仅通过 R1 将 INV 连接到输出，以避免使用输出分压器 (R1 和 R2)。这样可消除由 R1 和 R2 偏差所造成的误差。该配置下的输出电压直接由 I_{REF} 端适当的电阻来设置。该配置方式如图 7 所示。

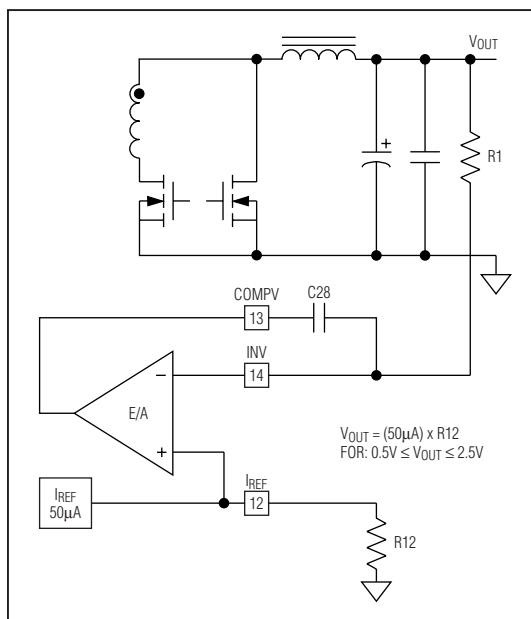


图 7. $0.5\text{V} \leq V_{\text{OUT}} \leq 2.5\text{V}$ 时的输出稳压

可并联的副边同步整流驱动器和反馈发生器控制 IC

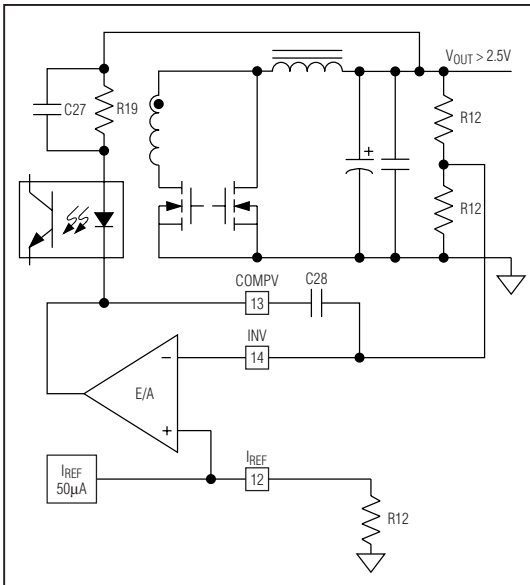


图 8. $V_{OUT} > 2.5V$ 时的光电耦合器连接

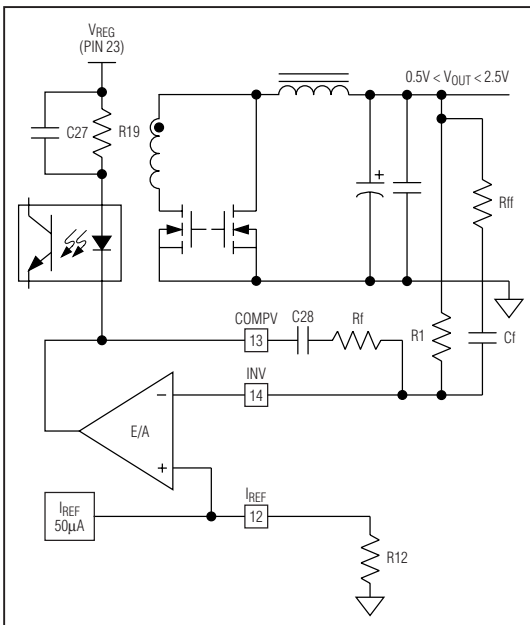


图 9. $V_{OUT} < 2.5V$ 时的光电耦合器连接

图 8 所展示的典型配置可以产生足够高的输出电压 ($V_{OUT} > 2.5V$)，以完全偏置普通的光电耦合器。在这种情况下，有两条反馈通路——一路通过误差放大器，另一路通过与输出相连的光电耦合器。当对整个反馈环路进行补偿时，必须考虑第二条反馈通路。

图 9 所示典型配置是使用光电耦合器产生低于 2.5V 的输出电压。在这种情况下，光电耦合器不可能直接和输出相连。此时只有一条反馈环路，必须根据情况设计误差放大器的反馈网络。

电压裕量

裕量选择输入 MRGU (上限) 和 MRGD (下限) 分别控制位于 RMGU 和 RMGD 的两个具有漏极开路输出的内部 MOSFET。当使用裕量选择功能时，分别从 RMGU 和 RMGD 连接上拉电阻到 I_{REF} 。MRGU 为逻辑高电平时导致 QMU 打开 (见图 1)，增大 I_{REF} 端的等效电阻，从而提高基准电压 (V_{REF})。误差放大器的反相输入 (INV) 跟踪 I_{REF} ，强迫初级控制器提高输出电压。MRGD 具有相反的作用。MRGD 为逻辑高电平时，QMD 打开，降低了 I_{REF} 端的等效电阻，从而有效地降低了 V_{REF} 。INV 会跟踪这一变化，强迫初级控制器降低输出电压。

裕量输入 MRGU 和 MRGD 通过内部 40kΩ 拉至 GND。当不使用裕量功能时，该输入端悬空，或者连接至 GND，以使 $V_{REF} = 50\mu A \times R12$ 。

输出电压设置的计算 电阻和电源裕量

依次按照下面的步骤，计算设置输出电压和电源裕量的电阻 (参见“典型应用电路”)：

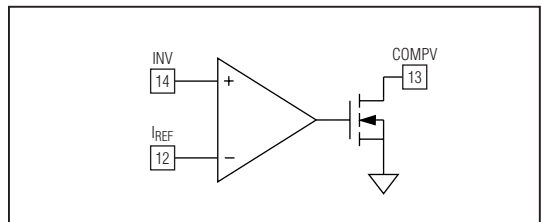


图 10. 简化的误差放大器框图

可并联的副边同步整流驱动器和 反馈发生器控制 IC

- 1) 选择并联等效电阻 R_{eq} ，以产生标称基准电压。例如， $R_{eq} = 35.4k\Omega$ ，可得 $V_{REF} = 1.77V$ 。

- 2) 选择裕量上限百分比:

$$\Delta U = 5\%$$

- 3) 计算 R_{32} :

$$R_{32} = R_{eq} \times \frac{100\% + \Delta U}{\Delta U}$$

$$R_{32} = 743.4\text{k}\Omega。 \quad \text{计算值}$$

选择 0.1% 误差范围内最接近的值。

 $R_{32} = 741\text{k}\Omega$ 。选择值

- 4) 计算 R_{12}

$$R_{12} = \frac{R_{32} \times \Delta U}{100\%}$$

$$R_{12} = 37.05\text{k}\Omega。$$
 计算值

选择 0.1% 误差范围内最接近的值。

 $R_{12} = 37\text{k}\Omega$ 。选择值

- 5) 选择裕量下限百分比:

$$\Delta D = 5\%$$

- 6) 根据选择值, 重新计算 Req :

$$R_{eq} = \frac{R_{12}R_{32}}{R_{12} + R_{32}}$$

$$R_{eq} = 35.24 \text{ k}\Omega.$$

- 7) 计算 R_{33} :

$$R_{33} = \frac{100\% \times R_{eq} \times R_{12}}{R_{12} \times (100\% + \Delta D) - 100\% \times R_{eq}}$$

$$R_{32} = 361.186k\Omega。$$
 计算值

选择0.1%误差范围内最接近的值。

 $R_{32} = 361k\Omega$ 。选择值

- 8) 根据选择值计算基准电压:

$$V_{IREF} = 50\mu A \times R_{eq}。 \quad R_{eq} \text{ 根据第6步计算}$$

$$V_{\text{IREF}} = 1.762\text{V}$$

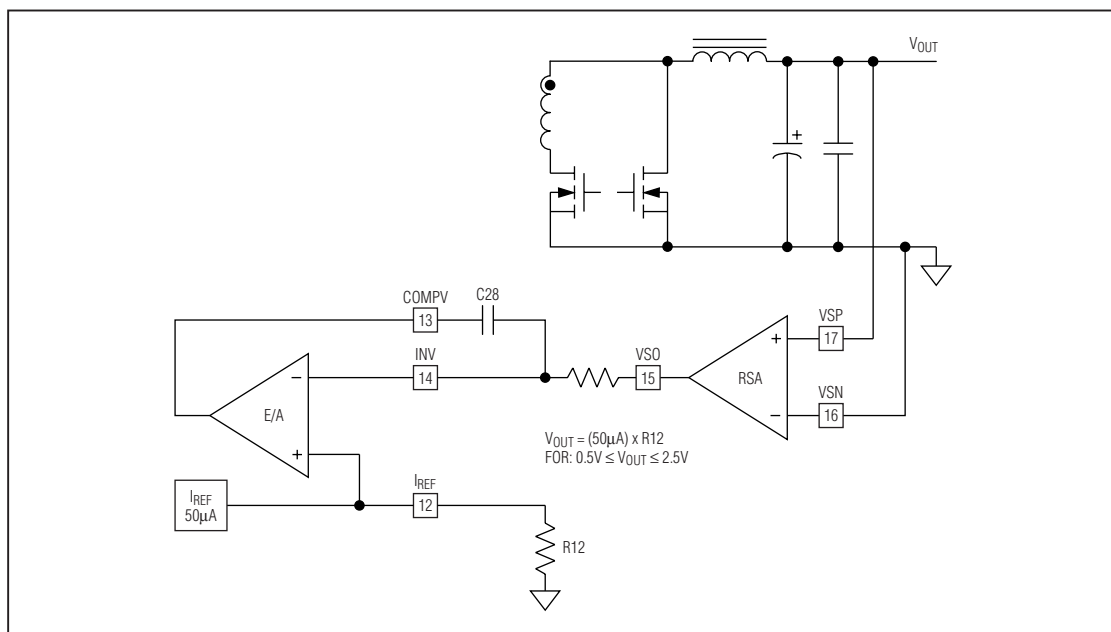


图 11. $0.5V \leq V_{OUT} \leq 2.5V$ 时的远端检测放大器连接

可并联的副边同步整流驱动器和 反馈发生器控制 IC

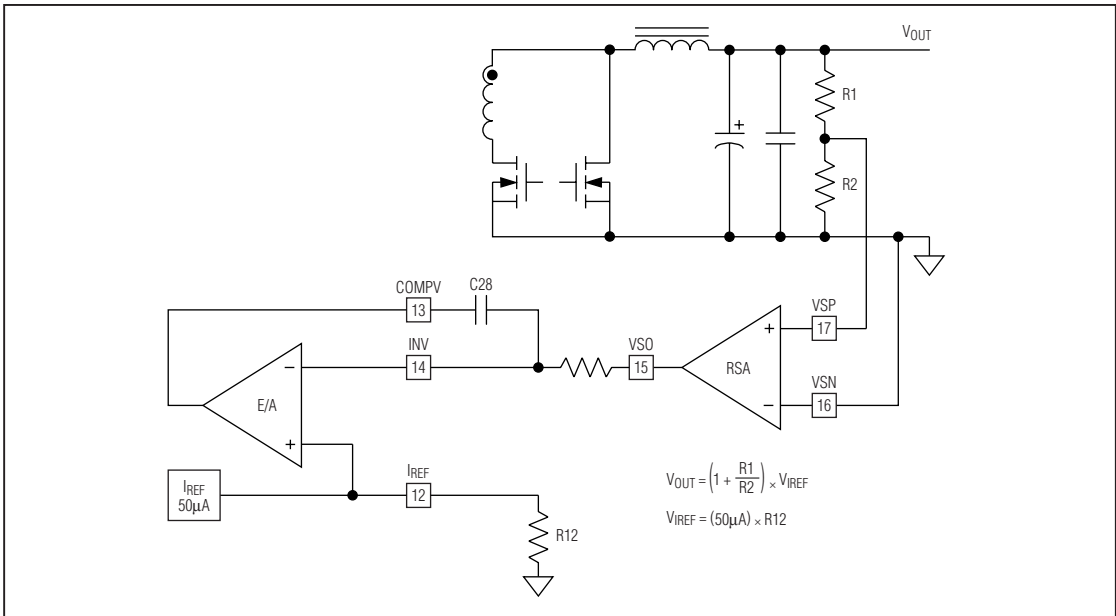


图 12. $V_{OUT} > 2.5V$ (或任何其他电压) 时的远端检测放大器连接

- 9) 选定 R_1 的值, 计算 $V_{OUT} = 3.3V$ 所需的 R_2 值:

$$R_1 = 19.1k\Omega$$

$$R_2 = \frac{V_{IREF}}{V_{OUT} - V_{IREF}} R_1$$

$$R_2 = 21.882k\Omega \quad \text{计算值}$$

选择 0.1% 误差范围最接近的值。

$$R_2 = 21.8k\Omega \quad \text{选择值}$$

当不使用电源上下限选择功能时, 用 R_{12} 代替第 8 步中的 R_{eq} , 并转至第 9 步。

远端检测放大器

远端检测放大器 (图 1 中的 RSA) 用于直接检测负载上的电压, 补偿 PC 板连线或者负载连线上的压降。远端检测放大器是一个带宽足够宽的单位增益放大器, 不会影响电压控制环路的正常工作。如果输出电压在 0.5V 和 2.5V

之间, 则可以直接检测输出电压。图 11 给出了这种配置。图 12 给出了远端检测放大器和分压器的使用方法。远端检测放大器的输入偏置电流为 $100\mu A$ 。在这种配置下, 必须使用较低阻抗的 R_1 和 R_2 , 以避免引起过大的输出电压设置误差。

电流分配

当多个电源模块为同一个负载供电时, 必须平均分配负载电流, 以达到最佳的可靠性和热耗散。MAX5058/MAX5059 包含了允许并联电源间电流分配的电路, 无须控制专用的主电路。通过将所有并联电源的电流分配总线引脚 (SFP 和 SFN) 连接在一起, 就可实现电流分配 (参见图 13), 产生一个电流强制/分配的电源总线。差分总线上的电压比例于某个电源的输出电流, 相对于其它电源而言, 该电源具有最高的输出电流。采用这种方法并联的电源数量仅受到实际因素的制约。

可并联的副边同步整流驱动器和 反馈发生器控制 IC

MAX5058/MAX5059

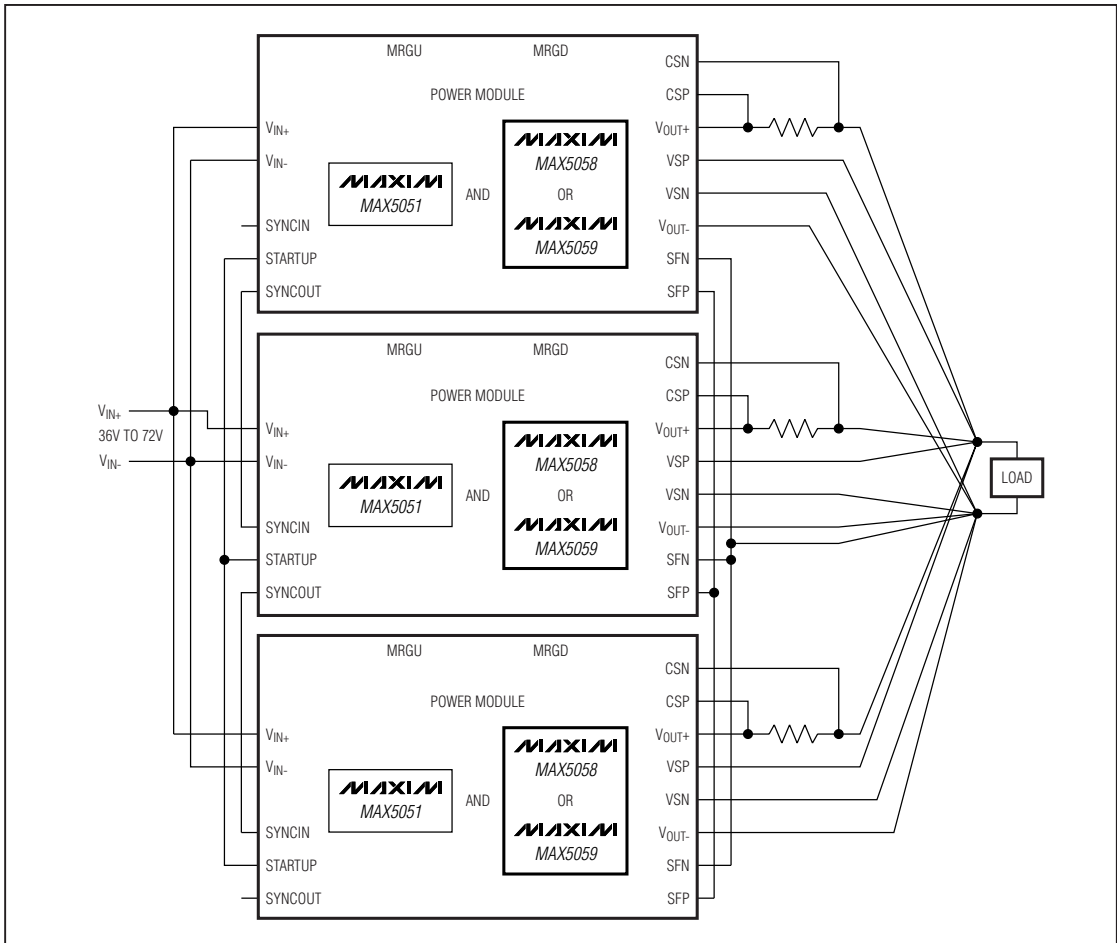


图 13. 采用电流分配的多电源并联模式

当使用 MAX5051 作为初级控制器时，可以通过并联某些引脚增加一些功能。MAX5051 允许同时关断和唤醒，以及频率同步，各个初级控制器 180 度异相工作。

电流分配环路包含以下功能块：

- 二极管“或”强制放大器，连接其它模块，并强制总线电压正比于多个模块中的最大输出电流。
- 检测放大器，用于检测分配总线电压，作用在内部电路。

- 固定增益为 20 的检流放大器，通过检流电阻测量输出电流。
- 电流调节放大器，在电流分配环路中起到误差放大器的作用。
- 电压至电流 (VtoI) 转换电路，引入少许电流至基准电流，从而提高基准电压，使电路供出更多的电流。

可并联的副边同步整流驱动器和反馈发生器控制 IC

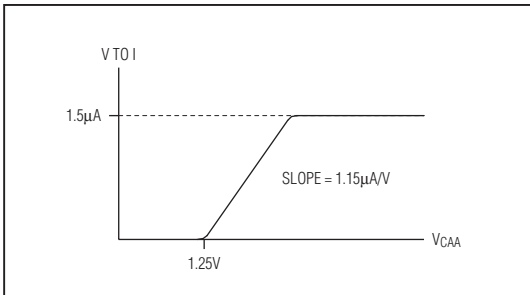


图 14. V 至 I 功能块的传输函数曲线

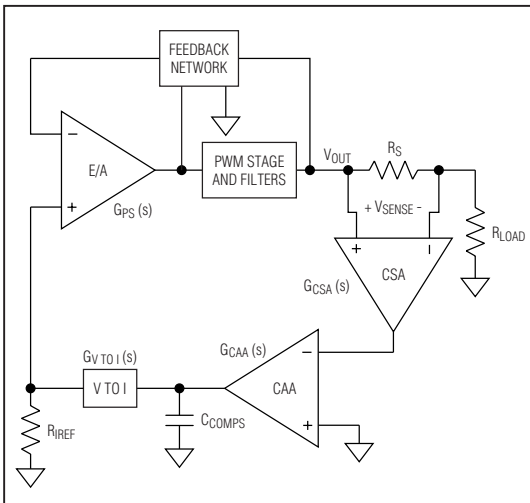


图 15. 小信号等效电流分配控制环路

转换电路的调节范围以及分配能力受到V至I转换电路所能提升的额外输出电压增量限制。典型的电压增量为+3% (如 $1.5\mu\text{A}/50\mu\text{A}$)。图 14 给出了V至I转换电路的传输函数。调节范围同样对电流分配所允许的电压减量也进行了限制。为了有效的分配电流，所有的电压降之和必须保持在3%以内，并且每个电源模块的输出至负载的连接压降必须保持相等。

电流分配的工作过程如下：

检测每部分电路的检流电阻上的电压，并且与电流分配总线上的电压进行比较。电流分配总线上的电压代表提供最大输出电流（相比于其他电路）电路的输出电流。每部分电路将其自身的电流与这一最大电流比较。如果它的电流低于最大值，电路会通过V至I转换器块增大其基准电流。这样将提高误差放大器同相输入端的基准电压。随着基准电压的升高，电路的输出电压也会升高，以增大其输出电流。这一过程会持续进行，直到电路之间的电流达到平衡。

电流调节放大器（参见图 1）在其反相输入端具有一个偏置，要求分配总线的电压在电流分配控制环路试图调节输出-负载电流平衡之前达到 40mV 。这样，电流分配调节不起作用，直到检流信号超出了 2mV (即 $42\text{mV}/20$)。

图 15 给出了简化的电流分配环路的小信号等效电路。在这个环路中，电流调节放大器表示为误差放大器。控制信号 (SFP 和 SFN 引脚之间的电压) 接至放大器的同相输入端。为了便于小信号分析，同相输入引脚接地，如图 15 所示。这是一个带宽较窄的环路。

假设电流分配环路的单位增益交越带宽 (f_{CS}) 远小于主输出稳压环路 ($f_{CS} \ll f_C$)，电流分配环路的开环增益可以表示为：

$$G_T(s) = G_{SFA}(s) \times \left(\frac{G_{CAA}(s)}{s \times C_{COMPS}} \right) \times (G_{VTOI}(s) \times R_{REF}) \\ \times G_{PS}(s) \times \frac{R_S}{R_S + R_{LOAD}}$$

其中， f_{CS} 为电流分配环路的单位增益交越频率（典型值 10Hz 至 100Hz ）， f_C 为主输出环路的单位增益交越频率， $G_{PS}(s)$ 为从误差放大器基准电压输入到输出的电源级增益 ($G_{PS} = V_{OUT}/V_{REF}$)， R_S 为检流电阻， R_{LOAD} 为负载阻抗。注意，电流分配环路带宽在 R_{LOAD} 为最小值（负载最大）时最大。

可并联的副边同步整流驱动器和反馈发生器控制 IC

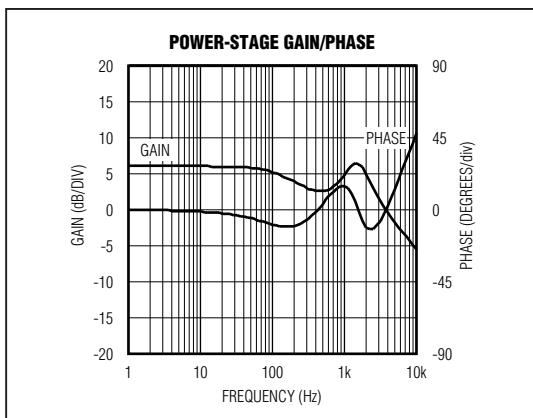


图 16. 图 18 所示的典型应用电路中从误差放大器同相输入到电源输出的理想 (具有理想的电源级和光电耦合器) 频率响应 ($G_{PS}(s)$)。

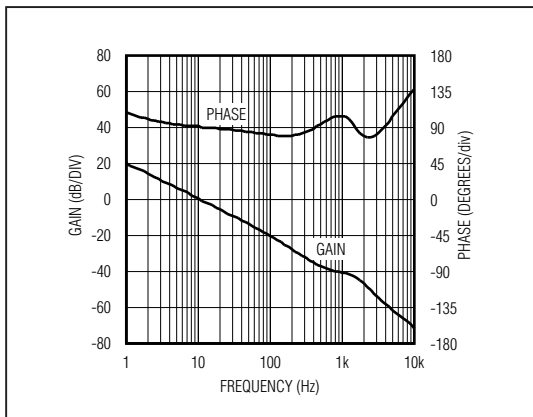


图 17. 电流分配环路的全局开环响应

图 16 给出了“典型工作电路”中从误差放大器同相输入到输出的小信号理想响应。这一响应显示电流分配环路的单位增益交越频率可以轻易地设在 10Hz 至 100Hz 之间, 同时可避免与主电压控制环路的相互作用。

对于低于 100Hz 的频率, $G_T(s)$ 可以表示为 (使用 DC 增益值作为 $G_{PS}(s)$):

$$G_T(s) = 20 \times \frac{(500\mu s)}{s \times C_{COMPS}} \times (1.15\mu A/V) \times R_{IREF} \times \frac{V_{OUT}}{V_{IREF}} \times \frac{R_S}{R_S + R_{LOAD}}$$

设 $|GT| = 1$, 并求解 C_{COMPS} 得到:

$$C_{COMPS} = \frac{(36.61\mu F \times Hz/V) \times R_S \times V_{OUT}}{f_{CS} \times (R_S + R_{LOAD})}$$

电流分配环路使用 COMPS 和 GND 之间的电容进行补偿。这会产生一个主极点, 致使电流分配环路增益以单极点滚降 (20dB/10 倍频) 通过 0dB。

当 $R_{LOAD} \gg R_S$ 时, 上式可以进一步简化:

$$C_{COMPS} = \frac{(36.61\mu F \times Hz/V) \times R_S \times V_{OUT}}{f_{CS} \times R_{LOAD}}$$

例如:

$$R_S = 2m\Omega$$

$$V_{OUT} = 3.3V$$

$$f_{CS} = 10Hz$$

$$R_{LOAD} = 0.22\Omega$$

$$C_{COMPS} = \frac{(36.61\mu F \times Hz/V) \times (0.002\Omega) \times (3.3V)}{(10Hz) \times (0.22\Omega)} \approx 0.11\mu F$$

所产生的电流分配环路全局开环响应如图 17 所示。

应用信息

48V 隔离输入电源

图 18 所示为一个完整的同步整流隔离电源设计, 具有 +36V 至 +75V 电信输入电压范围。该设计使用 MAX5051 作为初级控制器, MAX5058 作为副边同步整流驱动器。图 19 至 24 为这个电源设计的一些性能。这种电源能够经受输出端的持续短路。完全组装, 并经过测试的评估板 MAX5058EVKIT 正是采用该电路。

可并联的副边同步整流驱动器和 反馈发生器控制 IC

典型应用电路

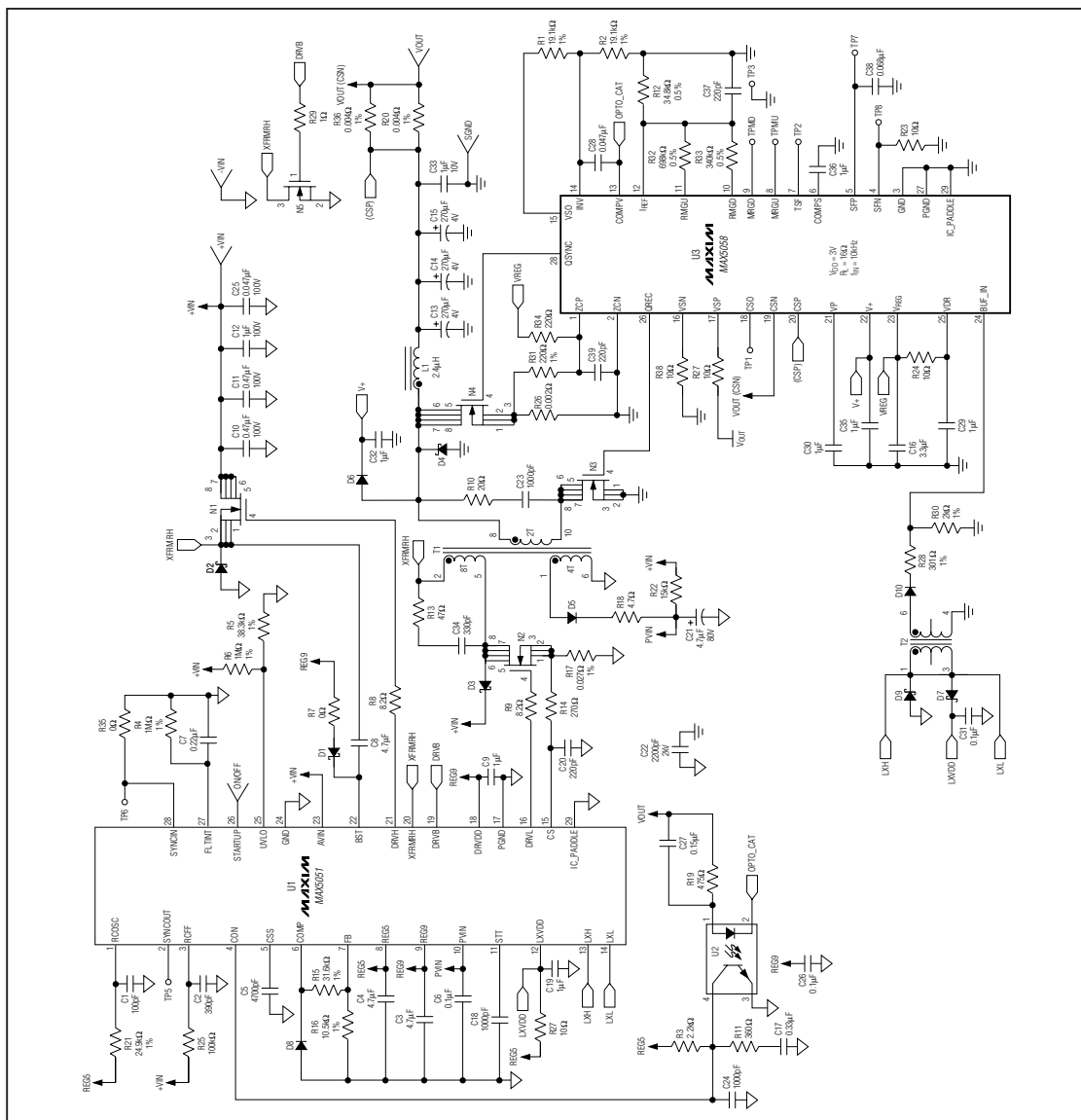


图 18. +48V 输入、3.3V/15A 输出的同步整流隔离电源原理图

可并联的副边同步整流驱动器和 反馈发生器控制 IC

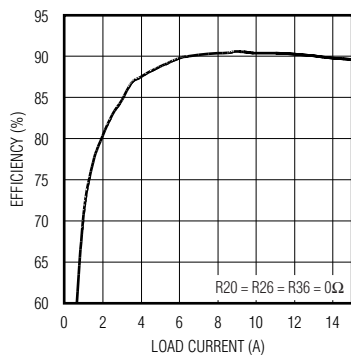


图 19. 3.3V 额定输出时的效率与负载电流 (48V 标称输入电压)

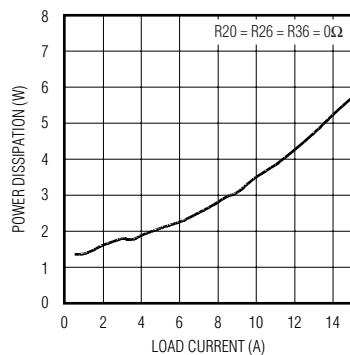


图 20. 3.3V 额定输出时的功耗与负载电流 (48V 标称输入电压)

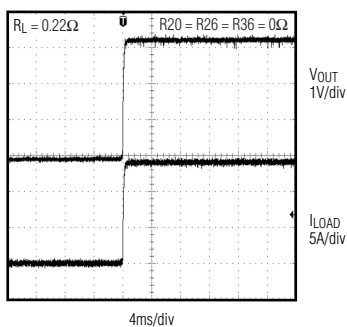


图 21. 满负载 (电阻负载) V_{OUT} 时的瞬间闭合

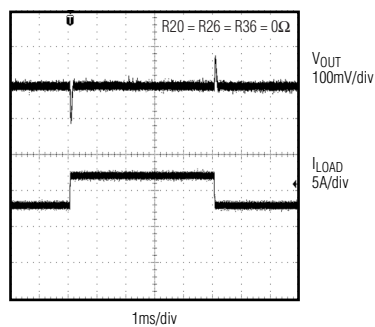


图 22. 负载电流阶跃变化时的输出电压响应 (I_{LOAD} 由 50% 最大值到 75% 最大值)

可并联的副边同步整流驱动器和 反馈发生器控制 IC

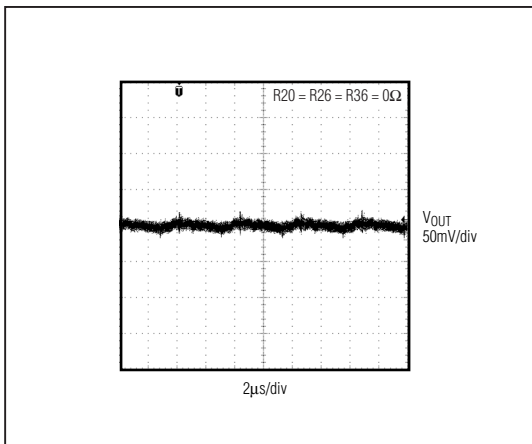


图 23. +48V 标称输入和满负载电流下的输出电压纹波
(示波器带宽 = 20MHz)

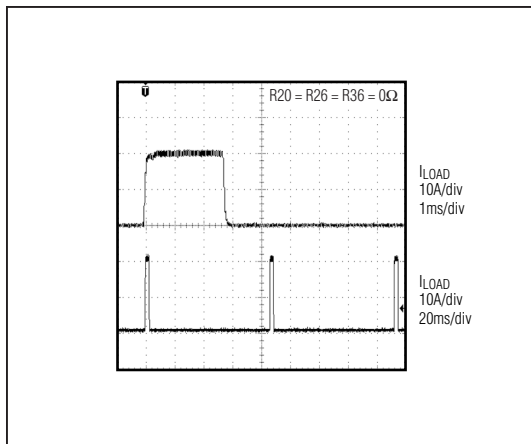
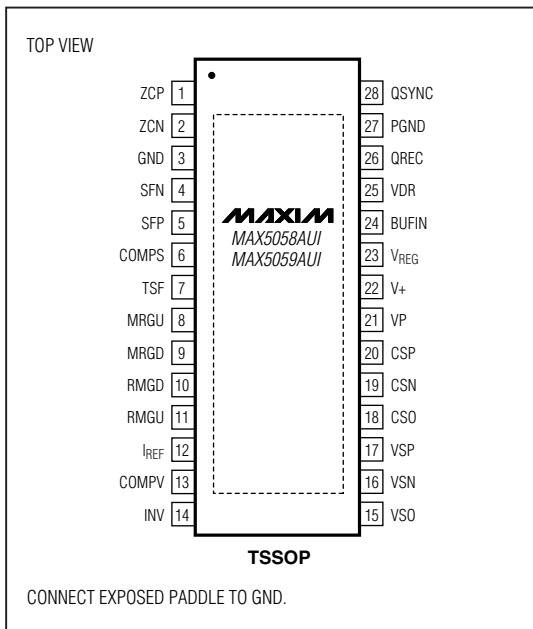


图 24. 当转换器尝试接通 50mΩ 短路时, 负载电流 (10A/格)
与时间的函数关系

引脚配置



芯片信息

TRANSISTOR COUNT: 1762
PROCESS: BiCMOS

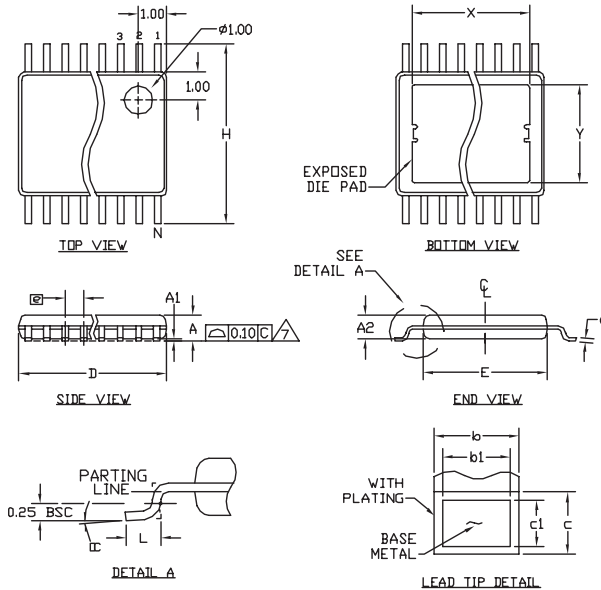
可并联的副边同步整流驱动器和 反馈发生器控制 IC

封装信息

(本资料中的封装图可能与最新的规格不同。欲获取最新的封装外形信息，请访问 www.maxim-integrated.com/packages。)

MAX5058/MAX5059

TSSOP 4.4mm BODY EPS



	COMMON DIMENSIONS			
	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	—	1.10	—	0.043
A1	0.05	0.15	0.002	0.006
A2	0.85	0.95	0.33	0.037
b	0.19	0.30	0.007	0.012
b1	0.19	0.25	0.007	0.010
c	0.090	0.20	0.004	0.008
c1	0.090	0.135	0.004	0.0053
D	SEE VARIATIONS		SEE VARIATIONS	
E	4.30	4.50	0.169	0.177
e	0.65 BSC		0.026 BSC	
H	6.25	6.50	0.246	0.256
L	0.50	0.70	0.020	0.028
N	SEE VARIATIONS		SEE VARIATIONS	
Y	2.85	3.15	0.112	0.124
α	0°	8°	0°	8°

JEDEC			VARIATIONS			
			MILLIMETERS		INCHES	
MO-153	N		MIN.	MAX.	MIN.	MAX.
ABT-1	14	D	4.90	5.10	0.193	0.201
		X	2.95	3.25	0.116	0.128
ABT	16	D	4.90	5.10	0.193	0.201
		X	2.85	3.15	0.112	0.124
ACT	20	D	6.40	6.60	0.252	0.260
		X	4.00	4.34	0.157	0.171
AET	28	D	9.60	9.80	0.378	0.386
		X	5.35	5.65	0.211	0.222

- NOTES:
1. DIMENSIONS D AND E DO NOT INCLUDE FLASH.
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15mm PER SIDE.
 3. CONTROLLING DIMENSION: MILLIMETERS.
 4. MEETS JEDEC OUTLINE MO-153. SEE JEDEC VARIATIONS TABLE.
 5. "N" REFERS TO NUMBER OF LEADS.
 6. EXPOSED PAD FLUSH WITH BOTTOM OF PACKAGE WITHIN .002".
- THE LEAD TIPS MUST LIE WITHIN A SPECIFIED ZONE. THIS TOLERANCE ZONE IS DEFINED BY TWO PARALLEL PLANES. ONE PLANE IS THE SEATING PLANE, DATUM (C-C); THE OTHER PLANE IS AT THE SPECIFIED DISTANCE FROM (C-C) IN THE DIRECTION INDICATED.

PROPRIETARY INFORMATION TITLE: PACKAGE OUTLINE, TSSOP, 4.40 MM BODY EXPOSED PAD	
APPROVAL	DOCUMENT CONTROL NO. 21-0108
REV. C	1/1

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 25