

可提供评估板



双通道、可组合的QPWM图形核控制器，用于笔记本电脑

MAX17007/MAX17008

概述

MAX17007/MAX17008是双通道Quick-PWM™降压控制器，为电池供电系统提供通用电源。双通道开关电源(SMPS)还可组合工作在两相单输出模式。固定导通时间Quick-PWM工作模式提供快速负载瞬态响应，轻松实现宽输入/输出(I/O)电压比条件下的稳压，同时保持相对固定的开关频率。通过外部电阻可以分别调节开关频率，调节范围200kHz至600kHz。差分输出电流检测架构允许利用检流电阻实现高精度限流，或利用电感的等效直流电阻(DCR)实现低功耗无损检测，同时保持0.7%的输出精度。过压(MAX17007)、欠压保护以及用户可选的精确限流(15mV、30mV、45mV和60mV)可确保系统可靠工作。

SMPS输出工作在跳频模式或超声模式，以提高轻载效率。超声模式工作在跳脉冲模式下，同时保持了25kHz的最小开关频率，可消除音频噪声。

通过改变REFIN1引脚的电压动态调节SMPS1的输出电压。该器件包括0.5%精度的基准，用于设置REFIN1电压。外部5V偏置电源为内部电路及其栅极驱动器供电。

独立的通/断控制具有精确的逻辑门限，配合独立的电源就绪漏极开路输出可提供灵活的系统配置。为了抑制启动时的浪涌电流，SMPS1的CSL1内部电压以1.3mV/μs的斜率从零缓慢上升至最终电压，SMPS2的FB2内部电压则以0.65mV/μs的斜率从零缓慢上升至最终电压。为了避免在断电时输出电压跌至地电位以下，内部电压以各自相同的斜率从稳压值缓慢跌落至零。内部集成自举开关省去了所需的外部自举二极管。

MAX17007/MAX17008采用节省空间的28引脚、4mm x 4mm薄型QFN封装，底部带裸焊盘。

应用

笔记本电脑 5V与3.3V电源
低功耗I/O电源 2节至4节Li+电池供电设备
GPU核电源

特性

- ◆ 具有快速瞬态响应的双通道Quick-PWM
- ◆ 自动动态检测REFIN1和PGOOD1/故障屏蔽
- ◆ 固定和可调输出电压
 - 在整个电源电压和负载变化范围内，输出精度保持在0.7%
 - OUT1: 0至2V动态输出或预设1.05V
 - OUT2: 0.7V至2V或预设1.5V
- ◆ 电阻可编程开关频率
- ◆ 集成BST开关
- ◆ 差分电流检测输入
 - 低成本DCR检测或精确的电流检测电阻
 - 内部电流检测补偿
- ◆ 可组合的工作模式支持大电流动态输出
- ◆ 可选择强制PWM、跳脉冲或超声工作模式
- ◆ 最大额定输入电压26V
- ◆ 独立的使能输入
- ◆ 独立的电源就绪输出
- ◆ 过压保护(MAX17007)
- ◆ 欠压/热保护
- ◆ 电压软启动和软关断

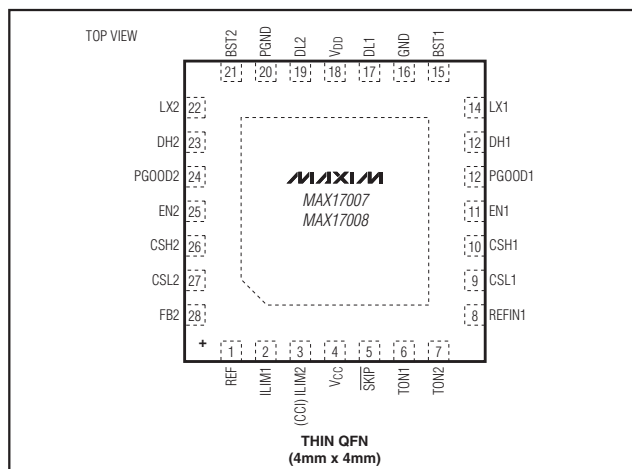
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX17007GTI+	-40°C to +105°C	28 Thin QFN
MAX17008GTI+*	-40°C to +105°C	28 Thin QFN

+表示无铅封装。

*未来产品——供货信息请与工厂联系。

引脚配置



Quick-PWM是Maxim Integrated Products, Inc.的商标。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

ABSOLUTE MAXIMUM RATINGS

BST1, BST2 to GND-0.3V to +34V
 BST1, BST2 to V_{DD}.....-0.3V to +28V
 TON1, TON2 to GND.....-0.3V to +28V
 V_{DD} to GND-0.3V to +6V
 V_{DD} to V_{CC}-0.3V to +0.3V
 LX1 to BST1-6V to +0.3V
 LX2 to BST2-6V to +0.3V
 DH1 to LX1-0.3V to (V_{BST1} + 0.3V)
 DH2 to LX2-0.3V to (V_{BST2} + 0.3V)
 ILIM1, ILIM2, REF to GND.....-0.3V to (V_{CC} + 0.3V)
 CSH1, CSH2, CSL1, CSL2, FB2, REFIN1 to GND.....-0.3V to +6V
 EN1, EN2, $\overline{\text{SKIP}}$, PGOOD1, PGOOD2 to GND.....-0.3V to +6V

DL1 to GND-0.3V to (V_{DD} + 0.3V)
 DL2 to PGND.....-0.3V to (V_{DD} + 0.3V)
 PGND to GND-0.3V to + 0.3V
 REF Short Circuit to GNDContinuous
 Continuous Power Dissipation (T_A = +70°C)
 28-Pin TQFN T2844-1
 (derate 20.8mW/°C above +70°C)1667mW
 Extended Operating Temperature Range-40°C to +105°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 12V, V_{DD} = V_{CC} = EN1 = EN2 = 5V, V_{REFIN1} = 2V, $\overline{\text{SKIP}}$ = GND, T_A = 0 to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
PWM CONTROLLER							
Input Voltage Range	V _{IN}			4.5		26	V
Quiescent Supply Current (V _{DD} , V _{CC})	I _{DD} + I _{CC}	Output forced above regulation voltage, EN1 = EN2 = 5V			1.7	2.5	mA
Shutdown Supply Current (V _{DD} , V _{CC})	I _{SHDN}	EN1 = EN2 = GND, T _A = +25°C			0.1	5	μA
On-Time (Note 1)	t _{ON1} , t _{ON2}	V _{IN} = 12V, V _{CSL1} = V _{CSL2} = V _{CC} = 1.2V, separate or combined mode	R _{TON1} = R _{TON2} = 97.5kΩ (600kHz)	142 (-15%)	174	194 (+15%)	ns
			R _{TON1} = R _{TON2} = 200kΩ (300kHz)	305 (-10%)	336	368 (+10%)	
			R _{TON1} = R _{TON2} = 302.5kΩ (200kHz)	425 (-15%)	500	575 (+15%)	
Minimum Off-Time	t _{OFF(MIN)}	(Note 1)			250	330	ns
TON1, TON2, Shutdown Supply Current	I _{TON1} , I _{TON2}	EN1 = EN2 = GND, V _{TON1} = V _{TON2} = 26V, V _{DD} = 0V or 5V, T _A = +25°C			0.01	1	μA
REFIN1 Voltage Range	V _{REFIN1}	(Note 2)		0		V _{REF}	V
FB2 Regulation Voltage	V _{FB2}	Adjustable mode			0.7		V
FB2 Input Voltage Range		Preset mode		1.7		2.3	V
FB2 Combined-Mode Threshold		Combined mode		3.8	V _{CC} - 1V	V _{CC} - 0.4	V
REFIN1 Dual Mode™ Switchover Threshold				3.8	V _{CC} - 1V	V _{CC} - 0.4	V
REFIN1, FB2 Bias Current	I _{REFIN1} , I _{FB2}	REFIN1 = 0.5V to 2V; V _{FB2} = 0.7V, T _A = +25°C		-0.1		+0.1	μA
SMPS1 Voltage Accuracy	V _{CSL1}	Measured at CSL1, REFIN1 = V _{CC} , V _{IN} = 2V to 26V, $\overline{\text{SKIP}}$ = V _{CC} (Note 2)		1.043	1.05	1.057	V
SMPS2 Voltage Accuracy	V _{CSL2}	Measured at CSL2, FB2 = REF, V _{IN} = 2V to 26V, $\overline{\text{SKIP}}$ = V _{CC} (Note 2)		1.489	1.5	1.511	V

Dual Mode是Maxim Integrated Products, Inc.的商标。

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

MAX17007/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0 \text{ to } +85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Load Regulation Error		$I_{LOAD} = 0 \text{ to } 3A$, $\overline{SKIP} = V_{CC}$ (Note 3)		0.1		%
Line Regulation Error		$V_{DD} = 4.5V \text{ to } 5.5V$, $V_{IN} = 4.5V \text{ to } 26V$ (Note 3)		0.25		%
CSL1 Soft-Start/-Stop Slew Rate	SR _{SS1}	Rising/falling edge on EN1		1.25		mV/ μs
FB2 Soft-Start/-Stop Slew Rate	SR _{SS2}	Rising/falling edge on EN2		0.63		mV/ μs
Dynamic REFIN1 Slew Rate	SR _{DYN}	Rising edge on REFIN1		11.4		mV/ μs
INTERNAL REFERENCE						
Reference Voltage	V _{REF}	$V_{DD} = 4.5V \text{ to } 5.5V$	1.990	2.000	2.010	V
Reference Lockout Voltage	V _{REF(UVLO)}	Rising edge, hysteresis = 230mV		1.8		V
Reference Load Regulation		$I_{REF} = -10\mu A \text{ to } +100\mu A$	1.980		2.015	mV
FAULT DETECTION						
SMPS1 Overvoltage Trip Threshold and PGOOD1 Upper Threshold	V _{OVP1} , V _{PG1_H}	With respect to the internal target voltage (error comparator threshold); rising edge; hysteresis = 50mV	260	300	340	mV
		Dynamic transition		V _{REF} + 0.30		V
		Minimum OVP threshold		0.7		V
SMPS2 Adjustable Mode Overvoltage Trip Threshold and PGOOD2 Upper Threshold	V _{OVP2} , V _{PG2_H}	With respect to the internal target voltage 0.7V (error comparator threshold); hysteresis = 50mV	120	150	180	mV
Output Overvoltage Fault Propagation Delay	t _{OVP}	CSL1/FB2 forced 25mV above trip threshold		5		μs
SMPS1 Undervoltage Protection Trip Threshold and Lower PGOOD1 Threshold	V _{UVP1} , V _{PG1_L}	With respect to the internal target voltage (error comparator threshold); falling edge; hysteresis = 50mV	-240	-200	-160	mV
SMPS2 Undervoltage Protection Trip Threshold and Lower PGOOD2 Threshold	V _{UVP2} , V _{PG2_L}	With respect to the internal target voltage 0.7V (error comparator threshold); falling edge; hysteresis = 50mV	-130	-100	-70	mV
Output Undervoltage Fault Propagation Delay	t _{UVP}	CSL1/FB2 forced 25mV below trip threshold	110	205	310	μs
PGOOD_ Propagation Delay	t _{PGOOD}	UVP falling edge, 25mV overdrive		5		μs
		OVP rising edge, 25mV overdrive		5		
		Startup delay from regulation	100	200	300	
PGOOD_ Output Low Voltage		$I_{SINK} = 3mA$			0.4	V
PGOOD_ Leakage Current	I _{PGOOD}	CSL1 = REFIN1, FB2 = 0.7V (PGOOD_ high impedance), PGOOD_ forced to 5V, $T_A = +25^\circ\text{C}$			1	μA
Dynamic REFIN1 Transition Fault-Blanking Threshold		Fault blanking initiated; REFIN1 deviation from the internal target voltage (error comparator threshold); hysteresis = 10mV		± 50		mV
Thermal-Shutdown Threshold	T _{SHDN}	Hysteresis = 15°C (Note 3)		160		$^\circ\text{C}$
V _{CC} Undervoltage Lockout Threshold	V _{UVLO(VCC)}	Rising edge, PWM disabled below this level, hysteresis = 100mV	3.95	4.20	4.45	V

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
CURRENT LIMIT							
Current-Sense Input Range		CSH1, CSH2		0		2.3	V
		CSL1, CSL2		0		2.3	
Current-Sense Input (CSH_) Leakage Current		CSH_ = GND or V _{CC} , T _A = +25°C		-0.2		+0.2	μA
Current-Sense Input (CSL_) Leakage Current		CSL_ = CSL_ = 2V, T _A = +25°C				1	μA
Current-Limit Threshold (Fixed)	V _{CSLIMIT_}	V _{CSH_} - V _{CSL_}	T _A = +25°C	28	30	32	mV
		ILIM1 = ILIM2 = REF	T _A = 0°C to +85°C	27	30	33	
		V _{CSH_} - V _{CSL_} , ILIM1 = ILIM2 = V _{CC}		56	60	64	
		V _{CSH_} - V _{CSL_} , ILIM1 = ILIM2 = OPEN		42	45	48	
		V _{CSH_} - V _{CSL_} , ILIM1 = ILIM2 = GND		13	15	17	
Current-Limit Threshold (Negative)	V _{NEG}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = V _{CC}		-1.2 x V _{CSLIMIT_}			mV
Current-Limit Threshold (Zero Crossing)	V _{ZX}	V _{CSH_} - V _{CSL_} , $\overline{SKIP}$ = GND or OPEN; ILIM1 = ILIM2 = REF		1			mV
Ultrasonic Frequency		$\overline{SKIP}$ = OPEN (3.3V); V _{CSL1} = V _{REFIN1} + 50mV; V _{CSL2} = V _{FB2} + 50mV		20	kHz		
Ultrasonic Current-Limit Threshold		$\overline{SKIP}$ = OPEN (3.3V)	V _{CSL1} = V _{REF1} + 50mV	22	33	46	mV
			V _{CSL2} = V _{FB2} + 50mV	18	30	46	
Current-Balance Amplifier (GMI) Offset		[V(CSH1,CSL1) - V(CSH2,CSL2)] at I _{CCI} = 0		-3	+3		
Current-Balance Amplifier (GMI) Transconductance		ΔI _{CCI} / Δ[V(CSH1,CSL1) - V(CSH2,CSL2)]; V _{CC1} = V _{CSL1} = V _{CSL2} = 0.5V to 2V, and V(CSH_,CSL_) = -60.0mV to +60.0mV, ILIM1 = GND		180			μS
GATE DRIVERS							
DH1, DH2 Gate Driver On-Resistance	R _{ON(DH)}	BST_ - LX_ forced to 5V	Low state (pulldown)	1.7			Ω
			High state (pullup)	1.7			
DL1, DL2 Gate Driver On-Resistance	R _{ON(DL)}	High state (pullup)		1.3			Ω
		Low state (pulldown)		0.6			
DH1, DH2 Gate Driver Source/Sink Current	I _{DH}	DH_ forced to 2.5V, BST_ - LX_ forced to 5V		1.2			A
DL1, DL2 Gate Driver Source Current	I _{DL(SOURCE)}	DL_ forced to 2.5V		1			A
DL1, DL2 Gate Driver Sink Current	I _{DL(SINK)}	DL_ forced to 2.5V		2.4			A
Driver Propagation Delay		DH_ low to DL high		10	25	40	ns
		DL_ low to DH high		15	30	45	

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

MAX17007/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DL_ Transition Time		DL_ falling, $C_{DL} = 3nF$	10	20		ns
		DL_ rising, $C_{DL} = 3nF$	10	20		
DH_ Transition Time		DH_ falling, $C_{DH} = 3nF$	10	20		ns
		DH_ rising, $C_{DH} = 3nF$	10	20		
Internal BST_ Switch On-Resistance	$R_{BST_}$	$I_{BST_} = 10mA$, $V_{DD} = 5V$		6.5	11.0	Ω
LX_, BST_ Leakage Current		$V_{BST_} = V_{LX_} = 26V$, $T_A = +25^\circ C$			5	μA
INPUTS AND OUTPUTS						
EN1, EN2 Logic-Input Threshold		EN1, EN2 rising edge, hysteresis = 300mV/600mV (min/max)	1.20	1.70	2.20	V
Logic-Input Current		EN1, EN2, $T_A = +25^\circ C$	-0.5		+0.5	μA
Quad-Level Input-Logic Levels		$\overline{SKIP}$, ILIM1, ILIM2	High (5V)		$V_{CC} - 0.4$	V
			Open (3.3V)		3.0	
			Ref (2.0V)		1.7	
			Low (GND)		0.4	
Quad-Level Logic-Input Current		$\overline{SKIP}$, ILIM1, ILIM2 forced to GND or V_{CC} , $T_A = +25^\circ C$	-2		+2	μA

ELECTRICAL CHARACTERISTICS

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^\circ C$ to $+105^\circ C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range	V _{IN}			4.5	26	V
Quiescent Supply Current (V _{DD} , V _{CC})	I _{DD} + I _{CC}	Output forced above regulation voltage, EN1 = EN2 = 5V		2.5		mA
On-Time (Note 1)	t _{ON1} , t _{ON2}	V _{IN} = 12V, V _{CSL1} = V _{CSL2} = V _{CC1} = 1.2V, separate or combined mode	R _{TON1} = R _{TON2} = 97.5kΩ (600kHz)	142	194	ns
			R _{TON1} = R _{TON2} = 200kΩ (300kHz)	305	368	
			R _{TON1} = R _{TON2} = 302.5kΩ (200kHz)	425	575	
Minimum Off-Time	t _{OFF(MIN)}	(Note 1)		330		ns
REFIN1 Voltage Range	V _{REFIN1}			0	V _{REF}	V
FB2 Input Voltage Range		Preset mode		1.7	2.3	V
FB2 Combined-Mode Threshold		Combined mode		3.75	V _{CC} - 0.4	V
REFIN, FB2 Bias Current	I _{REFIN1} , I _{FB2}			-0.1	+0.1	μA

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+105^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
REFIN1 Dual-Mode Switchover Threshold			3.75	V _{CC} - 0.4	V	
SMPS1 Voltage Accuracy	V _{CSL1}	Measured at CSL1, REFIN1 = V _{CC} ; V _{IN} = 2V to 26V, $\overline{SKIP}$ = V _{CC} (Note 2)	1.039	1.061	V	
SMPS2 Voltage Accuracy	V _{CSL2}	Measured at CSL2, FB2 = REF; V _{IN} = 2V to 26V, $\overline{SKIP}$ = V _{CC} (Note 2)	1.485	1.515	V	
INTERNAL REFERENCE						
Reference Voltage	V _{REF}	V _{DD} = 4.5V to 5.5V	1.985	2.015	V	
FAULT DETECTION						
SMPS1 Overvoltage Trip Threshold and PGOOD1 Upper Threshold	V _{OVP1} , V _{PG1_H}	With respect to the internal target voltage (error comparator threshold); rising edge; hysteresis = 50mV	260	340	mV	
SMPS2 Overvoltage Trip Threshold and PGOOD2 Upper Threshold	V _{OVP2} , V _{PG2_H}	With respect to the internal target voltage 0.7V (error comparator threshold); hysteresis = 50mV	120	180	mV	
SMPS1 Undervoltage Protection Trip Threshold and Lower PGOOD1 Threshold	V _{UVP1} , V _{PG1_L}	With respect to the internal target voltage (error comparator threshold) falling edge; hysteresis = 50mV	-240	-160	mV	
SMPS2 Undervoltage Protection Trip Threshold and Lower PGOOD2 Threshold	V _{UVP2} , V _{PG2_L}	With respect to the internal target voltage 0.7V (error comparator threshold) falling edge; hysteresis = 50mV	-130	-70	mV	
Output Undervoltage Fault Propagation Delay	t _{UVP}	REFIN1/FB2 forced 25mV below trip threshold	80	320	μs	
PGOOD_ Propagation Delay	t _{PGOOD}	Startup delay from regulation	80	320	μs	
PGOOD_ Output Low Voltage		I _{SINK} = 3mA		0.4	V	
V _{CC} Undervoltage Lockout Threshold	V _{UVLO(VCC)}	Rising edge, PWM disabled below this level; hysteresis = 100mV	3.8	4.45	V	
CURRENT LIMIT						
Current-Sense Input Range		CSH1, CSH2	0	2.3	V	
		CSL1, CSL2	0	2.3		
Current-Limit Threshold (Fixed)	V _{CSLIMT}	V _{CSH_} - V _{CSL_} , ILIM1 = ILIM2 = REF	27	33	mV	
Ultrasonic Frequency		$\overline{SKIP}$ = OPEN (3.3V); V _{CSL1} = V _{REFIN1} + 50mV; V _{CSL2} = V _{FB2} + 50mV	18		kHz	
Ultrasonic Current-Limit Threshold		$\overline{SKIP}$ = OPEN (3.3V)	V _{CSL1} = V _{REF1} + 50mV	22	46	mV
			V _{CSL2} = V _{FB2} + 50mV	18	46	
Current-Balance Amplifier (GMI) Offset		[V(CSH1,CSL1) - V(CSH2,CSL2)] at I _{CCI} = 0	-3	+3	mV	

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

MAX17007/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = EN1 = EN2 = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+105^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
GATE DRIVERS						
DH1, DH2 Gate Driver On-Resistance	RON(DH)	BST_ - LX_ forced to 5V	Low state (pulldown)	4.5		Ω
			High state (pullup)	4.0		
DL1, DL2 Gate Driver On-Resistance	RON(DL)	High state (pullup)		3		Ω
		Low state (pulldown)		2		
Driver Propagation Delay		DH_ low to DL high		8	42	ns
		DL_ low to DH high		12	48	
Internal BST_ Switch On-Resistance	RBST_	IBST_ = 10mA, VDD = 5V		11		Ω
INPUTS AND OUTPUTS						
EN1, EN2 Logic-Input Threshold		EN1, EN2 rising edge; hysteresis = 300mV/600mV (min/max)		1.20	2.20	V
Quad-Level Input Logic Levels		SKIP, ILIM1, ILIM2	High (5V)	VCC - 0.4		V
			Open (3.3V)	3.0	3.6	
			Ref (2.0V)	1.7	2.3	
			Low (GND)	0.4		

Note 1: On-time and off-time specifications are measured from 50% point to 50% point at the DH pin with LX = GND, $V_{BST} = 5V$, and a 250pF capacitor connected from DH to LX. Actual in-circuit times might differ due to MOSFET switching speeds.

Note 2: The 0 to 0.5V range is guaranteed by design, not production tested.

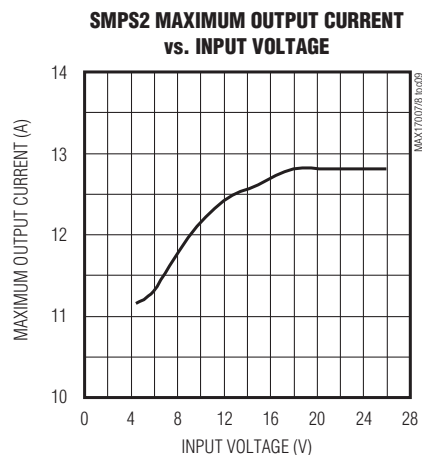
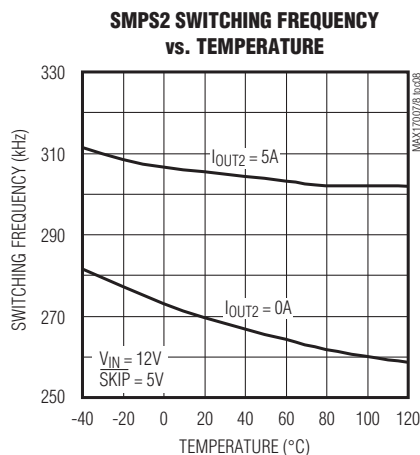
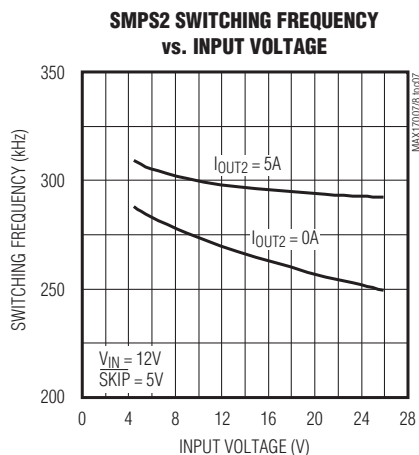
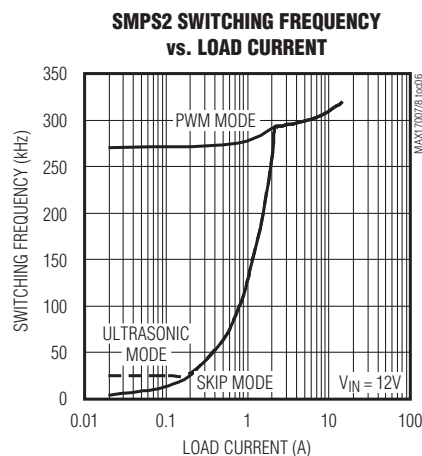
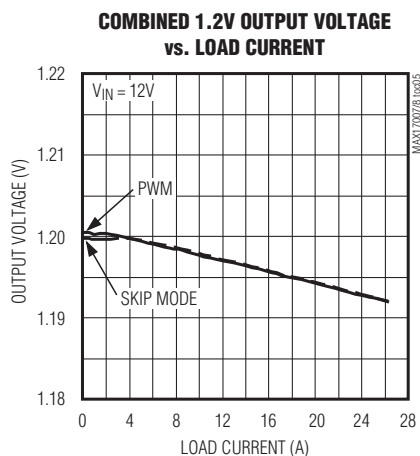
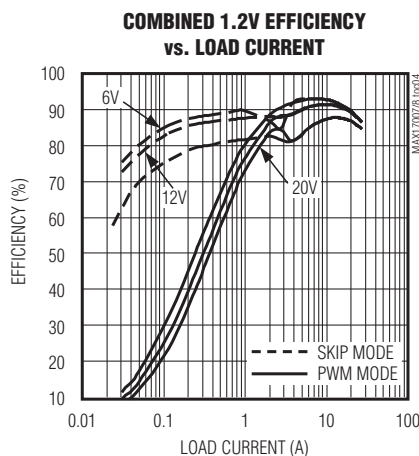
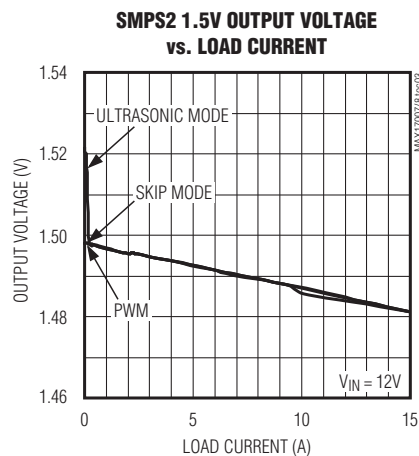
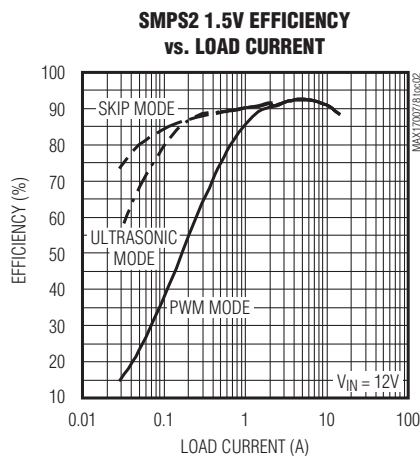
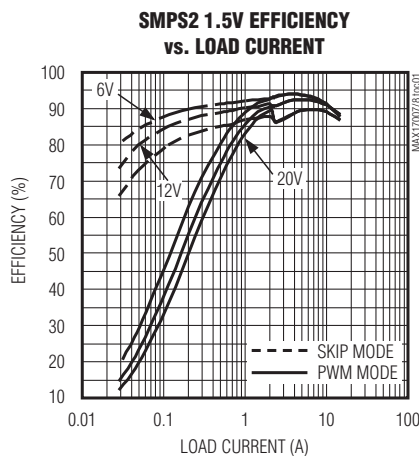
Note 3: Not production tested.

Note 4: Specifications to $T_A = -40^{\circ}C$ to $+105^{\circ}C$ are guaranteed by design, not production tested.

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

典型工作特性

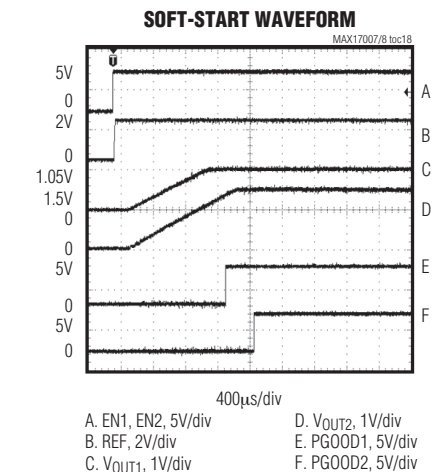
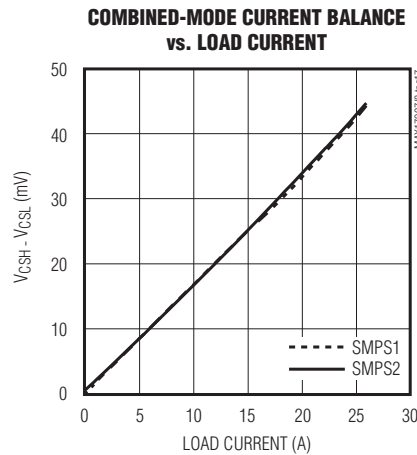
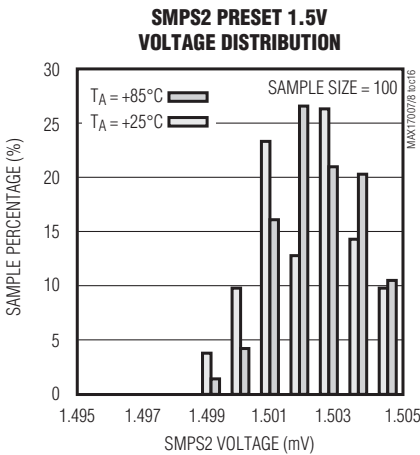
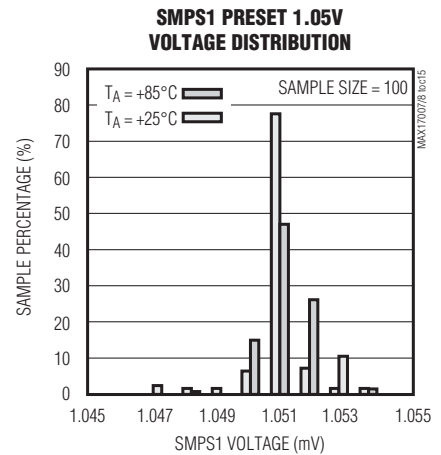
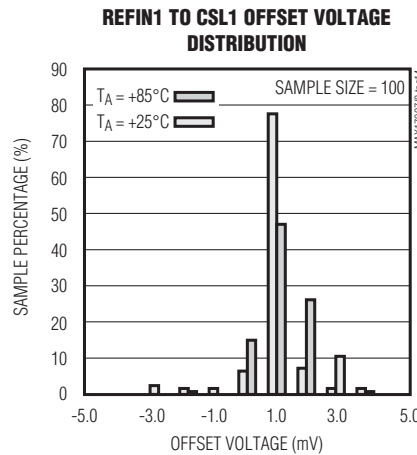
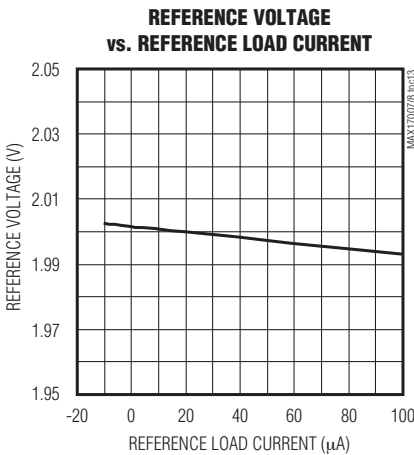
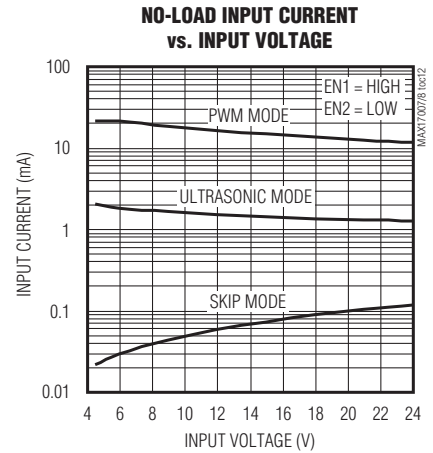
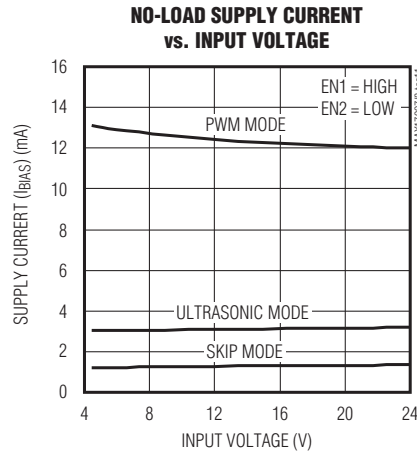
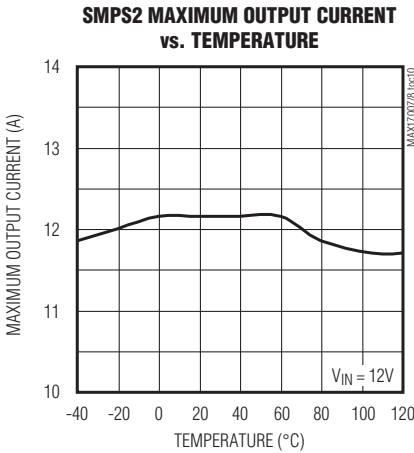
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



双通道、可组合的QPWM图形核控制器，用于笔记本电脑

典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)

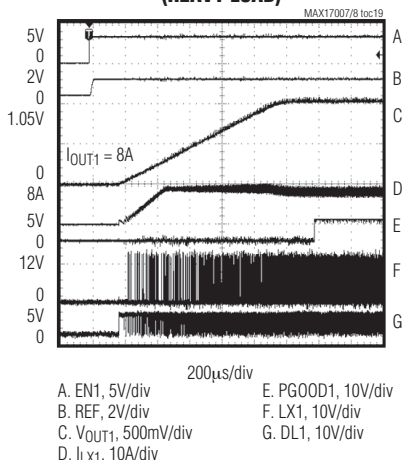


双通道、可组合的QPWM图形核控制器，用于笔记本电脑

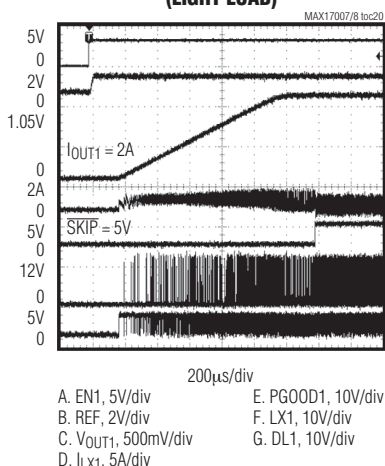
典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)

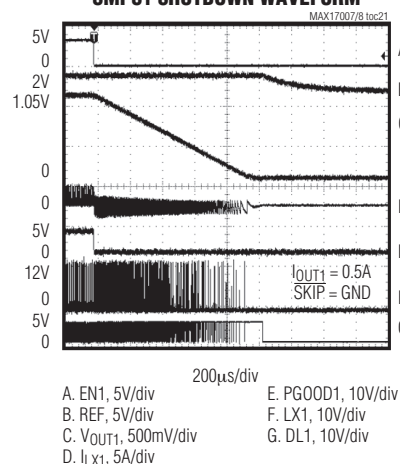
**SMPS1 STARTUP WAVEFORM
(HEAVY LOAD)**



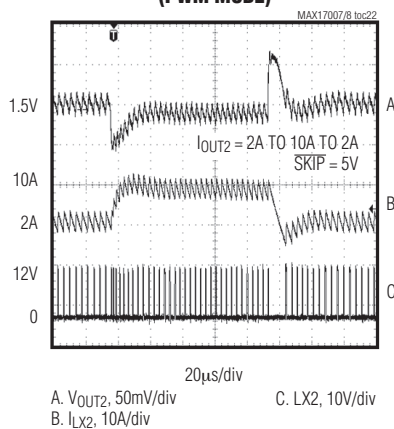
**SMPS1 STARTUP WAVEFORM
(LIGHT LOAD)**



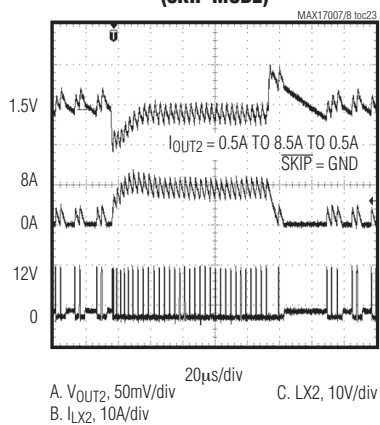
SMPS1 SHUTDOWN WAVEFORM



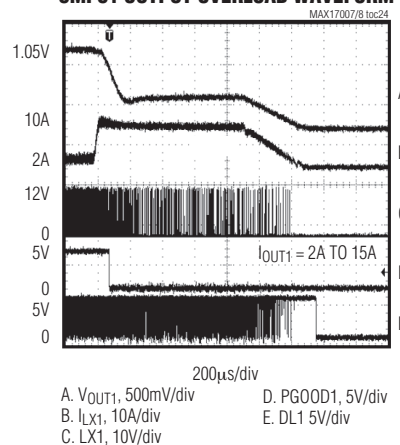
**SMPS2 LOAD-TRANSIENT RESPONSE
(PWM MODE)**



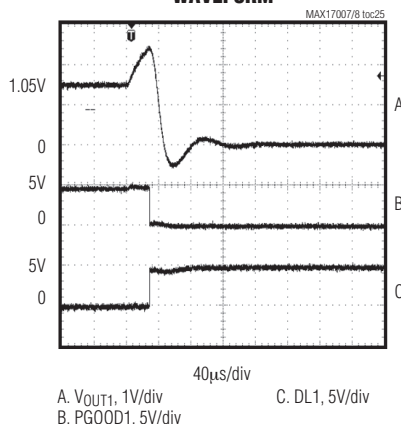
**SMPS2 LOAD-TRANSIENT RESPONSE
(SKIP MODE)**



SMPS1 OUTPUT OVERLOAD WAVEFORM



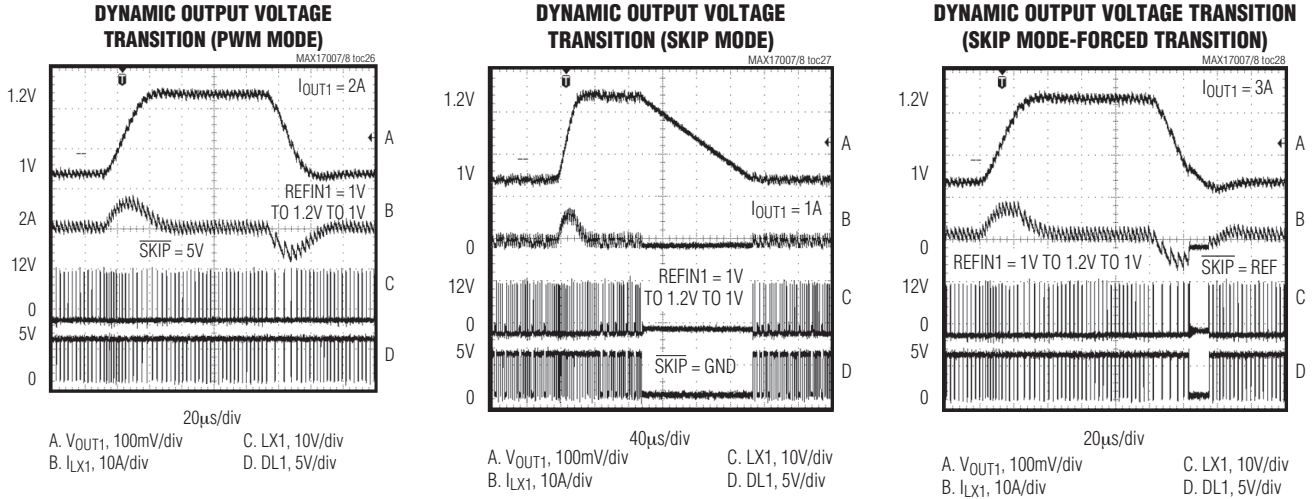
**SMPS1 OUTPUT OVERVOLTAGE
WAVEFORM**



双通道、可组合的QPWM图形核控制器，用于笔记本电脑

典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



引脚说明

引脚	名称	功能
1	REF	2V 基准电压输出。采用一只 2.2nF 陶瓷电容将 REF 旁路至 GND。基准可源出高达 100 μ A 的电流。给 REF 加载会降低输出电压精度，降低程度取决于 REF 负载调整误差(参见典型工作特性)。EN1 和 EN2 均为低电平时，基准关断。
2	ILIM1	该四电平输入决定 SMPS1 的 CSH1 至 CSL1 电流门限： V_{CC} (5V) = 60mV 电流门限 开路(3.3V) = 45mV 电流门限 REF (2V) = 30mV 电流门限 GND = 15mV 电流门限 组合模式下，ILIM1 设置两边的限流门限。
3	ILIM2 (CCI)	该四电平输入决定 SMPS2 的 CSH2 至 CSL2 电流门限： V_{CC} (5V) = 60mV 电流门限 开路(3.3V) = 45mV 电流门限 REF (2V) = 30mV 电流门限 GND = 15mV 电流门限 组合模式下，ILIM2 为电流均衡积分器(CCI)输出引脚。在 CCI 和输出之间连接一只电容(C_{CCI})。CCI 电容值根据 ILIM1 设置决定，参见下表：
		ILIM1
		V_{CC} (5V)
		开路(3.3V)
		REF (2V)
		GND
		ILIM2 下的 C_{CCI} (pF)
		120
		180
		220
		470
4	V_{CC}	5V 模拟电源输入。 V_{CC} 通过一个 10 Ω 电阻连接到 V_{DD} ，并采用一只 1 μ F 陶瓷电容将其旁路至模拟地。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

引脚说明(续)

引脚	名称	功能
5	$\overline{\text{SKIP}}$	跳脉冲控制输入。该四电平输入决定正常稳定状态条件以及动态输出电压转换下的工作模式： V_{DD} (5V) = 强制PWM模式 开路(3.3V) = 超声模式(转换过程中无强制PWM模式) REF (2V) = 跳脉冲模式(转换过程中带有强制PWM模式) GND = 跳脉冲模式(转换过程中无强制PWM模式) SMPS2无动态转换，所以对于SMPS2来说， $\overline{\text{SKIP}} = 2\text{V}$ 以及 $\overline{\text{SKIP}} = \text{GND}$ 具有相同的跳脉冲性能，而无任何强制的PWM转换。 组合模式中，超声模式被禁止，且 $\overline{\text{SKIP}} = \text{开路}(3.3\text{V})$ 的设置等同于 $\overline{\text{SKIP}} = \text{GND}$ 的设置。
6	TON1	SMPS1频率设置输入。接在输入电源和TON1之间的外部电阻用于设置SMPS1的开关周期(T_{SW1})： $T_{\text{SW1}} = C_{\text{TON}} (R_{\text{TON1}} + 6.5\text{k}\Omega)$ 其中， $C_{\text{TON}} = 16.26\text{pF}$ 。 TON1在关断状态下处于高阻态。 在组合模式中，TON1设置SMPS1和SMPS2的开关周期。
7	TON2	SMPS2频率设置输入。接在输入电源和TON2之间的外部电阻用于设置SMPS2的开关周期(T_{SW2})： $T_{\text{SW2}} = C_{\text{TON}} (R_{\text{TON2}} + 6.5\text{k}\Omega)$ 其中， $C_{\text{TON}} = 16.26\text{pF}$ 。 设置TON2至不同于TON1的开关频率。推荐SMPS1和SMPS2频率之差等于10%至30%之间。 TON2在关断状态下处于高阻态。 在组合模式中，TON2不能悬空。
8	REFIN1	SMPS1外部基准输入。REFIN1设置CSL1的反馈调节电压。SMPS1包含一个内部窗比较器，用于检测REFIN1电压的变化是否大于 $\pm 50\text{mV}$ (典型值)，使能时，允许控制器屏蔽PGOOD1和故障保护，以及强制输出转换。当REFIN1接至 V_{CC} 时，SMPS1调节输出至1.05V。 在组合模式中，REFIN1设置组合输出的反馈调节电压。
9	CSL1	SMPS1输出检测和检流输入负端。当采用内部预设的1.05V反馈分压器($\text{REFIN1} = V_{CC}$)时，控制器使用CSL1来检测输出电压。将其连接至检流器件的负端。图14给出了两种不同的检流选项：采用高精度的检流电阻或无损耗电感DCR检测。
10	CSH1	SMPS1检流输入正端。将其连接至检流器件的正端。图14给出了两种不同的检流选项：采用高精度的检流电阻或无损耗电感DCR检测。
11	EN1	SMPS1使能输入。正常工作时，连接至 V_{CC} 。拉低EN1时，可禁止SMPS1。控制器将输出电压缓慢降至地电平，并且在目标电压达到0.1V之后，控制器强制DL1为低电平。当EN1和EN2均为低电平时，器件进入低功耗关断状态。 在组合模式中，EN1控制组合的SMPS输出。EN2未用且必须将其接地。
12	PGOOD1	SMPS1的漏极开路电源就绪输出。在软启动和软关断期间，当SMPS1电压比目标电压低200mV或高300mV时，PGOOD1为低电平。SMPS1软启动电路终止后，在输出电压稳定200 μs 之后，PGOOD1变为高阻态。当检测到动态REFIN1变化时，PGOOD1被屏蔽(被强制为高阻态)。
13	DH1	SMPS1高边栅极驱动器输出。DH1的摆幅在LX1和BST1之间。关断过程中，DH1为低电平。

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

引脚说明(续)

MAX17007/MAX17008

引脚	名称	功能
14	LX1	SMPS1电感连接端。LX1连接至电感的开关侧。LX1用作DH1高边栅极驱动器的电源低端。
15	BST1	SMPS1自举电容连接。MAX17007/MAX17008在 V_{DD} 和BST1之间具有内置自举开关/二极管。连接至如图1中所示的外部电容。
16	GND	地。SMPS1低边栅极驱动器的模拟地和功率地连接。
17	DL1	SMPS1低边栅极驱动器输出。DL1的摆幅在GND和 V_{DD} 之间。DL1在关断时序完成后被强制拉低。当检测到输出过压故障时，不管负端限流出现何种情况，DL1被强制拉高。在 V_{CC} 出现UVLO时，DL1被拉低。
18	V_{DD}	5V驱动器电源输入。通过一个10 Ω 电阻将 V_{DD} 连接至 V_{CC} 。采用一只2.2 μ F或更大的陶瓷电容将其旁路至地。 V_{DD} 内部连接至BST二极管和低边栅极驱动器。
19	DL2	SMPS2低边栅极驱动器输出。DL2的摆幅在PGND和 V_{DD} 之间。DL2在关断时序完成后被强制拉低。当检测到输出过压故障时，不管负端限流出现何种情况，DL2被强制拉高。在 V_{CC} 出现UVLO时，DL2被拉低。
20	PGND	SMPS2低边栅极驱动器的功率地。
21	BST2	SMPS2自举电容连接。MAX17007/MAX17008在 V_{DD} 和BST2之间具有内置自举开关/二极管。连接至如图1中所示的外部电容。
22	LX2	SMPS2电感连接端。LX2连接至电感的开关侧。LX2用作DH2高边栅极驱动器的电源低端。
23	DH2	SMPS2高边栅极驱动器输出。DH2的摆幅在LX2和BST2之间。关断过程中，DH2为低电平。
24	PGOOD2	SMPS2的漏极开路电源就绪输出。在软启动和软关断期间，当FB2电压比目标电压低100mV或高150mV时，PGOOD2为低电平。SMPS2软启动电路终止后，在输出电压稳定200 μ s之后，PGOOD2变为高阻态。在组合模式中，PGOOD2未用且可以悬空。
25	EN2	SMPS2使能输入。正常工作时，连接至 V_{CC} 。拉低EN2时，可禁止SMPS2。控制器将输出电压缓慢降至地电平，并且在目标电压达到0.1V之后，控制器强制DL2为低电平。当EN1和EN2均为低电平时，器件进入低功耗关断状态。在组合模式中，EN2未用且应连接至GND。
26	CSH2	SMPS2检流输入正端。将其连接至检流器件的正端。图14给出了两种不同的检流选项：采用高精度的检流电阻或无损耗电感DCR检测。
27	CSL2	SMPS2输出检测和检流输入负端。当采用内部预设的1.5V反馈分压器(FB2 = REF)时，控制器使用CSL2来检测输出电压。将其连接至检流器件的负端。图14给出了两种不同的检流选项：采用高精度的检流电阻或无损耗电感DCR检测。
28	FB2	SMPS2反馈输入。采用接在SMPS2输出和GND之间的电阻分压器来调节SMPS2电压。连接FB2至REF时，可得到预设的1.5V输出。连接FB2至 V_{CC} ，以便配置MAX17007/MAX17008采用组合模式工作。
EP	PAD	背部裸焊盘。连接至模拟地。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

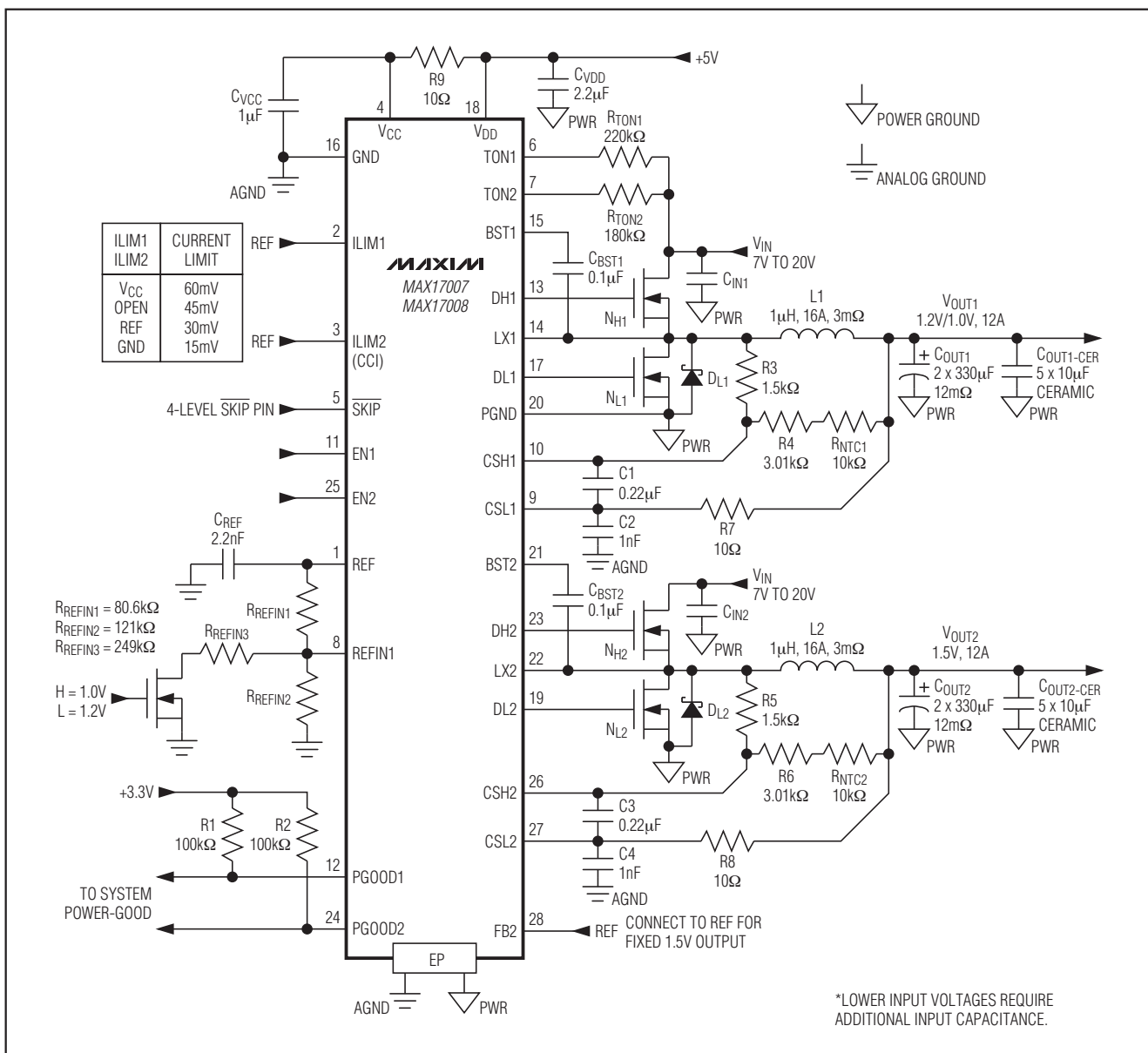


图1. MAX17007/MAX17008独立模式标准应用电路

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

MAX17007/MAX17008

表1. 标准应用电路的元件选择

COMPONENT	V _{OUT} 1 = 1.0V/1.2V AT 12A (FIGURE 1)	V _{OUT} = 1.5V AT 12A (FIGURE 1)
	V _{IN} = 7V to 20V TON1 = 220kΩ (270kHz)	V _{IN} = 7V to 20V TON2 = 180kΩ (330kHz)
Input Capacitor (per Phase)	(2x) 10μF, 25V Taiyo Yuden TMK432BJ106KM	(2x) 10μF, 25V Taiyo Yuden TMK432BJ106KM
Output Capacitor	(2x) 330μF, 2.5V, 12mΩ, C case SANYO 2R5TPE330MCC2	(2x) 330μF, 2.5V, 12mΩ, C case SANYO 2R5TPE330MCC2
Inductor	1μH, 3.25mΩ, 16A Würth Electronics 7443552100	1μH, 3.25mΩ, 16A Würth Electronics 7443552100
Schottky Diode	2A, 30V Schottky diode (SMA) Nihon EC21QS03L Central Semiconductor CMSH2-40M	2A, 30V Schottky diode (SMA) Nihon EC21QS03L Central Semiconductor CMSH2-40M
High-Side MOSFET	Fairchild Semiconductor (1x) FDS8690 8.6mΩ/11.4mΩ (typ/max)	Fairchild Semiconductor (1x) FDS8690 8.6mΩ/11.4mΩ (typ/max)
Low-Side MOSFET	Fairchild Semiconductor (1x) FDS8670 4.2mΩ/5mΩ (typ/max)	Fairchild Semiconductor (1x) FDS8670 4.2mΩ/5mΩ (typ/max)

表2. 元件供应商

MANUFACTURER	WEBSITE
AVX Corp.	www.avxcorp.com
BI Technologies	www.bitechnologies.com
Central Semiconductor Corp.	www.centralsemi.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
KEMET Corp.	www.kemet.com
NEC Tokin Corp.	www.nec-tokin.com
Panasonic Corp.	www.panasonic.com

MANUFACTURER	WEBSITE
Pulse Engineering	www.pulseeng.com
Renesas Technology Corp.	www.renesas.com
SANYO Electric Co., Ltd.	www.sanyodevice.com
Sumida Corp.	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK Corp.	www.component.tdk.com
TOKO America, Inc.	www.tokoam.com
Vishay/Siliconix	www.vishay.com

详细说明

MAX17007/MAX17008标准应用电路(图1)产生笔记本电脑中的1V至1.2V/12A和1.5V/12A芯片组电压。对于特定应用，输入电源电压范围为7V至20V。表1列出了元件选择，表2列出了相应的元件供应商。图2所示为组合模式下的标准应用电路；图3为MAX17007/MAX17008功能框图。

MAX17007/MAX17008包含两路固定导通时间的降压控制器，设计用于低电压电源应用。两个SMPS还能组合工作在两相、大电流单输出稳压器模式。固定导通时间Quick-PWM工作模式提供快速负载瞬态响应，轻松实现宽输入/

输出(I/O)电压比条件下的稳压，同时保持相对固定的开关频率。通过外部电阻可在200kHz至600kHz范围内调节开关频率。不同的输出电流检测架构允许利用检流电阻实现高精度限流，或利用电感的等效直流电阻(DCR)实现低功耗无损检测，可保持0.7%的输出精度。过压(MAX17007)、欠压保护以及精确的用户可选限流(四种不同门限)确保系统可靠工作。

MAX17007/MAX17008具有特殊的组合模式配置，可支持更高的输出电流。电流均衡积分器保持两相中的电流相同，提高了效率及功率分配。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

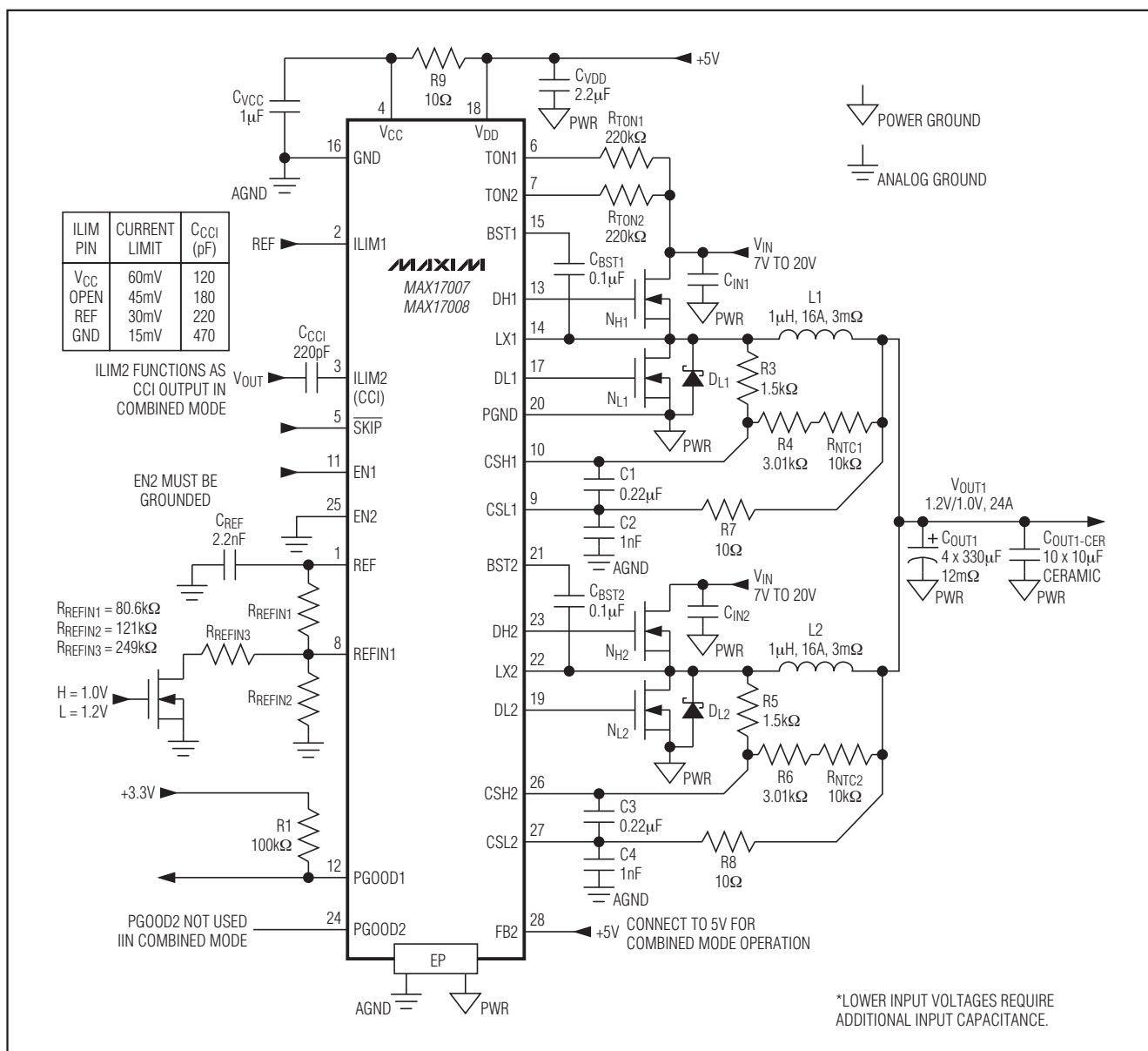


图2. MAX17007/MAX17008组合模式标准应用电路

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

MAX17007/MAX17008

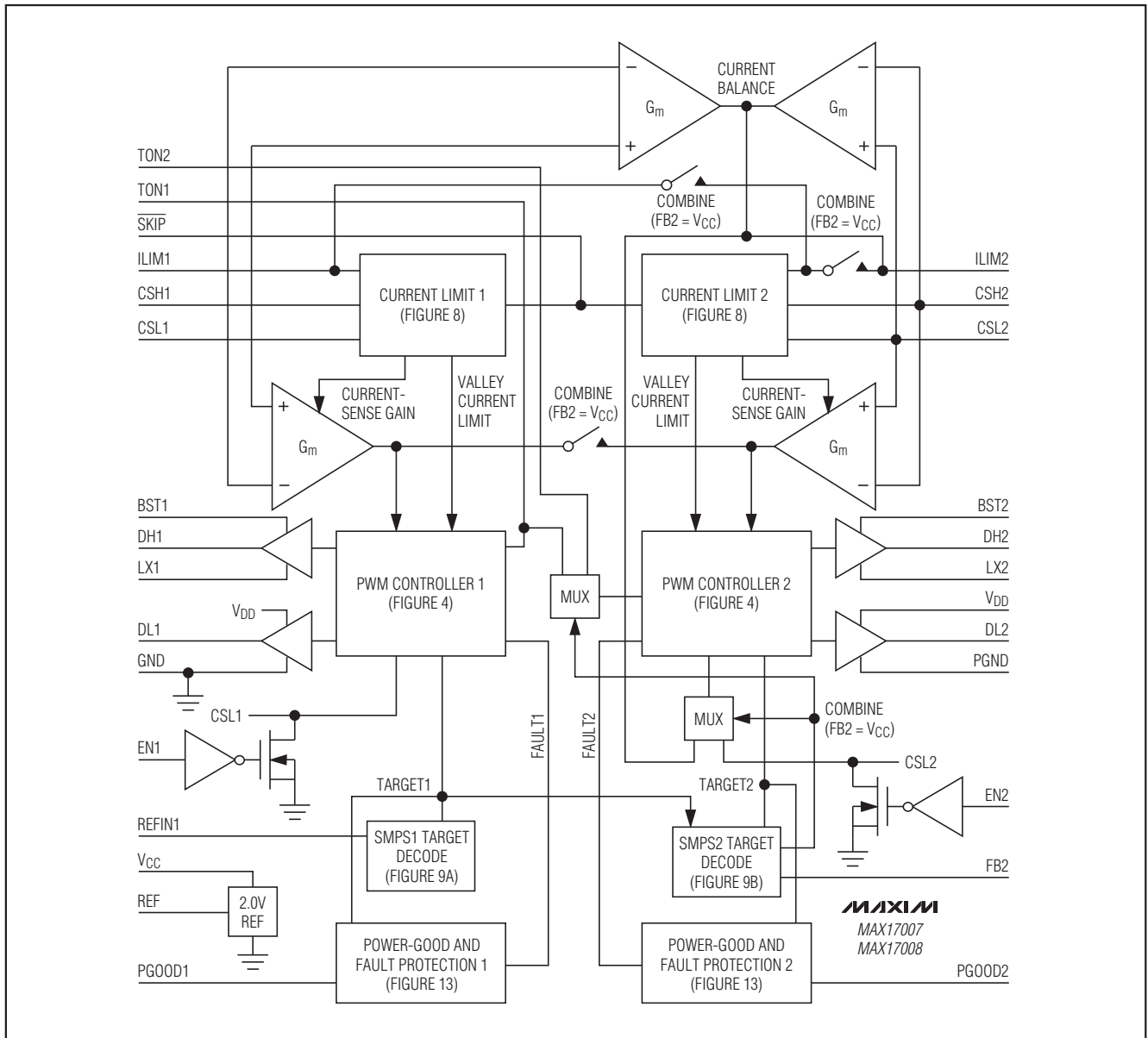


图3. MAX17007/MAX17008功能框图

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

+5V偏置电源(V_{CC} 、 V_{DD})

除了电池，MAX17007/MAX17008还需要一个外部5V偏置电源。通常，这个5V偏置电源取自笔记本电脑效率高达95%的5V系统电源。将这个偏置电源放在IC外部有助于提高效率，并省下一个5V线性稳压器的成本，否则，还需要集成一个线性稳压器为PWM电路和栅极驱动器供电。需要单独运行时，可外接一片MAX1615等类似的线性稳压器，提供5V电源。

5V偏置电源为PWM控制器和内部栅极驱动器供电，因此最大吸收电流与外部MOSFET的栅极电容和所选的开关频率有关：

$$I_{BIAS} = I_Q + f_{SW1}Q_G(SMPS1) + f_{SW2}Q_G(SMPS2) \\ = 4mA \text{ 至 } 40mA \text{ (典型值)}$$

采用一只1 μ F或更大的陶瓷电容将 V_{CC} 旁路至模拟地。采用一只2.2 μ F或更大的陶瓷电容将 V_{DD} 旁路至功率地。 V_{CC} 和 V_{DD} 之间采用一个10 Ω 电阻隔离(图1)。

2V基准

2V基准在工作温度范围内及负载下精度可精确至 $\pm 1\%$ ，使得REF非常适合作为精密系统基准。采用一只2.2nF电容将REF旁路至GND。该基准可对外部负载源出高达100 μ A电流、吸收10 μ A电流。

组合模式工作($FB2 = V_{CC}$)

组合模式工作允许MAX17007/MAX17008支持更高的输出电流，即通过共享两相的负载电流、分配各元件功耗以提高效率来实现。通过将FB2连接至 V_{CC} ，将MAX17007/MAX17008配置为组合模式。组合模式标准应用电路参见图2。

表3列出了组合模式和独立模式之间的引脚功能差别。详细信息参见引脚说明部分。

表3. 组合模式与独立模式中的引脚功能

PIN	COMBINED MODE	SEPARATE MODE
FB2	Connect to V_{CC} to configure MAX17007/MAX17008 for combined-mode operation	Connect to REF for preset 1.5V, or use a resistor-divider to set the SMPS2 output voltage
REFIN1	Sets the combined output voltage—dynamic, fixed, and preset voltages supported	Sets the SMPS1 output voltage—dynamic, fixed, and preset voltages supported
EN1	Enables/disables combined output	Enables/disables SMPS1
EN2	Not used; connect to GND	Enables/disables SMPS2
PGOOD1	Power-good indicator for combined output voltage	Power-good indicator for SMPS1
PGOOD2	Not used; can be left open	Power-good indicator for SMPS2
TON1	Sets the per-phase switching frequency for both SMPSs	Sets the switching frequency for SMPS1
TON2	Use the same resistor as TON1	Sets the switching frequency for SMPS2
ILIM1	Sets the per-phase current limit for both SMPSs	Sets SMPS1 current limit
ILIM2 (CCI)	Current-balance integrator output; connect a capacitor from CCI to the output	Sets SMPS2 current limit
SKIP	Only three distinct modes of operation; ultrasonic mode not supported	Supports all four modes of operation

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

SMPS详细说明

导通时间单稳态

自由运行、具有输入前馈的 恒导通时间PWM控制器

Quick-PWM控制结构是准固定频率、恒导通时间、带有电压前馈的电流模式调节器。该结构依靠输出电容的ESR作为检流电阻，所以输出纹波电压提供PWM斜坡信号。控制原理很简单：高边开关的导通时间仅受控于一个单稳态电路，该电路的脉冲宽度与输入电压成反比，与输出电压成正比。另一个单稳态电路设定最短关断时间(典型值为150ns)。如果误差比较器输出为低电平、低边开关电流低于谷电流门限，而且超出单稳态最短关断时间，则开启单稳态导通周期。图4所示为PWM控制器方框图。

PWM控制器的核心是单稳态电路，它设定了高边开关的导通时间。这种快速、低抖动、可调节的单稳态电路能够根据电池和输出电压改变导通时间。在独立模式下，高边开关的导通时间与TON1和TON2端的电池电压成反比，而与CSL1和CSL2引脚上电压成正比：

$$\text{SMPS1导通时间 } t_{\text{ON1}} = T_{\text{SW1}} (V_{\text{CSL1}}/V_{\text{IN}})$$

$$\text{SMPS2导通时间 } t_{\text{ON2}} = T_{\text{SW2}} (V_{\text{CSL2}}/V_{\text{IN}})$$

其中， T_{SW1} (SMPS1的开关周期)通过TON1和 V_{IN} 之间的电阻进行设置； T_{SW2} 通过TON2和 V_{IN} 之间的电阻进行设置。该算法在没有固定频率时钟发生器的情况下能够产生近似恒定的开关频率。

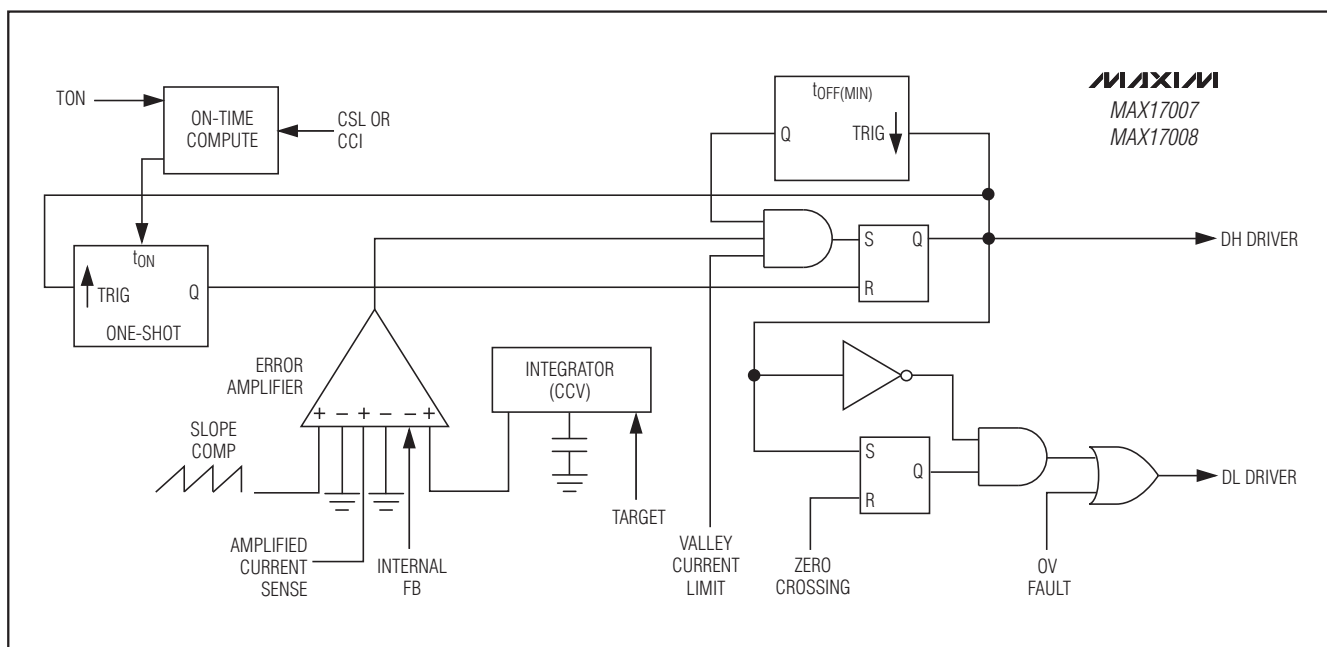


图4. PWM控制器方框图

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

开关频率

MAX17007/MAX17008为每路SMPS提供独立的电阻可编程的开关频率，对于各种应用提供了灵活性，当其中一路SMPS连接至高电压输入电源时可工作在较低的开关频率下，而另一路SMPS连接至低电压输入电源时可工作在高开关频率下，作为二级稳压器。在TON和VIN之间连接一个电阻(RTON)，用来设置开关周期 $T_{SW} = 1/f_{SW}$ ：

$$T_{SW1} = C_{TON} (R_{TON1} + 6.5k\Omega)$$

$$T_{SW2} = C_{TON} (R_{TON2} + 6.5k\Omega)$$

其中， $C_{TON} = 16.26pF$ 。对于SMPS1和SMPS2， $97.5k\Omega$ 至 $302.5k\Omega$ 的电阻分别对应 $1.67\mu s$ (600kHz)至 $5\mu s$ (200kHz)的开关周期。高频(600kHz)工作方式允许使用小尺寸元件，但较大的开关损耗会影响效率。这种工作方式可以应用在负载电流较低、由较低的电源为控制器供电的小型便携设备中。低频(200kHz)工作方式可以提供最高效率，但需要更大的元件尺寸和电路板空间。

在连续导通工作模式下，实际的开关频率可由下式确定：

$$f_{SW} = \frac{V_{OUT} + V_{DIS}}{t_{ON}(V_{IN} + V_{CHG})}$$

其中， V_{DIS} 为电感放电通路，即包括同步整流器、电感和印刷电路板(PCB)电阻的寄生电压降之和； V_{CHG} 为充电通路，即包括高边开关、电感和PCB电阻的压降之和； t_{ON} 是由导通模块计算所得的导通时间。

工作在独立模式下时，推荐将两个SMPS之间的开关频率差值设置在10%至30%之间，以避免这两个频率相互影响。

组合模式导通时间单稳态

在组合模式($FB2 = V_{CC}$)中，TON1设置两路SMPS的导通时间，进而设置其开关频率。导通时间通过TON1方程进行编程，该值会设置每相的开关频率。在输入电容和输出电容上的有效开关频率是每相频率的2倍。

组合模式电流均衡

在组合模式中，SMPS2的单稳态电路根据输入电压和SMPS1和SMPS2电感电流的差值来改变导通时间。组合模式中的SMPS1的单稳态电路与其在独立模式中的工作情况相同。SMPS2调节电流均衡，而SMPS1调节电压。

两个相同的跨导放大器对SMPS1和SMPS2电流检测信号之差积分。相加后的输出被内部连接到CCI，通过CCI和输出间的补偿网络(通常是一个电容)可调节积分时间常数。

所得到的补偿电流和电压的计算公式如下：

$$I_{CCI} = G_m[(V_{CSH1} - V_{CSL1}) - (V_{CSH2} - V_{CSL2})]$$

$$V_{CCI} = V_{OUT} + I_{CCI}Z_{CCI}$$

其中， Z_{CCI} 是CCI输出端的阻抗。SMPS2的导通时间单稳态触发器利用这个积分信号(V_{CCI})来设置SMPS2高边MOSFET的导通时间。当SMPS1和SMPS2电流检测信号($V_{CSH1} - V_{CSL1}$ 和 $V_{CSH2} - V_{CSL2}$)不平衡，跨导放大器将调节SMPS2导通时间，增加或减小SMPS2电感电流，直到电流检测信号达到适当的均衡。在组合模式中，SMPS2导通时间的计算公式为：

$$SMPS2 \text{ 导通时间 } t_{ON2} = T_{SW2} (V_{CCI}/V_{IN})$$

SMPS使能控制(EN1、EN2)

EN1和EN2提供独立的输出软启动和软关断控制。这样允许灵活地控制启动和关断排序。输出可同时、顺序或独立地启动。为提供顺序地启动，连接一个稳压器的EN至另一个稳压器的PGOOD。例如，将EN1连接至PGOOD2时，OUT1在OUT2电压稳定后软启动。

当配置为独立模式时，两路输出相互独立。其中一路输出出现故障不会触发另一路的关断。

当配置为组合模式($FB2 = V_{CC}$)时，EN1为主控制输入，用于使能/禁止组合输出；此时EN2不起作用且必须连接至GND。启动的摆率和SMPS1的摆率相同。

拉低EN，可清除过压、欠压以及过热故障锁存。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

软启动

当EN驱动至高电平以及REF处于稳压值时，软启动开始。在软启动过程期间，SMPS1按照1.3mV/μs的摆率、SMPS2按照0.65mV/μs的摆率从0V增加至最终的设定电压，降低了浪涌电流并为上电排序提供可预测的上升时间：

$$t_{\text{START1}} = t_{\text{SHDN1}} = \frac{V_{\text{REFIN1}}}{\text{SR}_{\text{SS1}}} = \frac{V_{\text{REFIN1}}}{1.3\text{mV}/\mu\text{s}}$$

$$t_{\text{START2}} = t_{\text{SHDN2}} = \frac{V_{\text{FB2}}}{\text{SR}_{\text{SS2}}} = \frac{V_{\text{FB2}}}{0.65\text{mV}/\mu\text{s}}$$

软启动电路不具有可变限流值，因此可立即达到满量程输出电流。当达到目标电压约200μs后，PGOOD变为高阻态。MAX17007/MAX17008在软启动期间自动进入跳脉冲模式，在软关断期间则工作在强制PWM模式，和SKIP配置无关。

自动启动时，应在V_{CC}之前加载电池电压。如果控制器试图在没有电池电压的情况下调节输出至稳态值，则会触发故障锁存器。在触发EN或将V_{CC}电源至于0.5V以下来清除故障锁存器之前，控制器保持关断状态。

软关断

当系统拉低EN、输出欠压故障或过热故障时，软关断启动。在软关断过程期间，各自的PGOOD立即被拉低，并且对应的输出按照各自的启动摆率降低输出电压。当控制器达到0V目标值后，驱动器被禁止(DL_和DH_被拉低)且CSL_上的内部10Ω放电电阻被激活。当两路EN均为低电平时MAX17007/MAX17008完全关断，即在两路SMPS达到0V目标值后基准关断并且电源电流降低至大约1μA (最大值)。

通过控制输出电压的摆率，使输出电容在一个较长的时间周期内(典型值为0.5ms至2ms)缓慢放电，可以保持极低的电感平均负电流(阻尼响应)，因而可以防止由于控制器导通低边MOSFET，对输出快速放电所产生的负输出电压

(欠阻尼响应)。这种方式省去了通常连接在输出和地之间用于箝位负输出电压的肖特基二极管。

工作模式

强制PWM模式(SKIP = 5V)

低噪声强制PWM模式(SKIP = 5V)下将禁止过零比较器，该比较器用于控制低边开关的导通时间，使低边开关的栅极驱动波形与高边开关的栅极驱动波形始终保持互补，这样，电感电流在轻载下反转，DH保持占空比为V_{OUT}/V_{IN}。强制PWM模式的优点是开关频率相当固定。然而，强制PWM模式的代价是：空载时，5V电源仍会消耗2mA至5mA的电源电流，具体取决于开关频率。

关断过程中，MAX17007/MAX17008自动采用强制PWM模式，和SKIP配置无关。

自动切换跳脉冲模式(SKIP = GND或2V)

跳脉冲模式(SKIP = GND或2V)下，内部电路控制在轻载时自动转换至PFM模式。这种转换受控于一个比较器，该比较器检测到电感电流过零时终止低边开关的导通。过零比较器门限由接在CSL_和CSH_之间的差分电压决定。

直流输出精度取决于误差比较器的门限值。当电感处于连续导通模式时，MAX17007/MAX17008调节输出纹波的谷值，因此，实际直流输出电压比触发门限高出输出纹波电压的50%。在非连续导通模式(SKIP = GND或2V且I_{OUT} < I_{LOAD(SKIP)})下，由于斜率补偿的影响，输出电压的直流稳态值比误差比较器的门限值高出约1.5%。然而，内部积分器可修正大部分的输出纹波电压误差，因此对负载调节影响非常小。

当SKIP = 2V时，MAX17007/MAX17008在输出电压动态跳变期间采用强制PWM工作模式，直到跳变完成之后100μs为止，即REFIN1和内部目标值保持在±50mV (典型值)之内，并检测到误差放大器跳变为止。由于SMPS2不支持动态跳变，所以SKIP = 2V和SKIP = GND具有相同的跳脉冲性能，无任何强制PWM跳变。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

当连接 $\overline{\text{SKIP}}$ 至GND时，MAX17007/MAX17008保持在跳脉冲模式。由于输出无法吸收电流，所以负输出电压的动态跳变时间取决于负载电流和输出电容。建议将输出电压逐渐调低，以降低可能产生的音频噪声，这样可以消除负输出电压跳变时产生的输入浪涌电流。图5所示为跳脉冲/断续切换点。

超声模式($\overline{\text{SKIP}}$ = 开路 = 3.3V)

保持 $\overline{\text{SKIP}}$ 悬空或连接 $\overline{\text{SKIP}}$ 至3.3V，启动独特的跳脉冲模式，带有25kHz最小的开关频率。超声跳脉冲模式消除了轻负载时控制器自动跳脉冲所需的音频调制。在超声模式中，当负载达到与正常跳脉冲下相同的临界导通点($I_{\text{LOAD}}(\text{SKIP})$)时，控制器自动转换至固定频率的PWM模式。

当控制器检测到持续30 μs 之内无开关动作，则出现超声脉冲。一旦触发，超声控制器拉高DL、打开低边MOSFET，以感应出电感负电流(图6)。在电感电流达到负的超声电流门限之后，控制器关断低边MOSFET(拉低DL)并触发固定导通时间(DH驱动至高电平)。当导通时间结束时，控制器重新使能低边MOSFET，直到控制器检测到电感电流降低至过零门限以下。和带DH电流脉冲的启动相比，带DL电流脉冲的启动大大降低了峰值输出电压。

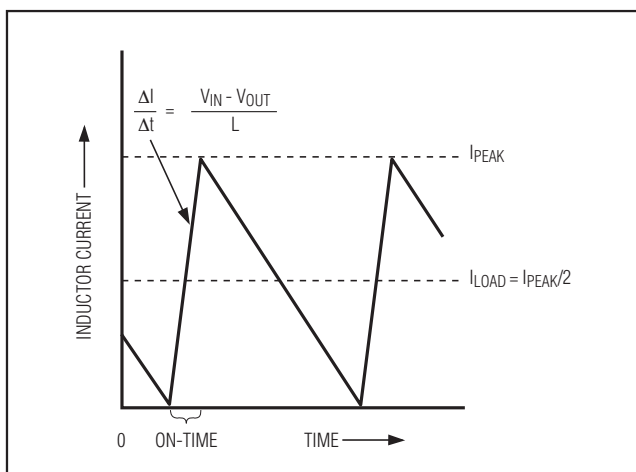


图5. 跳脉冲/断续切换点

超声脉冲起点上的输出电压决定超声负电流门限，SMPS1根据下式计算：

$$V_{\text{ISONIC1}} = I_{L1} R_{\text{CS1}} = (V_{\text{REFIN1}} - V_{\text{CSL1}}) \times 0.65$$

(SMPS1调节模式)

$$V_{\text{ISONIC1}} = I_{L1} R_{\text{CS1}} = (1.05\text{V} - V_{\text{CSL1}}) \times 0.65$$

(SMPS1预设模式)

其中，调节模式中 $V_{\text{CSL1}} > V_{\text{REFIN1}}$ 、预设模式中 $V_{\text{CSL1}} > 1.05\text{V}$ ； R_{CS1} 为CSH1至CSL1上的检流电阻。

SMPS2公式类似：

$$V_{\text{ISONIC2}} = I_{L2} R_{\text{CS2}} = (0.7\text{V} - V_{\text{FB2}}) \times 0.65$$

(SMPS2调节模式)

$$V_{\text{ISONIC2}} = I_{L2} R_{\text{CS2}} = (1.5\text{V} - V_{\text{CSL2}}) \times 0.65$$

(SMPS2预设模式)

其中，调节模式中 $V_{\text{CSL2}} > 0.7\text{V}$ 、预设模式中 $V_{\text{CSL2}} > 1.5\text{V}$ ； R_{CS2} 为CSH2至CSL2上的检流电阻。

组合模式中，超声模式设置被禁止，且 $\overline{\text{SKIP}}$ = 开路(3.3V)设置和 $\overline{\text{SKIP}}$ = GND设置具有相同效果。

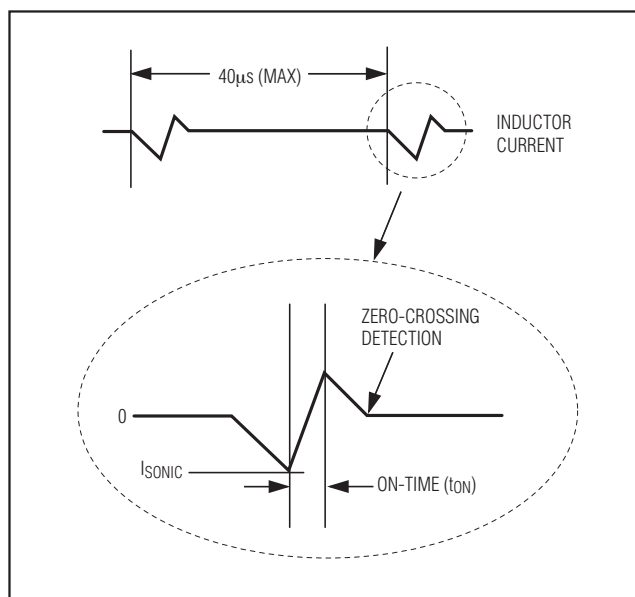


图6. 超声波形

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

谷电流门限保护

限流电路采用独特的“谷”电流检测算法，检测流过输出检流元件上的电感电流；检流元件可以是电感DCR或检流电阻，用于产生CSH_和CSL_之间的电压。如果在低边MOSFET导通期间电流超过谷电流门限，PWM控制器不能启动新的周期。谷电流门限由ILIM_引脚上的4种电平来设置，可选的门限为15mV、30mV、45mV以及60mV。

实际的峰值电流要比谷电流门限高出一个电感纹波电流的量(图7)。因此，精确的限流特性和最大带载能力是电感值和电池电压的函数。结合欠压保护电路，这种限流方法在几乎所有的情况下都是有效的。参见图8。

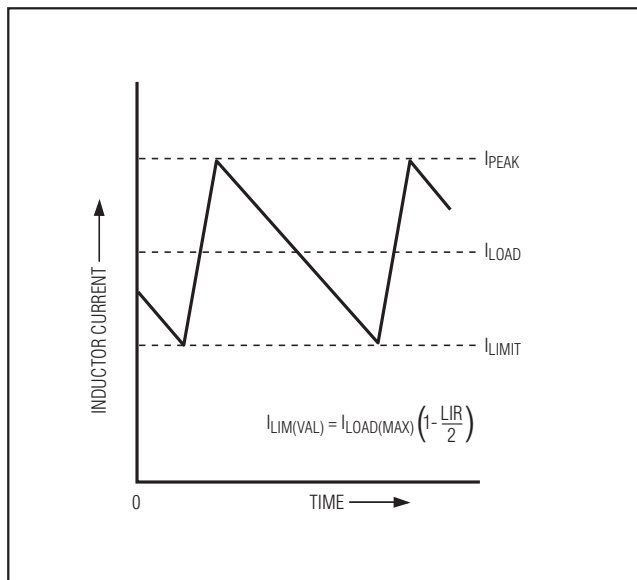


图7. “谷”电流门限值

在强制PWM模式中，MAX17007/MAX17008还具有负的电流感测门限，用于防止在 V_{OUT} 吸收电流时出现过多的反向电感电流。负的电流感测门限被设置在约正电流感测门限的120%。

组合模式中，ILIM1为两相控制器设置每相电流感测门限。

MOSFET栅极驱动器(DH、DL)

DH与DL驱动器经过了优化，分别适合用来驱动中等尺寸的高边功率MOSFET和更大尺寸的低边功率MOSFET。这与笔记本应用中的低占空比要求一致，这类应用具有较大的 $V_{IN} - V_{OUT}$ 压差。高边栅极驱动器(DH)能够源出和输入1.2A的电流，而低边栅极驱动器(DL)可源出1.0A、吸入2.4A电流。这样在大电流应用中可提供强劲的栅极驱动。浮动的DH高边MOSFET驱动器由BST端内部的升压开关电荷泵供电，而同步整流驱动器DL则直接由5V偏置电源(V_{DD})供电。

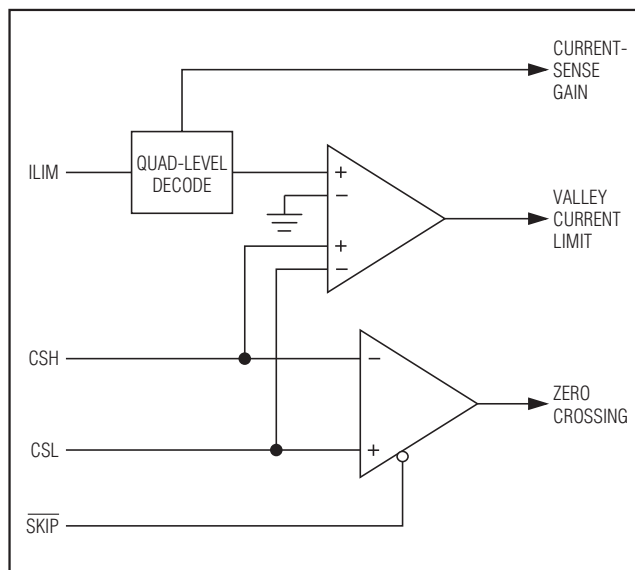


图8. 限流方框图

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

输出电压

MAX17007/MAX17008的两路SMPS均可提供预设和可调的输出电压，SMPS1还具有动态输出电压。组合模式中，输出电压由REFIN1设置，并且SMPS1输出电压配置和动态电压变化的所有特性均适用于组合输出。图9所示为SMPS目标电压解码器方框图。

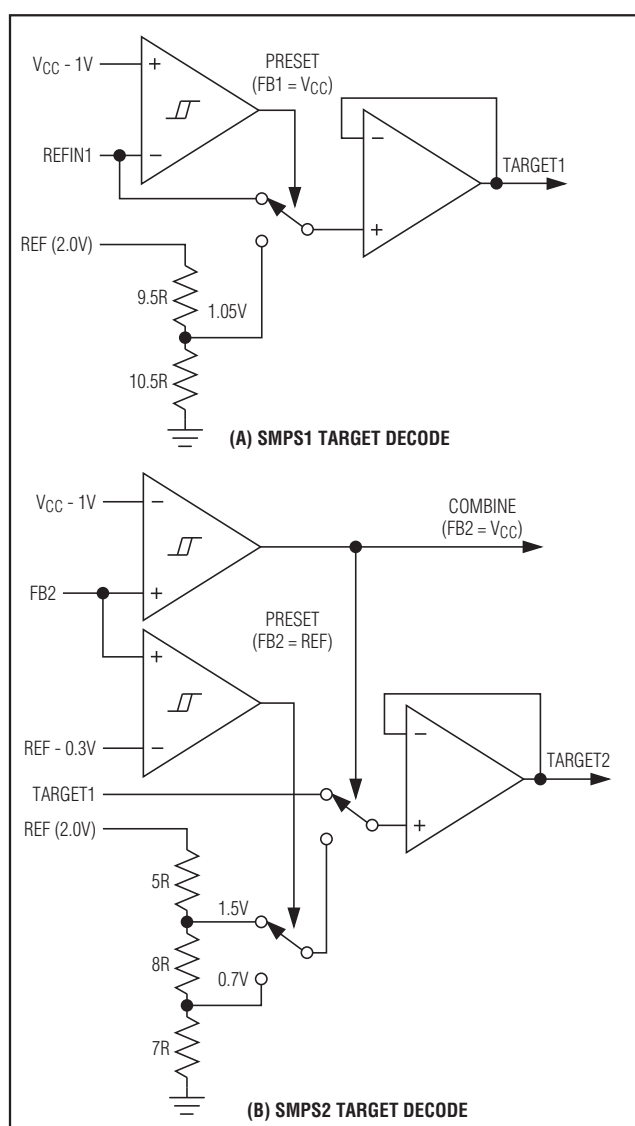


图9. SMPS目标电压解码器方框图

预设/可调的输出电压(Dual-Mode 反馈)

连接REFIN1至V_{CC}，将SMPS1电压设置为预设的1.05V输出。连接FB2至REF，将SMPS2电压设置为预设的1.5V输出。SMPS1的输出电压可通过改变REFIN1电压调节至高达2V，而无需外部电阻分压器。SMPS2的输出电压可通过外部接在CSL2和GND之间的电阻分压器进行调节，中心抽头连接至FB2 (图10)。选定R_{FB2LO} (FB2至GND上的电阻)为约10kΩ，然后采用下式计算R_{FB2HI} (FB2至CSL2上的电阻)：

$$R_{FB2HI} = R_{FB2LO} \left(\frac{V_{CSL2}}{0.7V} - 1 \right)$$

MAX17007/MAX17008调节输出纹波的谷值，实际直流输出电压比斜率补偿后的目标电压高出输出纹波电压的50%。稳态条件下，MAX17007/MAX17008的内部积分器对这个50%的输出纹波电压误差进行修正，因此，输出电压精度由积分放大器的失调电压决定，参见 *Electrical Characteristics* 表。

动态输出电压(REFIN1)

MAX17007/MAX17008将输出电压调节至REFIN1端的设定电压。通过改变REFIN1电压(图11)，MAX17007/MAX17008可以用于在两个设置点之间动态改变输出电压的应用。REFIN1电压发生阶跃变化时，输出电压的变化速率由内部9.5mV/μs的限摆率电路或其它参数(电感电流斜率、总输出电容、限流值和瞬变期间的负载)限制，具体取决于两者之间较慢的数值。总输出电容决定了输出电压变化时的电流量，电感则限制了电流的变化斜率。

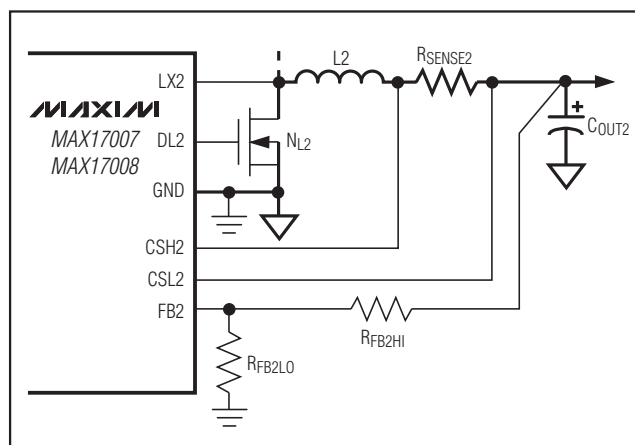


图10. 采用电阻分压器设置V_{OUT2}

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

额外的负载电流会在REFIN1电压正向变化时减缓输出电压的变化，在REFIN1电压负向变化时加速输出电压的变化。

自动故障屏蔽(SMPS1)

当MAX17007/MAX17008检测到内部目标电压和REFIN1电压差值大于 $\pm 50\text{mV}$ (典型值)时，控制器自动屏蔽PGOOD1、屏蔽UVP保护并将OVP门限设置为REF最大值+300mV。

屏蔽一直保持，直到出现下述情况为止：1)内部目标电压和REFIN1电压差值处于 $\pm 30\text{mV}$ 以内；2)在误差放大器上检测到边沿即表示输出电压稳定时。这样可在转换过程中防止系统或内部故障保护关断控制器。图11所示为动态REFIN1变化($\overline{\text{SKIP}} = \text{GND}$)；图12所示为动态REFIN1变化($\overline{\text{SKIP}} = \text{REF}$)。

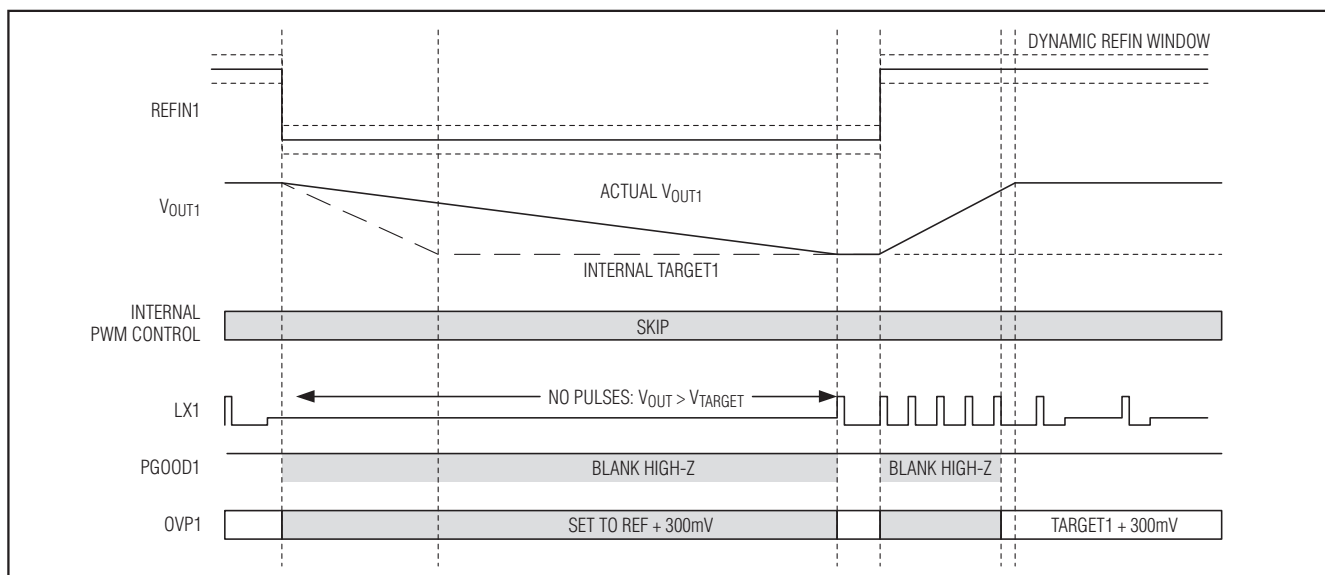


图11. 动态REFIN1变化($\overline{\text{SKIP}} = \text{GND}$)

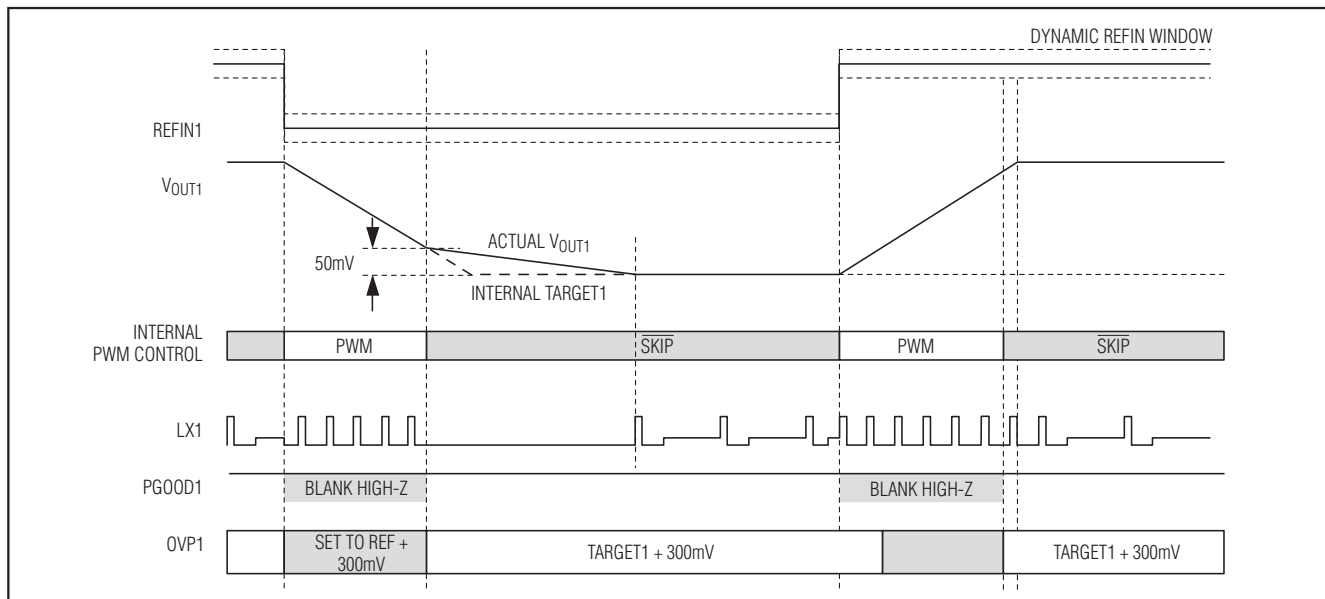


图12. 动态REFIN1变化($\overline{\text{SKIP}} = \text{REF}$)

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

内部积分

积分放大器使FB端的直流平均电压等于目标电压值。内部放大器对反馈电压进行积分，微调稳态电压(图4)，无论补偿的反馈纹波电压和内部斜率补偿如何变化，都能够提供精确的直流稳态输出电压。积分放大器可以对输出电压调节 $\pm 140\text{mV}$ (典型值)。

跳脉冲模式下，MAX17007/MAX17008在REFIN1开始动态跳变时，可以通过将放大器的输入连接在一起禁止积分器工作。积分器在跳变完成(内部建立目标电压)，输出电压稳定(误差比较器的边沿检测)后的 $20\mu\text{s}$ 内保持禁止。

电源就绪输出(PGOOD)和故障保护

PGOOD_为漏极开路输出，可连续监测输出电压的欠压和过压故障。PGOOD_在软启动和软关断期间被有源拉低关断($\text{EN}_- = \text{GND}$)。软启动结束约 $200\mu\text{s}$ (典型值)后，只要对应的输出电压稳定，PGOOD_变为高阻态。

当输出电压跌落至目标电压(REFIN1或固定的 1.05V)以下 200mV 或上升至目标电压(REFIN1或固定的 1.05V)以上 300mV ，或者SMPS1控制器关断时，PGOOD1变为低电平。

在可调模式中，当反馈电压跌落至目标电压(0.7V)以下 100mV 或上升至目标电压(0.7V)以上 150mV ，或者SMPS2控制器关断时，PGOOD2变为低电平。在预设模式(固定的 1.5V)中，PGOOD2门限为 -200mV 和 $+300\text{mV}$ 。

在PGOOD和 V_{DD} 之间连接一个外部上拉电阻，可以得到PGOOD的逻辑输出电平。大多数应用中， $100\text{k}\Omega$ 的上拉电阻即可很好地工作。参见图13。

过压保护(OVP, MAX17007)

当内部反馈电压上升至超出过压保护门限时，OVP比较器立即拉低DH、强制DL为高、拉低PGOOD、设置故障锁存并禁止故障的SMPS控制器。触发EN或将 V_{CC} 拉低到 V_{CC} 的POR以下重新上电，可清除故障锁存器，并重新启动控制器。

SMPS1 (固定的 1.05V 和可调的REFIN1)的过压保护门限为 $+300\text{mV}$ ；SMPS2在预设模式中(固定的 1.5V)的过压保护门限为 $+300\text{mV}$ ，且SMPS2在可调模式(0.7V 反馈电压)中的过压保护门限为 $+150\text{mV}$ 。

一端出现过压故障，不会影响到另一端。

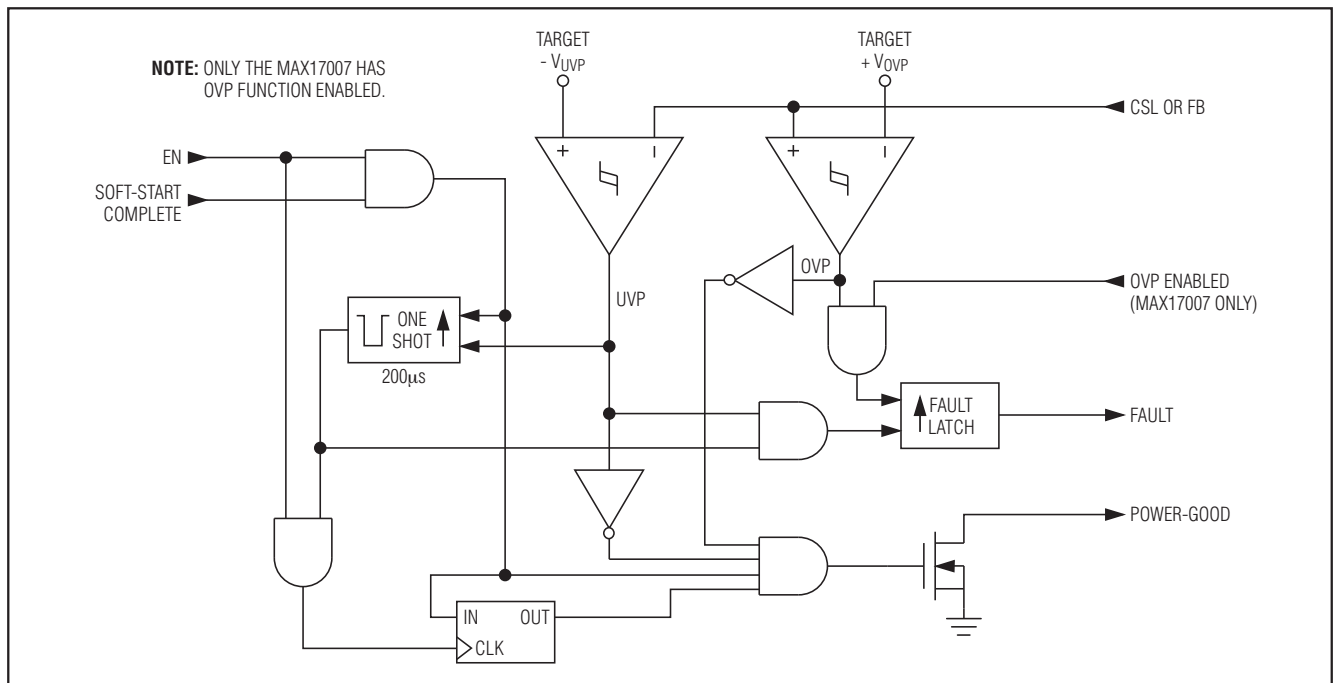


图13. 电源就绪和故障保护电路

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

欠压保护(UVP)

当反馈电压跌至低于欠压保护门限时，控制器立即将PGOOD拉低并触发一个200 μ s的单稳态定时器。如果反馈电压在整个200 μ s内保持低于欠压故障门限，则触发出故障的SMPS的欠压故障锁存并且SMPS开始关断时序。当内部目标电压跌至0.1V以下，MAX17007/MAX17008拉低出现故障的SMPS的DL。触发EN或将V_{CC}拉低到V_{CC} POR以下重新上电，可清除故障锁存器，并重新启动控制器。

SMPS1 (固定的1.05V和可调的REFIN1)的欠压保护门限为-200mV；SMPS2在预设模式中(固定的1.5V输出)的欠压保护门限为-200mV，且SMPS2在可调模式(0.7V反馈电压)中的欠压保护门限为-100mV。

一端出现欠压故障，不会影响到另一端。

热故障保护(T_{SHDN})

MAX17007/MAX17008具有热故障保护电路。当结温升至+160°C以上时，温度传感器激活故障锁存器，拉低PGOOD，并关断控制器。DL和DH均被拉低。结温下降15°C后，触发EN或将V_{CC}拉低到V_{CC}的POR以下重新上电，可以重新激活控制器。

V_{CC}的POR和UVLO

驱动EN至高电平，使能MAX17007/MAX17008的每个SMPS。在EN的第一个上升沿，基准首先上电。一旦基准电压超过欠压锁定(UVLO)门限(约60 μ s)，内部模拟电路开启，并可通过一个140 μ s的单稳态延迟电路进行屏蔽，以保证偏置电路和模拟电路有足够的时间建立到正确状态。在控制电路可靠上电之后，PWM控制器启动开关操作。在EN的第二个上升沿，如果是独立控制模式，那在第一个DH脉冲之前也要通过一个140 μ s的单稳态延迟电路进行屏蔽。

当V_{CC}上升至约3V以上时，触发上电复位(POR)，对故障锁存器进行复位，并设置控制器以备正常工作。在V_{CC}上升至4.25V之前，V_{CC}的UVLO电路禁止开关动作。一旦系统使能控制器、V_{CC}超过4.25V并且驱动EN至高电平，将由控制器为基准供电。通过基准进行调节时，SMPS1控制器以1.3mV/ μ s的摆率、SMPS2控制器以0.65mV/ μ s的摆率增大输出电压，使其达到目标电压。

如果V_{CC}电压跌落至低于4.25V，控制器判断电源电压不足以保证正常工作。为了保护输出不产生过压故障，控制器立即关断，并强制高阻态输出(拉低DL和DH)。

表4. 故障保护和关断操作

MODE	CONTROLLER STATE	DRIVER STATE
Shutdown (EN_ = High to Low) Output UVP (Latched) Thermal Fault (Latched)	Voltage soft-shutdown initiated. Error amplifier target slowly ramped down to GND.	DL_ low and DH_ low after soft-shutdown completed, internal 10 discharge on CSL_ activated.
Output OVP (Latched)	Controller shuts down and internal target slews down. Controller remains off until EN_ toggled or V _{CC} power cycled.	DL_ immediately forced high, DH_ pulled low (high-side MOSFET disabled).
V _{CC} UVLO Falling Edge	Controller shuts down and the internal target slews down. Controller remains off until V _{CC} rises back above UVLO threshold.	DL_ low, DH_ low, internal 10 discharge on CSL_ activated.
V _{CC} UVLO Rising Edge	SMPS controller enabled (assuming EN_ pulled high).	DL_, DH_ switching.
V _{CC} POR	SMPS inactive.	DL_ low.

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

Quick-PWM设计步骤

选择开关频率和电感工作点(纹波电流比)之前，首先要落实输入电压范围和最大负载电流。然后，需要折衷考虑开关频率和电感工作点。以下四个参数确定了设计过程：

- **输入电压范围：**最大值($V_{IN(MAX)}$)必须与最差工作条件下笔记本电脑交流适配器的电压相一致。最小值($V_{IN(MIN)}$)必须考虑经过连接器、保险丝及电池选择开关的压降后的最低输入电压。如果可能，降低输入电压有利于提高效率。
- **最大负载电流：**需要考虑两个值：峰值负载电流($I_{LOAD(MAX)}$)决定了瞬时元件应力和滤波要求，并因此影响输出电容的选择、电感饱和额定值以及限流电路设计；连续负载电流(I_{LOAD})决定了热应力的大小，制约着输入电容、MOSFET和其它关键热耗元件的选择。大多数笔记本电脑的负载 $I_{LOAD} = I_{LOAD(MAX)} \times 80\%$ 。
- **开关频率：**开关频率的选择应折衷考虑器件尺寸与效率。由于MOSFET开关损耗与频率和 V_{IN}^2 成正比，因此最佳频率在很大程度上取决于最大输入电压。最佳频率也因时而异，随着MOSFET制造技术的飞速发展，越来越高的工作频率已成为现实。
- **电感工作点：**这项选择决定了尺寸与效率、瞬态响应与输出噪声之间的平衡点。电感值较低时，瞬态响应较好，物理尺寸也较小，但由于纹波电流增大，使效率降低，输出噪声也较大。实际的最小电感值应使电路工作在临界导通状态(负载最大时电感电流在每个周期正好归零)。电感值低于该最小值将无益于进一步减小尺寸，最佳工作点通常具有20%至50%的纹波电流。

电感选择

每相的开关频率和电感工作点(纹波电流百分比或LIR)确定的电感值如下：

$$L = \left(\frac{V_{IN} - V_{OUT}}{f_{SW} I_{LOAD(MAX)} LIR} \right) \left(\frac{V_{OUT}}{V_{IN}} \right)$$

例如： $I_{LOAD(MAX)} = 15A$ ， $V_{IN} = 12V$ ， $V_{OUT} = 1.5V$ ， $f_{SW} = 300kHz$ ，纹波电流为30%或 $LIR = 0.3$ 时：

$$L = \left(\frac{12V - 1.5V}{300kHz \times 15A \times 0.3} \right) \left(\frac{1.5V}{12V} \right) = 0.97\mu H$$

在满足尺寸要求的前提下，应尽可能选择低直流电阻、低损耗的电感。虽然铁粉芯较为便宜，且能在200kHz频率下很好地工作，但铁氧体磁芯通常是最佳选择。磁芯应该足够大，以确保在电感电流峰值(I_{PEAK})下不发生饱和：

$$I_{PEAK} = I_{LOAD(MAX)} \left(1 + \frac{LIR}{2} \right)$$

组合模式下， $I_{LOAD(MAX)}$ 为每相控制器的最大电流，即对于组合输出该值为实际最大负载电流的一半。

瞬态响应

电感纹波电流会影响瞬态响应性能，尤其是在 $V_{IN} - V_{OUT}$ 差值很小时。低电感值允许电感电流更快地变化，补充输出滤波电容因负载突增而流失的电荷。输出跌落量也与最大占空比有关，可以根据导通时间和最小关断时间计算。最差工作条件下的输出跌落电压为：

$$V_{SAG} = \frac{L (\Delta I_{LOAD(MAX)})^2 \left[\left(\frac{V_{OUT} T_{SW}}{V_{IN}} \right) + t_{OFF(MIN)} \right]}{2C_{OUT} V_{OUT} \left[\left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right) T_{SW} - t_{OFF(MIN)} \right]}$$

其中， $t_{OFF(MIN)}$ 是最小关断时间(参见 *Electrical Characteristics* 表)。

电感储能所引起的过冲可由下式计算：

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{N_{PH} 2C_{OUT} V_{OUT}}$$

其中， N_{PH} 为每路输出有效相的数量。独立模式下 N_{PH} 为1。组合模式下 N_{PH} 为2。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

设置谷电流门限

限流门限的最小值必须足够大，以确保限流值达到容差范围内的最小值时仍能满足最大负载电流的供电要求。电感电流的谷值等于 $I_{\text{LOAD(MAX)}}$ 减去电感纹波电流的一半，因此：

$$I_{\text{LIMIT(LOW)}} > \frac{I_{\text{LOAD(MAX)}}}{N_{\text{PH}}} \left(1 - \frac{LIR}{2} \right)$$

其中， $I_{\text{LIMIT(LOW)}}$ 等于最小限流门限电压除以输出检流元件(电感DCR或检流电阻)。

ILIM引脚上的4种电平设置流过CSH_和CSL_差分输入的谷电流门限：15mV、30mV、45mV或60mV。

采用DCR检流时必须特别注意导通电阻的容差和温度变化。采用电感数据资料中给出的 R_{DCR} 最大值，并根据温度上升引起的 R_{DCR} 变大适当增加裕量。通常比较好的原则是允许温度每升高1°C，带来0.5%的额外电阻，增加的电阻必须包含到设计裕量中去，除非设计时在DCR网络上接有NTC热敏电阻，以对限流门限进行补偿。

电流检测方式(图14)和幅度决定了限流精度和功率损耗。检测电阻可由下式计算：

$$R_{\text{SENSE_}} = V_{\text{LIM_}} / I_{\text{LIMIT_}}$$

为了实现最好的电流检测精度和过流保护，可在电感和输出之间接一个1%精度的电流检测电阻，如图14a所示。这种结构可对电感电流实施连续监视，实现精确的限流保护。然而，检流电阻的寄生电感也会影响限流精度，特别是在使用低值电感和检流电阻时。可以在检流电阻两端连接一个RC电路来抵消寄生电感值(L_{ESL})，等效时间常数为：

$$C_{\text{EQ}} R_{\text{EQ}} = \frac{L_{\text{ESL}}}{R_{\text{SENSE}}}$$

另外，对于那些无需很高限流精度的低成本应用，可以在电感器两端连接一个串联RC电路(图14b)以降低功耗，等效时间常数为：

$$R_{\text{CS}} = \frac{R_2}{R_1 + R_2} R_{\text{DCR}}$$

以及：

$$R_{\text{DCR}} = \frac{L}{C_{\text{EQ}}} \times \left[\frac{1}{R_1} + \frac{1}{R_2} \right]$$

其中， R_{CS} 为所需的检流电阻， R_{DCR} 为电感的串联直流电阻。采用电感制造商提供的最差工作条件下的电感和 R_{DCR} 值，根据温度和负载变化带来的电感降低这一考虑适当增加裕量。

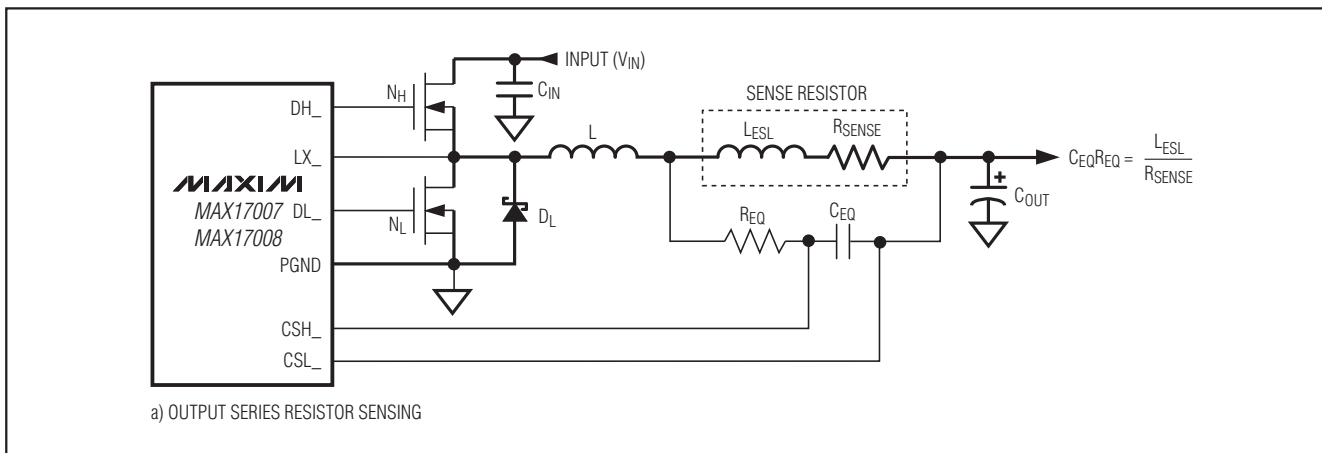


图14. 电流检测配置(1/2)

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

当输出只采用陶瓷电容时，输出过冲(V_{SOAR})通常决定了所需要的最小输出电容。从满载向空载跳变时，相对较低的电容值会产生较大的输出过冲，除非选用低值电感和高开关频率，从而在负载阶跃恢复期间使电感传递到电容的能量最小。

不稳定工作表现为两种相关但截然不同的形式：双脉冲和反馈环路不稳定。双脉冲的发生是由于输出的噪声，或者ESR太低使输出电压信号中没有足够的斜坡电压。这就“蒙蔽”了误差比较器，使其在最小截止周期结束后立即触发一个新的周期。双脉冲十分恼人但无害，除了增加输出纹波外没有更糟糕的后果。然而，它预示着可能会出现由于ESR过低造成的环路不稳定。环路不稳定会导致输入或负载阶跃变化后输出产生振荡。这种振荡通常是阻尼振荡，但也可能会使输出电压超出或低于容限。

检查稳定性最简单的方法是：施加一个快速的零到满负载瞬变，并仔细观察输出电压纹波的包络，检查它的过冲和振铃。同时用一个交流探头监测电感电流也很有帮助。初始阶跃响应引起的上/下冲之后的振铃不应超过一个周期。

输入电容选择

输入电容必须满足开关电流所引起的纹波电流(I_{RMS})要求，单相应用时可根据以下公式确定 I_{RMS} ：

$$I_{RMS} = \frac{\sqrt{I_{LOAD1}^2 V_{OUT1} (V_{IN} - V_{OUT1}) + I_{LOAD2}^2 V_{OUT2} (V_{IN} - V_{OUT2})}}{V_{IN}}$$

组合模式中，输入RMS电流简化为：

$$I_{RMS} = \left(\frac{I_{LOAD}}{2V_{IN}} \right) \sqrt{2V_{OUT} (V_{IN} - V_{OUT})}$$

其中 I_{LOAD} 为两相控制器的组合输出电流。

大多数应用中，可优先考虑选择非钽质电容(陶瓷、铝或OS-CON)，因为它们对于浪涌电流具有抑制作用，尤其是在输入端串接了机械式开关或连接器的系统中。如果Quick-PWM控制器用于两级电源转换系统中的第二级，则输入电容可考虑选用钽电容。无论何种配置，都应保证

输入电容在RMS输入电流的作用下温升小于+10°C，以获得更长的工作寿命。

功率MOSFET的选择

以下MOSFET设计准则主要应对采用高压(> 20V)交流适配器、提供高负载电流的设计挑战，低电流应用的设计要简单得多。

高边MOSFET (N_H)应能耗散 $V_{IN(MIN)}$ 和 $V_{IN(MAX)}$ 条件下的阻性损耗和开关损耗。计算两种情况下的损耗之和。理想情况下， $V_{IN(MIN)}$ 条件下的损耗应大约等于 $V_{IN(MAX)}$ 条件下的损耗，两者之间的损耗更低。如果 $V_{IN(MIN)}$ 条件下的损耗比 $V_{IN(MAX)}$ 条件下的损耗高出很多，应当考虑增大 N_H 尺寸(减小 $R_{DS(ON)}$ 、但增大 C_{GATE})；相反，如果 $V_{IN(MAX)}$ 条件下的损耗比 $V_{IN(MIN)}$ 条件下的损耗高得多，则应考虑减小 N_H 尺寸(增大 $R_{DS(ON)}$ 以便减小 C_{GATE})。如果 V_{IN} 的范围不是很宽，选择电阻损耗与开关损耗相等可以实现最小功耗。

选择低边MOSFET时应考虑低导通电阻($R_{DS(ON)}$)、封装尺寸适中(例如，一个或两个8引脚SO、DPAK或D²PAK)、价格合理的产品。保证栅极驱动器DL能够提供足够的电流，以便提供栅极电荷和高边MOSFET导通时注入栅-漏寄生电容的电流，否则将会出现交叉导通问题(参见MOSFET栅极驱动器(DH、DL)部分)。

MOSFET的功耗

占空比达到极限值时，传导损耗最大。对于高边MOSFET (N_H)来说，最差工作条件下的阻性损耗发生在输入电压最小时：

$$PD(NH\text{阻性}) = \left(\frac{V_{OUT}}{V_{IN(MIN)}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般来说，采用小型高边MOSFET可减小高输入电压时的开关损耗。然而，由于封装的功率耗散能力的限制， $R_{DS(ON)}$ 不能太大，这又限制了小型MOSFET的使用，当传导损耗($R_{DS(ON)}$)等于开关损耗时可以达到最优设计。当输入低于15V时，高边MOSFET的开关损耗并不显著。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

计算高边MOSFET (N_H)的开关损耗非常困难，因为它涉及到一些难以量化、影响导通和关断时间的因素。这些因素包括内部栅极电阻、栅极电荷、门限电压、源极电感和PCB布局等。下面有关开关损耗的计算仅仅是一个非常粗略的估算，不能替代实验板的评估，最好在 N_H 上安装一个热电偶进行验证：

$$PD(NH\text{开关}) = V_{IN(MAX)} I_{LOAD} f_{SW} \left(\frac{Q_{G(SW)}}{I_{GATE}} \right) + \frac{C_{OSS} V_{IN(MAX)}^2 f_{SW}}{2}$$

C_{OSS} 是 N_H MOSFET的输出电容， $Q_{G(SW)}$ 是打开 N_H MOSFET所需的电荷。 I_{GATE} 为栅极驱动源出/吸入电流时的峰值(典型值2.4A)。

当交流适配器电压为最大值时，开关损耗中的平方项($C \times V_{IN}^2 \times f_{SW}$)会使高边MOSFET的开关损耗引起发热问题。如果选择的高边MOSFET工作在较低的电池电压时具有足够的 $R_{DS(ON)}$ ，而它工作在 $V_{IN(MAX)}$ 时又格外热，则应考虑选择一个寄生电容更低MOSFET。

对于低边MOSFET (N_L)来说，电池电压最高时，功耗也最大：

$$PD(NL\text{阻性}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFET功耗的绝对最大值出现在严重超载的情况下，此时负载已超过 $I_{LOAD(MAX)}$ ，但还没有达到电流限并触发故障锁存器。为了对这种可能性提供保护，需“超额设计”电路以提供足够的容限：

$$I_{LOAD} = \left(I_{VALLEY(MAX)} + \frac{\Delta I_{INDUCTOR}}{2} \right) = I_{VALLEY(MAX)} + \left(\frac{I_{LOAD(MAX)} L_{IR}}{2} \right)$$

其中， $I_{VALLEY(MAX)}$ 是限流电路所要求的最大谷电流，其中包含门限容差和导通电阻的误差。MOSFET应具有足够的散热能力，以耗散过载时的功耗。

选择一个正向压降足够低的肖特基二极管(D_L)，可以防止低边MOSFET的体二极管在死区时间内导通。选择一个死区时间内可以处理负载电流的二极管。当效率要求不十分严格时，该二极管也可以省去。

自举电容

自举电容(C_{BST})的容量应当足够大，以满足高边MOSFET的栅极充电要求。一般情况下，在驱动中等尺寸MOSFET的低功率应用场合，选用0.1 μ F的陶瓷电容即可。然而，对于驱动较大尺寸高边MOSFET的大电流应用场合，则应选择大于0.1 μ F的自举电容。对于这些应用，选择自举电容时应保证在为高边MOSFET栅极充电时自举电容放电引起的压降不能超过200mV：

$$C_{BST} = \frac{N \times Q_{GATE}}{200mV}$$

其中，N为单个稳压器所用高边MOSFET的数量、 Q_{GATE} 是MOSFET数据资料中规定的总栅极电荷。例如，假设选用两个n沟道MOSFET IRF7811W作为高边MOSFET。按照制造商提供的数据资料，单个IRF7811W的最大栅极电荷为24nC ($V_{GS} = 5V$)。根据以上公式，所需自举电容为：

$$C_{BST} = \frac{2 \times 24nC}{200mV} = 0.24\mu F$$

选择最接近的标准值，本例可以采用0.22 μ F的陶瓷电容。

应用信息

最低输入电压要求及压差性能

不可调节的最小关断时间单稳态限制了连续导通工作模式下的输出电压调节范围。为获得最佳压差性能，可以选择较低的导通时间设置(200kHz)。在低输入电压下工作时，必须利用最差工作条件下的导通和截止时间来计算占空比限制。生产容差和内部传输延迟为导通时间引入了误差，频率较高时该误差较大。另外，buck调节器工作在接近最低压差时，瞬态响应很差，必须增加大容量输出电容(参见Quick-PWM设计步骤中的瞬态响应部分(V_{SAG} 公式))。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

PCB布局指南

在单相配置中，压差的极限出现在电感电流在最短截止时间内的下降量(ΔI_{DOWN})等于它在导通时间内的上升量(ΔI_{UP})时。比值 $h = \Delta I_{\text{UP}}/\Delta I_{\text{DOWN}}$ 可作为表示负载增加时电感电流提升能力的指标，它应该始终大于1。 h 接近1时，对应于绝对最小压差点，电感电流无法在每个开关周期增加更多，除非使用额外的输出电容，否则 V_{SAG} 将大大上升。合理的 h 最小值为1.5，但可以上下调节，以权衡 V_{SAG} 、输出电容和最小工作电压。给定 h 值时，根据以下公式计算最小工作电压：

$$V_{\text{IN(MIN)}} = \left(\frac{V_{\text{OUT}} + V_{\text{CHG}}}{1 - (h \times t_{\text{OFF(MIN)}} f_{\text{SW}})} \right)$$

其中， V_{CHG} 是充电通道上的寄生电压降，参见导通时间单稳态部分； $t_{\text{OFF(MIN)}}$ 取自 *Electrical Characteristics* 表。根据 $h = 1$ 计算出绝对最小输入电压。

如果计算得到的 $V_{\text{IN(MIN)}}$ 大于所要求的最小输入电压，则应降低工作频率或增大输出电容，以得到可接受的 V_{SAG} 。若预期会在最小压差附近工作，则应计算 V_{SAG} 以便确保适当的瞬态响应。

压差设计举例：

$$V_{\text{OUT}} = 1.5\text{V}$$

$$f_{\text{SW}} = 300\text{kHz}$$

$$t_{\text{OFF(MIN)}} = 250\text{ns}$$

$$V_{\text{CHG}} = 150\text{mV} \text{ (10A 负载)}$$

$$h = 1.5$$

$$V_{\text{IN(MIN)}} = \left[\frac{1.5\text{V} + 150\text{mV}}{1 - (0.25\mu\text{s} \times 1.5 \times 300\text{kHz})} \right] = 1.86\text{V}$$

再次根据 $h = 1$ 进行计算，得到压差的绝对极限：

$$V_{\text{IN(MIN)}} = \left[\frac{1.5\text{V} + 150\text{mV}}{1 - (0.25\mu\text{s} \times 1.0 \times 300\text{kHz})} \right] = 1.78\text{V}$$

因此，即使输出电容非常大， V_{IN} 也必须大于1.78V，如果采用合理的输出电容，实际输入电压应为2.0V。

合理的PCB布局对实现低开关损耗和低噪、稳定的工作非常重要。在处理开关功率级电路时需要特别注意。如果可能的话，应将所有功率元件安装在电路板的顶层，并使它们的接地端彼此靠近。良好的PCB布局应遵守以下准则：

- 大电流通路应尽可能短，特别是接地端。这对于实现稳定、无抖动工作非常重要。
- 将所有模拟地接至一个单独的覆铜层，该层连接至Quick-PWM控制器的GND引脚。其中包括 V_{CC} 旁路电容、REF旁路电容、REFIN1元件和反馈补偿/分压网络的接地端。
- 电源引线和负载线应尽可能短，这对于提高效率至关重要。采用较厚的覆铜PCB (2oz比1oz)可使满载效率提高1%甚至更多。正确的PCB布线是一项非常艰巨的任务，密集程度在几分之一厘米以内， $\text{m}\Omega$ 级的引线电阻就会造成不容忽视的效率损失。
- 大电流的栅极驱动走线(DL、DH、LX和BST)要尽量短而宽，尽可能减小引线电阻和电感。这对于要求低阻抗栅极驱动的大功率MOSFET尤其重要，以避免产生贯通电流。
- 如果必须在引线长度方面有所妥协，则可延长电感充电回路的引线长度，而保持放电回路尽可能短。例如，可以增大输入电容到高边MOSFET的距离，但不能增大电感与低边MOSFET或电感与输出滤波电容之间的距离。
- 高速开关节点应远离敏感的模拟电路部分(REF、REFIN1、FB2、CSH和CSL)。

布局步骤

- 1) 首先放置功率器件，并使它们的接地端(低边MOSFET源极、 C_{IN} 、 C_{OUT} 以及低边肖特基二极管的阳极)互相靠近。如有可能，将这些连接安排在顶层，采用大面积敷铜。
- 2) 控制器IC应靠近低边MOSFET放置。DL栅极连线必须短而宽(如果MOSFET到控制器IC距离1英寸，则线宽应为50mil至100mil)。

双通道、可组合的QPWM图形核控制器，用于笔记本电脑

- 3) 将与栅极驱动相关的元件(BST电容、 V_{DD} 旁路电容)放在一起，并靠近控制器IC放置。
- 4) DC-DC控制器的接地如图1和图2所示。该图可被视为有4个独立的地平面：所有大功率元件所在的输入/输出地；连接PGND引脚和 V_{DD} 旁路电容的功率地；敏感模拟元件、主机GND引脚和 V_{CC} 旁路电容所在的主机模拟地；以及从机的GND引脚和 V_{CC} 旁路电容所在的从机模拟地。主机GND层必须与PGND层仅在IC下方

方单点直接连接。同样，从机的GND层必须与PGND层仅在IC下方单点直接连接。相应的主机地层和从机地层应采用短的金属走线从PGND到低边MOSFET的源极(星型接地的中点)连接至大功率地。该点还应非常靠近输出电容接地端。

- 5) 用多个过孔直接将输出电源层(V_{OUT} 和系统地平线)直接连接至输出滤波电容的正、负端。根据实际经验，整个DC-DC转换器电路应尽量靠近负载放置。参见图15。

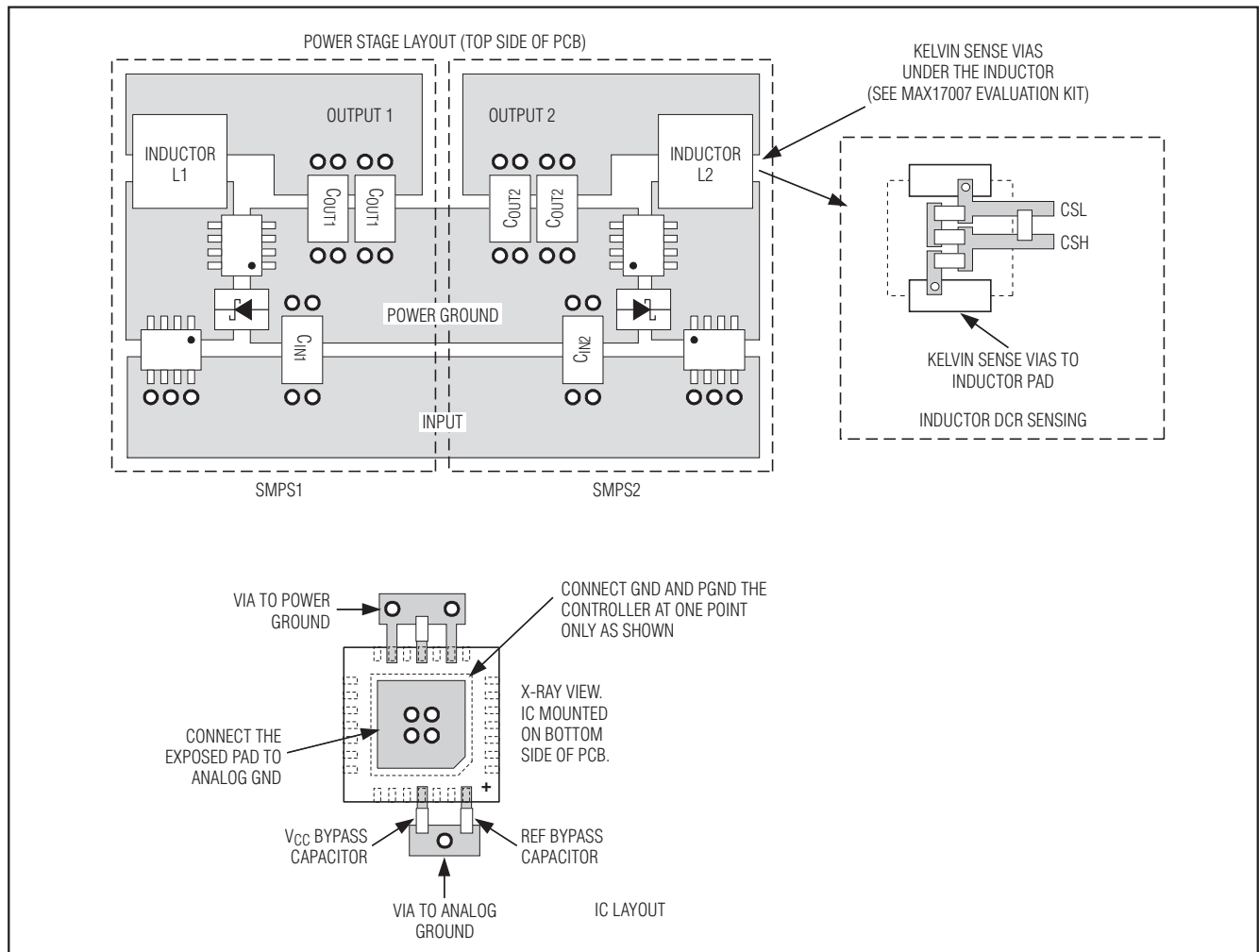


图15. PCB布局实例

双通道、可组合的QPWM图形 核控制器，用于笔记本电脑

MAX17007/MAX17008

芯片信息

TRANSISTOR COUNT: 13,103
PROCESS: BiCMOS

封装信息

如需最近的封装外形信息，请查询
www.maxim-ic.com.cn/packages。

封装类型	封装代码	文件编号
28 TQFN	T2844-1	21-0139

Maxim北京办事处

北京 8328信箱 邮政编码 100083
免费电话：800 810 0310
电话：010-6211 5199
传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 35

© 2008 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。