



IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

MAX5972A

概述

MAX5972A为用电设备(PD)提供符合以太网供电(PoE)系统IEEE® 802.3af/at标准的完整接口。MAX5972A向PD提供检测信号、分级信号以及带有浪涌电流控制的集成隔离功率开关。发生浪涌期间，MAX5972A将电流限制在180mA以内，直到隔离功率MOSFET完全开启后切换到较高的限流值(720mA至880mA)。器件具有输入UVLO，带有较宽滞回和长周期干扰脉冲屏蔽，以补偿双绞线电缆的阻性衰减，确保上电/掉电期间无干扰传输。MAX5972A输入端能够承受高达100V的电压。

MAX5972A支持IEEE 802.3at标准规定的2级事件分级方法，并且当2类供电设备(PSE)进行侦测时提供指示信号。器件检测墙上适配器电源的连接状态，允许从PoE电源平滑切换至墙上适配器电源。

MAX5972A还提供电源就绪(PG)信号、2级电流限制和折返式热保护以及di/dt限制。

MAX5972A采用16引脚、5mm x 5mm、TQFN封装。器件工作在-40°C至+85°C扩展级温度范围。

应用

IEEE 802.3af/at用电设备

IP电话、无线接点、IP安全摄像机

WiMAX™基站

特性

- ◆ 兼容IEEE 802.3af/at
- ◆ 2级事件分级或外部墙上适配器指示输出
- ◆ 简易的墙上适配器接口
- ◆ PoE分级0至5
- ◆ 100V绝对最大额定输入值
- ◆ 180mA最大浪涌电流限制
- ◆ 正常工作期间电流限制为720mA至880mA
- ◆ 电流限制和折返式保护
- ◆ 传统的36V UVLO
- ◆ 过热保护
- ◆ 增强散热的5mm x 5mm、16引脚TQFN封装

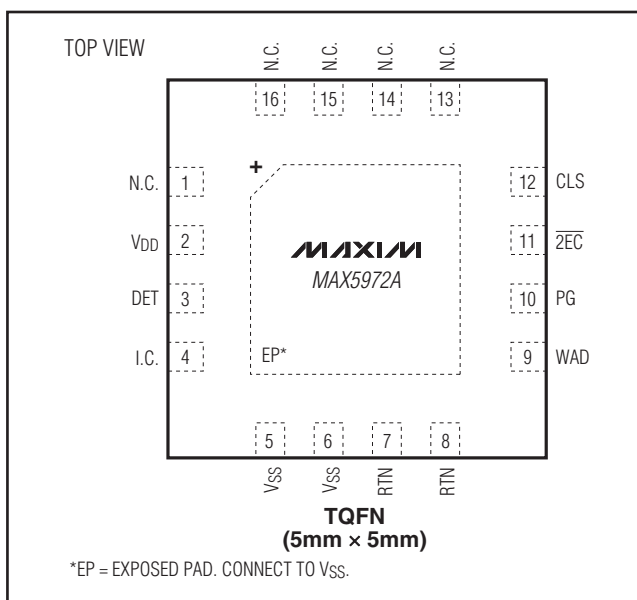
订购信息

PART	TEMP RANGE	PIN-PACKAGE	SLEEP MODE
MAX5972AETE+	-40°C to +85°C	16 TQFN-EP*	—

+表示无铅(Pb)/符合RoHS标准的封装。

*EP = 裸焊盘。

引脚配置



WiMAX是WiMAX论坛的商标。

IEEE是美国电气和电子工程师学会的注册服务标志。



IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

ABSOLUTE MAXIMUM RATINGS

VDD to VSS	-0.3V to +100V
DET, RTN, WAD, PG, $\overline{2EC}$ to VSS	-0.3V to +100V
CLS to VSS	-0.3V to +6V
Maximum Current on CLS (100ms maximum)	100mA
Continuous Power Dissipation (TA = +70°C) (Note 1)	
16-Pin TQFN (derate 28.6mW/°C above +70°C)	
Multilayer Board	2285.7mW

Package Thermal Resistance (Note 2)

θ_{JA}	35°C/W
θ_{JC}	2.7°C/W
Operating Temperature Range	-40°C to +85°C
Maximum Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Note 1: Maximum power dissipation is obtained using JEDEC JESD51-5 and JESD51-7 specifications.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(VIN = (VDD - VSS) = 48V, RDET = 24.9k Ω and RCLS = 615 Ω . RTN, WAD, PG, and $\overline{2EC}$ unconnected, all voltages are referenced to VSS, unless otherwise noted. TA = TJ = -40°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DETECTION MODE							
Input Offset Current	I _{OFFSET}	V _{IN} = 1.4V to 10.1V (Note 4)		10			μA
Effective Differential Input Resistance	dR	V _{IN} = 1.4V up to 10.1V with 1V step, V _{DD} = RTN = WAD = PG = $\overline{2EC}$ (Note 5)		23.95	25.00	25.50	kΩ
CLASSIFICATION MODE							
Classification Disable Threshold	V _{TH,CLS}	V _{IN} rising (Note 6)		22.0	22.8	23.6	V
Classification Stability Time				0.2			ms
Classification Current	I _{CLASS}	V _{IN} = 12.5V to 20.5V, V _{DD} = RTN = WAD = PG = $\overline{2EC}$	Class 0, R _{CLS} = 615Ω	0	3.96		mA
			Class 1, R _{CLS} = 117Ω	9.12	11.88		
			Class 2, R _{CLS} = 66.5Ω	17.2	19.8		
			Class 3, R _{CLS} = 43.7Ω	26.3	29.7		
			Class 4, R _{CLS} = 30.9Ω	36.4	43.6		
			Class 5, R _{CLS} = 21.3Ω	52.7	63.3		
TYPE 2 (802.3at) CLASSIFICATION MODE							
Mark Event Threshold	V _{THM}	V _{IN} falling		10.1	10.7	11.6	V
Hysteresis on Mark Event Threshold				0.84			V
Mark Event Current	I _{MARK}	V _{IN} falling to enter mark event, 5.2V ≤ V _{IN} ≤ 10.1V		0.25	0.85		mA
Reset Event Threshold	V _{THR}	V _{IN} falling		2.8	4	5.2	V
POWER MODE							
V _{IN} Supply Voltage Range				60			V
V _{IN} Supply Current	I _Q			0.27			0.55 mA

IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

MAX5972A

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = (V_{DD} - V_{SS}) = 48V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. RTN, WAD, PG, and $\overline{2EC}$ unconnected, all voltages are referenced to V_{SS} , unless otherwise noted. $T_A = T_J = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN} Turn-On Voltage	V_{ON}	V_{IN} rising	34.3	35.4	36.6	V
V_{IN} Turn-Off Voltage	V_{OFF}	V_{IN} falling	30			V
V_{IN} Turn-On/-Off Hysteresis	V_{HYST_UVLO}	(Note 7)	4.2			V
V_{IN} Deglitch Time	t_{OFF_DLY}	V_{IN} falling from 40V to 20V (Note 8)	30	120		μs
Inrush to Operating Mode Delay	t_{DELAY}	t_{DELAY} = minimum PG current pulse width after entering into power mode	80	96	112	ms
Isolation Power MOSFET On-Resistance	R_{ON_ISO}	$I_{RTN} = 600mA$	$T_J = +25^\circ C$	0.7	1.1	Ω
			$T_J = +85^\circ C$	0.9	1.5	
			$T_J = +125^\circ C$	1.15		
RTN Leakage Current	I_{RTN_LKG}	$V_{RTN} = 12.5V$ to 30V			10	μA
CURRENT LIMIT						
Inrush Current Limit	I_{INRUSH}	During initial turn-on period, $V_{RTN} = 1.5V$	90	135	180	mA
Current Limit During Normal Operation	I_{LIM}	After inrush completed, $V_{RTN} = 1V$	720	800	880	mA
Foldback Threshold		V_{RTN} (Note 9)	13		16.5	V
LOGIC						
WAD Detection Threshold	V_{WAD_REF}	V_{WAD} rising, $V_{IN} = 14V$ to 48V (referenced to RTN)	8	9	10	V
WAD Detection Threshold Hysteresis		V_{WAD} falling, $V_{RTN} = 0V$, V_{SS} unconnected		0.725		
WAD Input Current	I_{WAD_LKG}	$V_{WAD} = 10V$ (referenced to RTN)			3.5	μA
$\overline{2EC}$ Sink Current		$V_{\overline{2EC}} = 3.5V$ (referenced to RTN), V_{SS} unconnected	1	1.5	2.25	mA
$\overline{2EC}$ Off-Leakage Current		$V_{\overline{2EC}} = 48V$			1	μA
PG Sink Current		$V_{RTN} = 1.5V$, $V_{PG} = 0.8V$, during inrush period	125	230	375	μA
PG Off-Leakage Current		$V_{PG} = 60V$			1	μA
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold	T_{SD}	T_J rising		+140		$^\circ C$
Thermal-Shutdown Hysteresis		T_J falling		+28		$^\circ C$

Note 3: This device is 100% production tested at $T_A = +25^\circ C$. Limits over temperature are guaranteed by design.

Note 4: The input offset current is illustrated in Figure 1.

Note 5: Effective differential input resistance is defined as the differential resistance between V_{DD} and V_{SS} . See Figure 1.

Note 6: Classification current is turned off whenever the device is in power mode.

Note 7: UVLO hysteresis is guaranteed by design, not production tested.

Note 8: A 20V glitch on input voltage that takes V_{DD} below V_{ON} shorter than or equal to t_{OFF_DLY} does not cause the MAX5972A to exit power-on mode.

Note 9: In power mode, current-limit foldback is used to reduce the power dissipation in the isolation MOSFET during an overload condition across V_{DD} and RTN.

IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

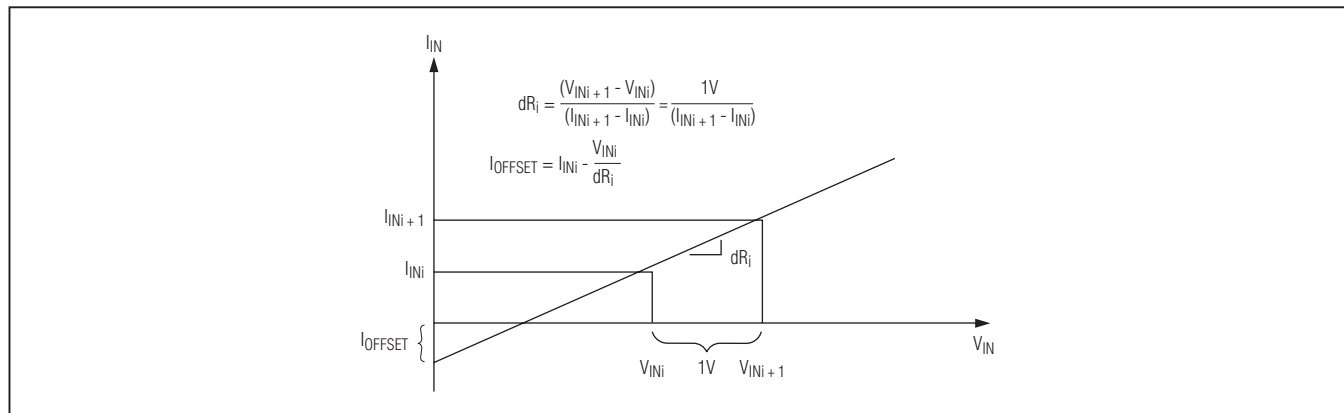
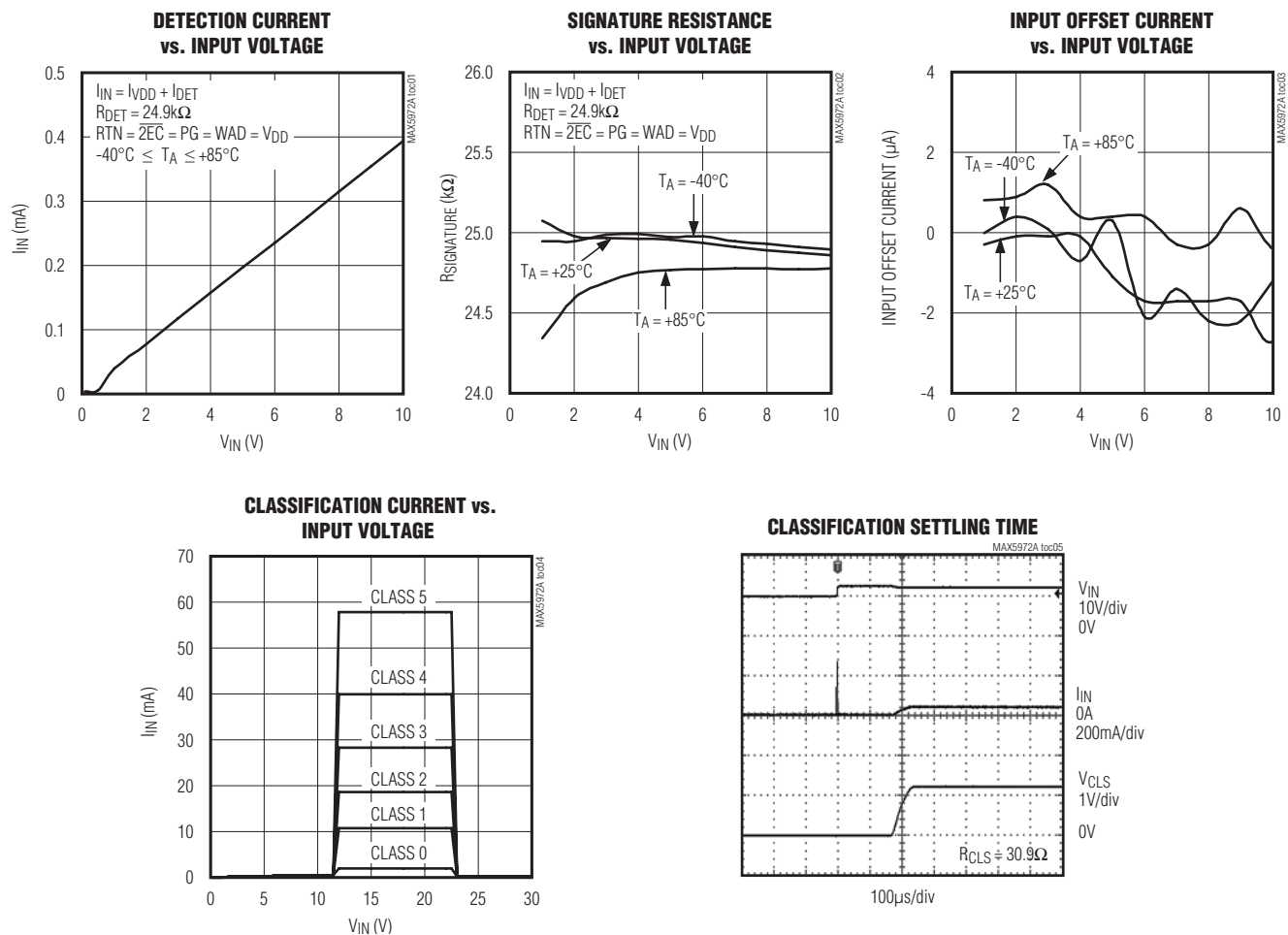


图1. 有效差分输入电阻/偏移电流

典型工作特性

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. R_{TN} , W_{AD} , PG , and $\overline{2EC}$ unconnected; all voltages are referenced to V_{SS} .)

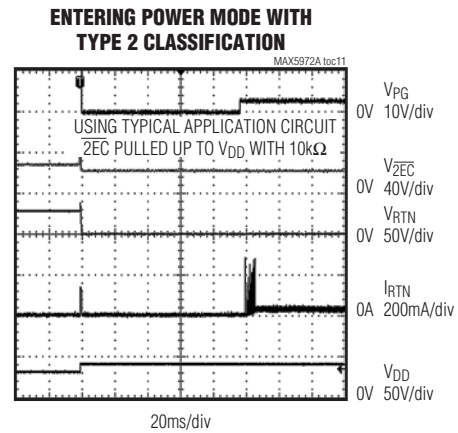
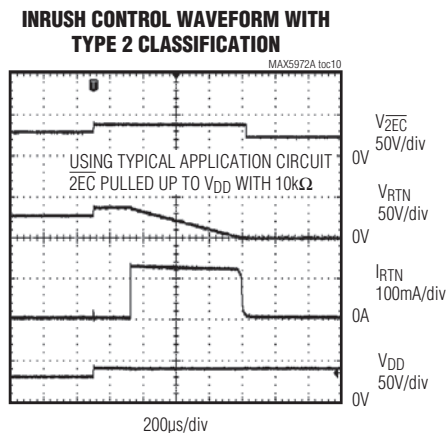
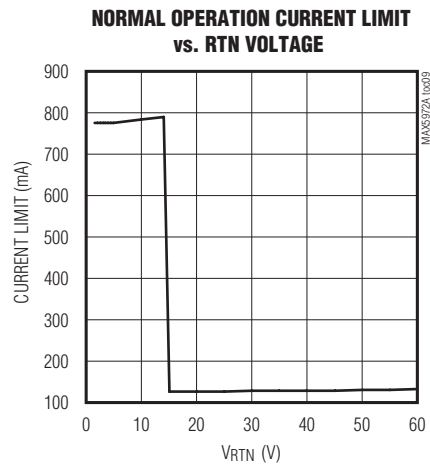
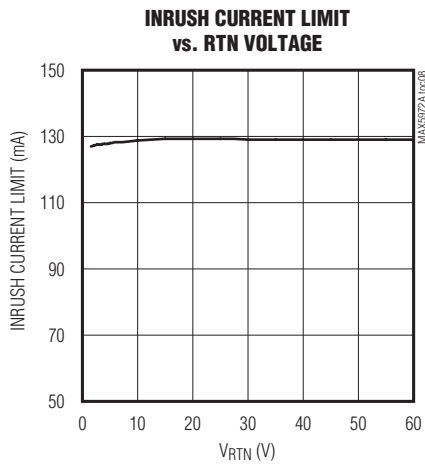
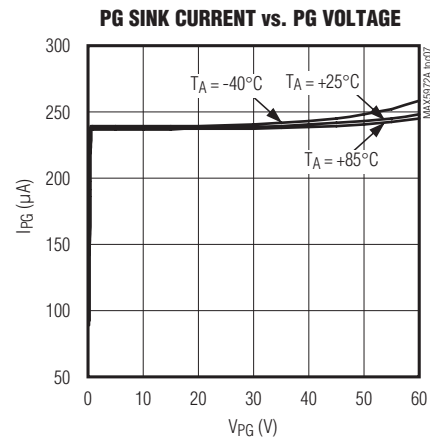
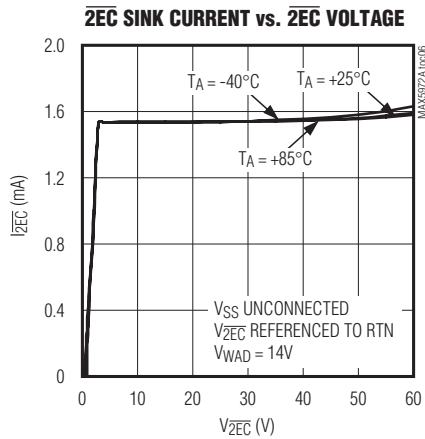


IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

典型工作特性(续)

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. RTN, WAD, PG, and $\overline{2EC}$ unconnected; all voltages are referenced to V_{SS} .)

MAX5972A



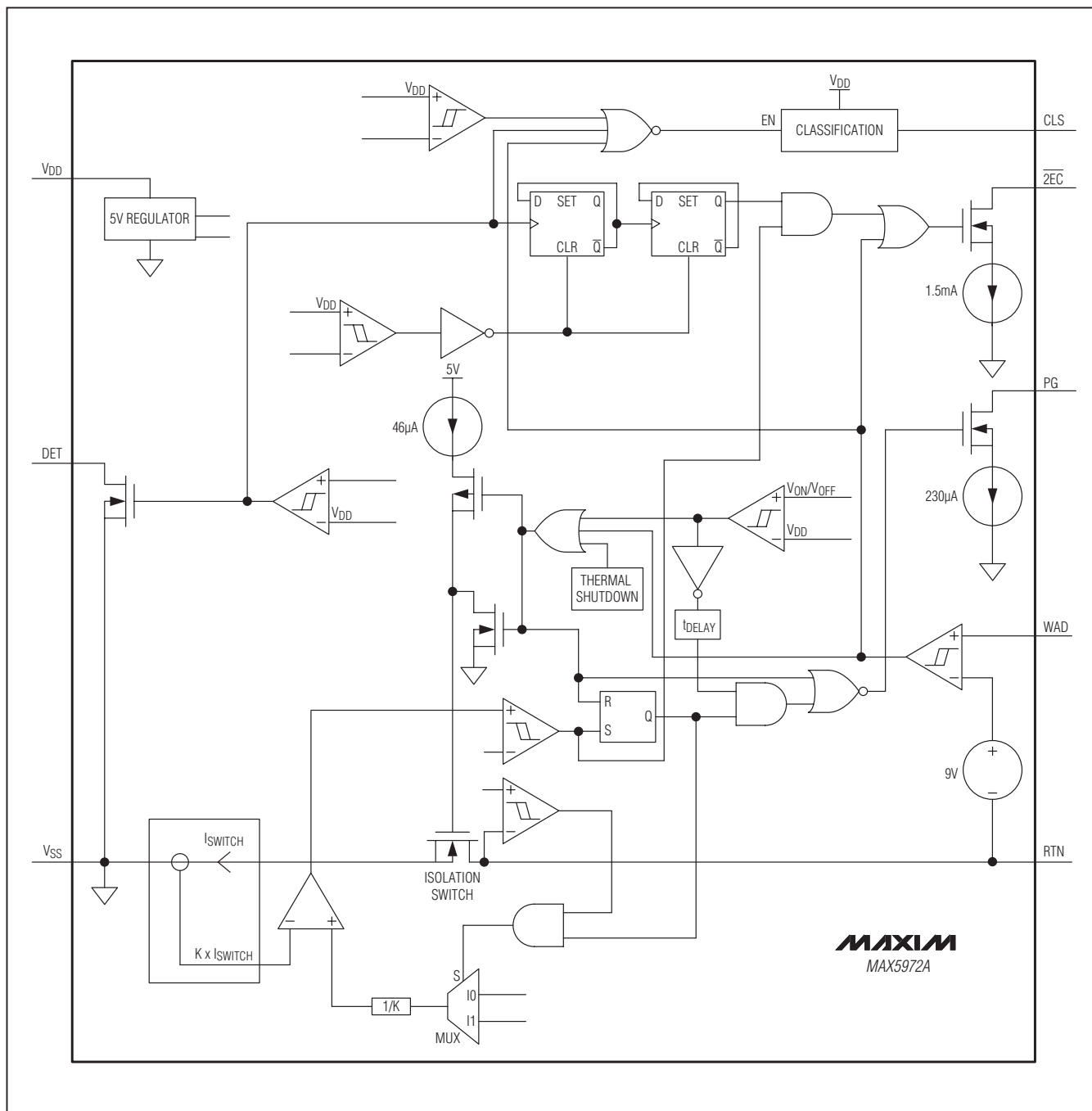
IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

引脚说明

引脚	名称	功能
1, 13–16	N.C.	无连接，没有内部连接。
2	V _{DD}	正电源输入。在V _{DD} 和V _{SS} 之间连接一个68nF (最小值)的旁路电容。
3	DET	检测电阻输入。在DET和V _{DD} 之间连接一个特征电阻(R _{DET} = 24.9kΩ)。
4	I.C.	内部连接，悬空。
5, 6	V _{SS}	负电源输入。V _{SS} 连接到集成隔离n沟道功率MOSFET的源极。
7, 8	RTN	隔离MOSFET的漏极。RTN连接至集成隔离n沟道功率MOSFET的漏极，如典型应用电路所示，将RTN连接至后续的DC-DC转换器地。
9	WAD	墙上电源适配器检测器输入。当V _{DD} - V _{SS} 超过标记事件门限时，使能墙上适配器检测。当WAD与RTN之间的电压大于9V时，将进行检测。当连接墙上电源适配器时，断开隔离n沟道功率MOSFET，开启2EC吸电流。当不使用墙上电源适配器或其它辅助电源时，将WAD直接连接至RTN。
10	PG	电源就绪指示开漏输出。闭合热插拔MOSFET开关时，PG将吸收230μA电流以禁止后续的DC-DC转换器。检测、分级和稳压供电模式下，禁止PG吸电流。当器件处于休眠模式时，开启PG吸电流，以禁止后续的DC-DC转换器。
11	2EC	低电平有效2级事件分级检测或墙上适配器检测输出。当检测到2类PSE或墙上适配器时，使能2EC处的1.5mA吸电流。当由2类PSE供电时，在隔离MOSFET完全打开后，2EC吸电流使能，直到V _{IN} 下降至UVLO _I 门限以下。由2类PSE供电时，锁定2EC状态，直到V _{IN} 下降到复位门限以下才会释放。当墙上适配器电源(通常大于9V)作用到WAD和RTN之间时，2EC也会有效。WAD触发2EC时，不会锁定2EC。
12	CLS	分级电阻输入。CLS至V _{SS} 之间连接电阻(R _{CLS})，设置所要求的分级电流。关于PD分级的实际电阻值，请参见Electrical Characteristics表的分级电流指标。
—	EP	裸焊盘。请勿将EP作为V _{SS} 的电气连接，EP通过电阻通路内部连接至V _{SS} ，在外部必须连接至V _{SS} 。为了优化散热，可将裸焊盘焊接到较大的覆铜电源层。

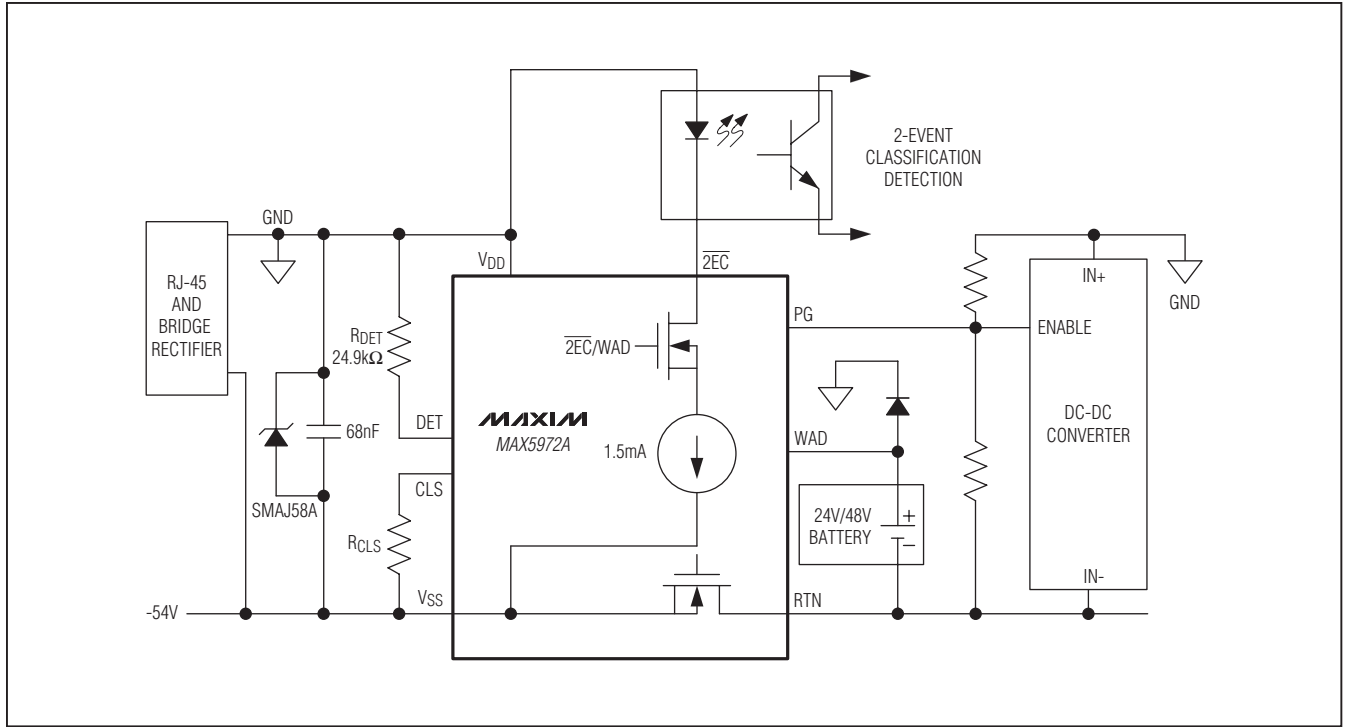
简化框图

MAX5972A



IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

典型工作电路



详细说明

工作模式

根据输入电压($V_{IN} = V_{DD} - V_{SS}$)的不同, MAX5972A有4种不同的工作模式: PD检测、PD分级、标记事件和PD供电模式。当输入电压在1.4V和10.1V之间时, 器件进入PD检测模式; 当输入电压在12.6V和20V之间时, 器件进入PD分级模式; 一旦输入电压超过 V_{ON} , 器件则进入PD供电模式。

检测模式($1.4V \leq V_{IN} \leq 10.1V$)

检测模式下, 供电设备(PSE)向 V_{IN} 施加1.4V至10.1V范围(最小步长为1V)的两个电压, 并记录这两点处的电流测量值。然后, PSE计算 $\Delta V/\Delta I$ 以确保连接了24.9kΩ特征电阻。在 V_{DD} 和DET之间连接特征电阻(R_{DET}), 以确保正确

的特征检测。检测模式下, MAX5972A将DET拉低。当输入电压超过12.5V时, DET变为高阻态。检测模式下, MAX5972A的大多数内部电路都处于关断状态, 偏置电流小于10μA。

如果PD电压反向, 请在输入端安装保护二极管, 以防止对MAX5972A内部造成损坏(参见典型应用电路)。由于PSE利用斜率($\Delta V/\Delta I$)计算特征电阻, 可以不考虑保护二极管造成的直流偏置, 不会影响检测过程。

分级模式($12.6V \leq V_{IN} \leq 20V$)

分级模式下, PSE根据PD所需的功耗对PD进行分级, 使PSE能够有效管理功率分配。0至5级的定义如表1所示(IEEE 802.3af/at标准仅定义了0至4级, 5级用于特殊要求)。CLS与 V_{SS} 之间连接一个外部电阻(R_{CLS}), 用于设置分级电流。

IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

表1. 设置分级电流

CLASS	MAXIMUM POWER USED BY PD (W)	R _{CLS} (Ω)	V _{IN} * (V)	CLASS CURRENT SEEN AT V _{IN} (mA)		IEEE 802.3at PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
				MIN	MAX	MIN	MAX
0	0.44 to 12.95	615	12.6 to 20	0	4	0	5
1	0.44 to 3.94	117	12.6 to 20	9	12	8	13
2	3.84 to 6.49	66.5	12.6 to 20	17	20	16	21
3	6.49 to 12.95	43.7	12.6 to 20	26	30	25	31
4	12.95 to 25.5	30.9	12.6 to 20	36	44	35	45
5	> 25.5	21.3	12.6 to 20	52	64	51	68

*V_{IN}为MAX5972A输入V_{DD}与V_{SS}之间的测量电压。

PSE通过向PD输入施加电压并测量PSE输出的电流来确定PD的级别。当PSE施加的电压在12.6V和20V之间时，MAX5972A呈现的电流特性值如表1所示。PSE使用分级电流信息来对PD功率要求进行分级。分级电流包括R_{CLS}吸收的电流和MAX5972A的电源电流，所以PD吸收的总电流在IEEE 802.3af/at标准的指标范围之内。当器件处于供电模式时，则关闭分级电流。

2级事件分级和检测

在2级事件分级期间，2类PSE侦测PD进行两次分级。第一次分级事件中，PSE产生12.6V至20.5V的输入电压，MAX5972A将得到所设置的负载I_{CLASS}。PSE随后将侦测电压降至10.1V标记事件门限以下，MAX5972A将提供标记电流(I_{MARK})，重复这一过程。

当MAX5972A由2类PSE供电时，内部隔离n沟道MOSFET完全开启后，2级事件识别输出 $\overline{2EC}$ 变为低电平。除非V_{DD}低于V_{THR}而复位2类PSE检测标识的锁定输出，当V_{DD}低于UVLO门限(V_{OFF})时， $\overline{2EC}$ 吸电流关闭；当V_{DD}高于UVLO门限(V_{ON})时， $\overline{2EC}$ 吸电流开启。

此外，如果MAX5972A由外部墙上电源适配器供电， $\overline{2EC}$ 输出也可作为墙上适配器检测输出，详细信息请参考墙上电源适配器检测和工作部分。

供电模式(唤醒模式)

当V_{IN}上升到欠压锁定门限(V_{ON})以上时，MAX5972A进入供电模式。当V_{IN}上升到V_{ON}以上时，MAX5972A开启内部n沟道隔离MOSFET，将V_{SS}连接至RTN，内部浪涌电

流限制设置为135mA（典型值）。当RTN处的电压接近V_{SS}并且浪涌电流降至浪涌门限以下时，隔离MOSFET被完全开启。一旦完全开启隔离MOSFET，MAX5972A将电流限制更改为800mA。在功率MOSFET完全开启之前，电源就绪开漏输出(PG)保持为低电平，持续时间至少为t_{DELAY}，在浪涌期间禁止后续的DC-DC转换器。

欠压锁定

MAX5972A的工作电压高达60V，电路开启UVLO门限(V_{ON})为35.4V；电路关闭UVLO门限(V_{OFF})为31V。当输入电压高于V_{ON}时，MAX5972A进入供电模式，内部MOSFET开启。当输入电压低于V_{OFF}的时间超过t_{OFF_DLY}时，MOSFET断开。

电源就绪输出

利用开漏输出(PG)可以在n沟道隔离MOSFET完全开启之前禁用后续的DC-DC转换器。内部隔离MOSFET完全打开之前，PG拉低至V_{SS}，保持时间为t_{DELAY}。休眠模式以及退出热关断保护时，PG也拉至低电平。

热关断保护

MAX5972A具有热关断保护功能，避免过热。如果结温超过+140°C热关断门限，MAX5972A将关断内部功率MOSFET以及 $\overline{2EC}$ 吸电流。当结温下降到低于+112°C时，器件进入浪涌模式，然后恢复至供电模式。浪涌模式可确保内部功率MOSFET完全开启之前关闭后续的DC-DC转换器。

IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

墙上电源适配器检测和工作

对于使用类似于墙上电源适配器的辅助电源向PD供电的应用，MAX5972A提供墙上电源适配器检测功能。一旦检测到适配器，MAX5972A将优先使用WAD并将电源平滑切换到WAD。一旦输入电压($V_{DD} - V_{SS}$)超过标记事件门限，MAX5972A将使能墙上适配器检测功能。墙上电源适配器连接在WAD与RTN之间。当WAD与RTN之间的电压高于9V时，MAX5972A检测墙上电源适配器。当检测到墙上电源适配器时，内部n沟道隔离MOSFET断开，开启2EC吸电流，如果 V_{IN} 处于分级范围之内，则禁止分级电流。

- 1) 将输入电容、分级电阻和瞬态电压保护器尽可能靠近MAX5972A放置。
- 2) 对于需要耗散功率的器件使用大尺寸SMT元件焊盘，例如MAX5972A和外部二极管。
- 3) 大功率通路使用短且宽的引线。
- 4) 参考MAX5972A评估板布局。
- 5) 在MAX5972A的EP焊盘位置放置足够多的过孔，以通过PCB覆铜有效释放器件内部产生的热量。建议过孔间距为1mm至1.2mm，采用镀铜(1oz铜)、内径较小(0.3mm至0.33mm)的散热过孔。

应用信息

采用12V适配器工作

布局步骤

谨慎的PCB布局对于获得高效率、低EMI性能至关重要。为了得到最佳性能，请按照以下原则设计布局：

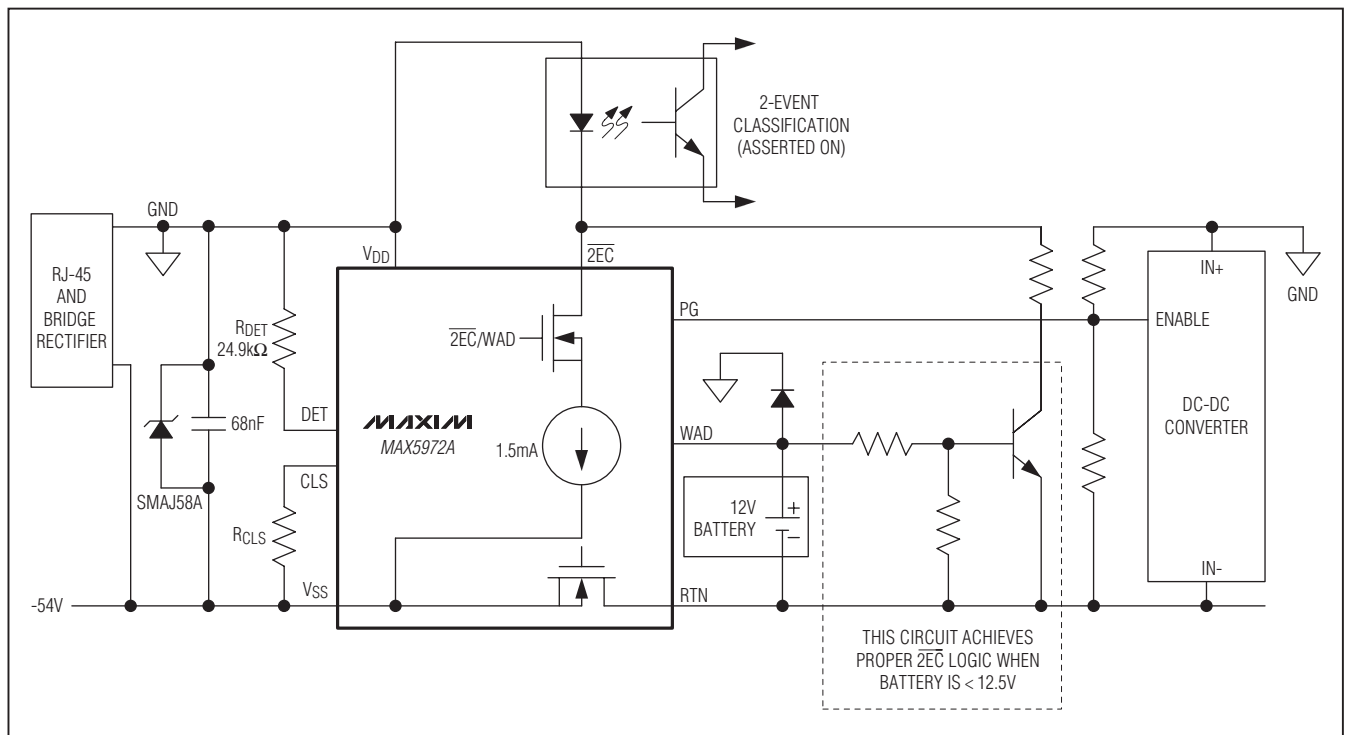


图2. 使用12V墙上电源适配器的典型配置

典型应用电路

[illegible]

IEEE 802.3af/at兼容、供电设备接口控制器， 集成功率MOSFET

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	文档编号
16 TQFN-EP	T1655+4	21-0140

IEEE 802.3af/at兼容、供电设备接口控制器，
集成功率MOSFET

修订历史

MAX5972A

修订号	修订日期	说明	修改页
0	8/09	最初版本。	—
1	2/10	从数据资料中删除了MAX5972B。	1-13

Maxim北京办事处

北京8328信箱 邮政编码 100083
免费电话: 800 810 0310
电话: 010-6211 5199
传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 13

© 2010 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。