

VGA端口保护器**MAX4895E****概述**

MAX4895E集成电平转换缓冲器，为VGA信号提供R、G、B端口保护。

MAX4895E具有H、V(行、场)电平转换缓冲器，可将来自图形输出的低电平CMOS输入转换成满足+5.0V、TTL兼容电平的输出。每路输出可提供 $\pm 10\text{mA}$ 驱动，满足VESA[®]规范。此外，器件还可接受+5.0V、直接数字控制(DDC)信号，并将其转换为图形器件所需的较低电平。用户可将图形卡输出电源连接至 V_L 设定该电平。R、G、B端口保护图形输出引脚，使其免受静电放电(ESD)冲击而损坏，七路输出均具有高压ESD保护。

MAX4895E工作在-40°C至+85°C扩展级温度范围，提供16引脚、3mm x 3mm TQFN封装。

应用

笔记本电脑
台式计算机
服务器
图形卡

VESA是视频电子标准协会的注册服务标志。

特性

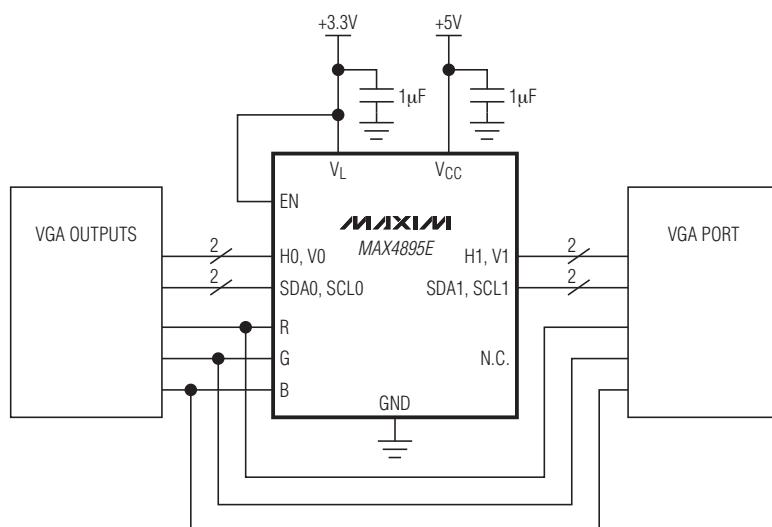
- ◆ H1、V1、SDA1、SCL1、R、G、B端具有ESD保护
 $\pm 15\text{kV}$ —人体模式
 $\pm 8\text{kV}$ —IEC 61000-4-2，接触放电
- ◆ 低静态电流， $I_Q \leq 5\mu\text{A}$ (最大值)
- ◆ 3pF (最大值)低电容(R、G、B端口)
- ◆ DDC电平转换保护与隔离
- ◆ 行同步、场同步电平转换/缓冲
- ◆ 输入兼容于 V_L
- ◆ 输出兼容于+5.0V TTL电平(符合VESA)
- ◆ 每个H、V端口可提供 $\pm 10\text{mA}$ 驱动
- ◆ 节省空间的16引脚(3mm x 3mm) TQFN无铅封装

定购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX4895EEET+	-40°C to +85°C	16 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

*EP = 裸焊盘。

典型工作电路

VGA端口保护器

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

V_{CC}	-0.3V to +6.0V
V_L	-0.3V to +(V _{CC} + 0.3V)
R, G, B, H1, V1, SCL1, SDA1	-0.3V to +(V _{CC} + 0.3V)
EN, H0, V0, SCL0, SDA0	-0.3V to +(V _L + 0.3V)
Continuous Current through SDA ₊ , SCL ₊	±30mA
Continuous Short-Circuit Current H1, V1	±20mA

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$) for multilayer board:	
16-Pin TQFN (derate 20.8mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)1667mW
Junction-to-Case Thermal Resistance (θ_{JC}) (Note 1)7 $^\circ\text{C}/\text{W}$
Junction-to-Ambient Thermal Resistance (θ_{JA})	
(Note 1)48 $^\circ\text{C}/\text{W}$
Operating Temperature Range-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
Junction Temperature+150 $^\circ\text{C}$
Storage Temperature Range-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Lead Temperature (soldering, 10s)+300 $^\circ\text{C}$
Soldering Temperature (reflow)+260 $^\circ\text{C}$

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{CC} = +4.5\text{V}$ to $+5.5\text{V}$, $V_L = +2.0\text{V}$ to V_{CC} , $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{CC} = +5.0\text{V}$, $V_L = +3.3\text{V}$, and $T_A = +25^\circ\text{C}$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY OPERATION						
Supply Voltage	V_{CC}		4.5	5.5		V
Logic Supply Voltage	V_L	$V_L \leq V_{CC}$	2	3.3	5.5	V
V_{CC} Supply Current	I_{CC}	$V_{H0}, V_{V0} = 0\text{V}$, $V_{EN} = V_L$	0.5	5.0		μA
V_L Supply Current	I_L	$V_{H0}, V_{V0} = 0\text{V}$, $V_{EN} = V_L$ (no load)	0.5	5.0		μA
RGB CHANNELS						
R, G, B Capacitance	C_{OUT}	$f = 1\text{MHz}$, $V_{R,G,B} = 1\text{Vp-p}$ (Note 3)	2.2			pF
R, G, B Leakage		$V_{CC} = +5.5\text{V}$	-1	+1		μA
H₊, V_{-,} EN CHANNELS						
Input Threshold Low	V_{IL}	$V_L = +3.0\text{V}$		0.8		V
Input Threshold High	V_{IH}	$V_L = +3.6\text{V}$	2.0			V
Input Hysteresis	V_{HYST}			100		mV
Input Leakage Current	I_{LEAK}	$V_L = +3.3\text{V}$, $V_{CC} = +5.5\text{V}$	-1	+1		μA
Output-Voltage Low	V_{OL}	$I_{OUT} = 10\text{mA}$ sink, $V_{CC} = +4.5\text{V}$		0.8		V
Output-Voltage High	V_{OH}	$I_{OUT} = 10\text{mA}$ source, $V_{CC} = +4.5\text{V}$	2.4			V
Propagation Delay	t_{PD}	$R_L = 2.2\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{OL} = +0.8\text{V}$, $V_{OH} = +2.4\text{V}$		15		ns
Enable Time	t_{ON}, t_{OFF}			15		ns
SDA₊, SCL₊ (DDC) CHANNELS						
On-Resistance, SDA, SCL	R_{ON}	$V_{CC} = +5.5\text{V}$, $I_{SDA, SCL} = \pm 10\text{mA}$, $V_{SDA, SCL} = +0.5\text{V}$	20	55		Ω
Leakage Current, SDA, SCL	I_{LEAK}	$V_L = 0\text{V}$	-1	+1		μA

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +4.5V$ to $+5.5V$, $V_L = +2.0V$ to V_{CC} , $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{CC} = +5.0V$, $V_L = +3.3V$, and $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ESD PROTECTION						
SDA1, SCL1, H1, V1, R, G, B		Human Body Model (Note 4)		± 15		kV
SDA1, SCL1, H1, V1, R, G, B		IEC 61000-4-2 Contact		± 8		kV

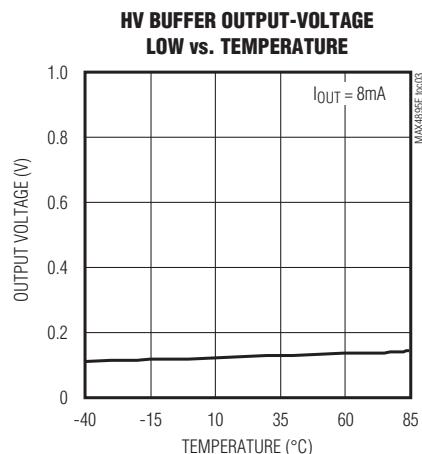
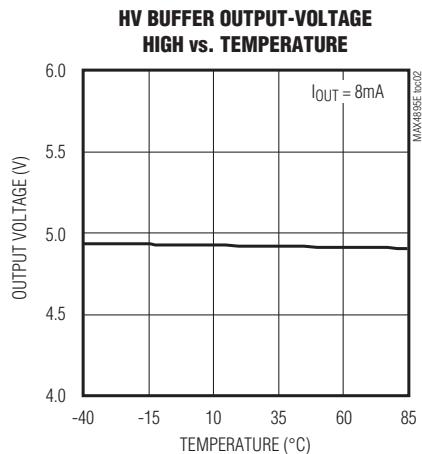
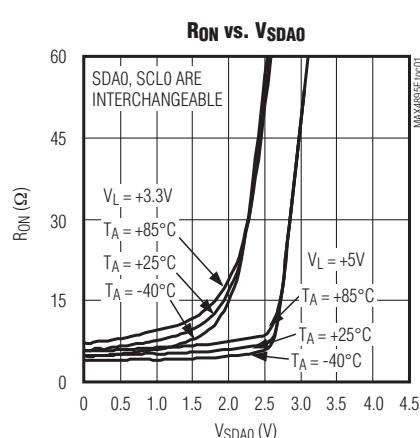
Note 2: All devices are 100% production tested at $T_A = +25^\circ C$. All temperature limits are guaranteed by design.

Note 3: Guaranteed by design, not production tested.

Note 4: Tested terminals to GND; $1\mu F$ bypass capacitors on V_{CC} and V_L .

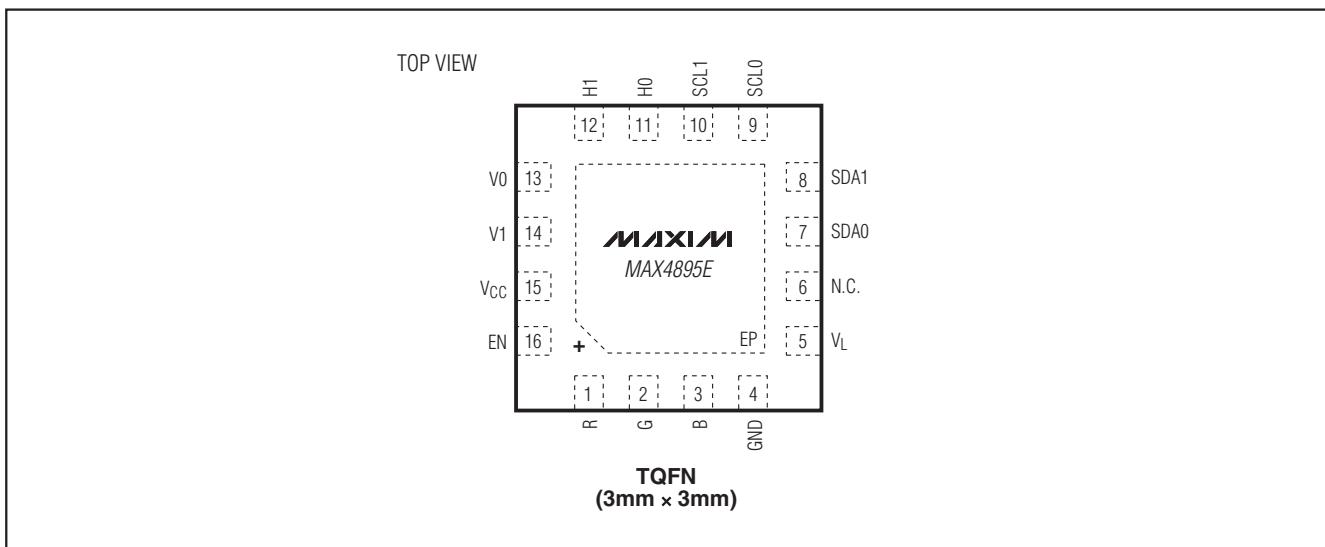
典型工作特性

($V_{CC} = +5.0V$, $V_L = +3.3V$, and $T_A = +25^\circ C$, unless otherwise noted.)



VGA端口保护器

引脚配置



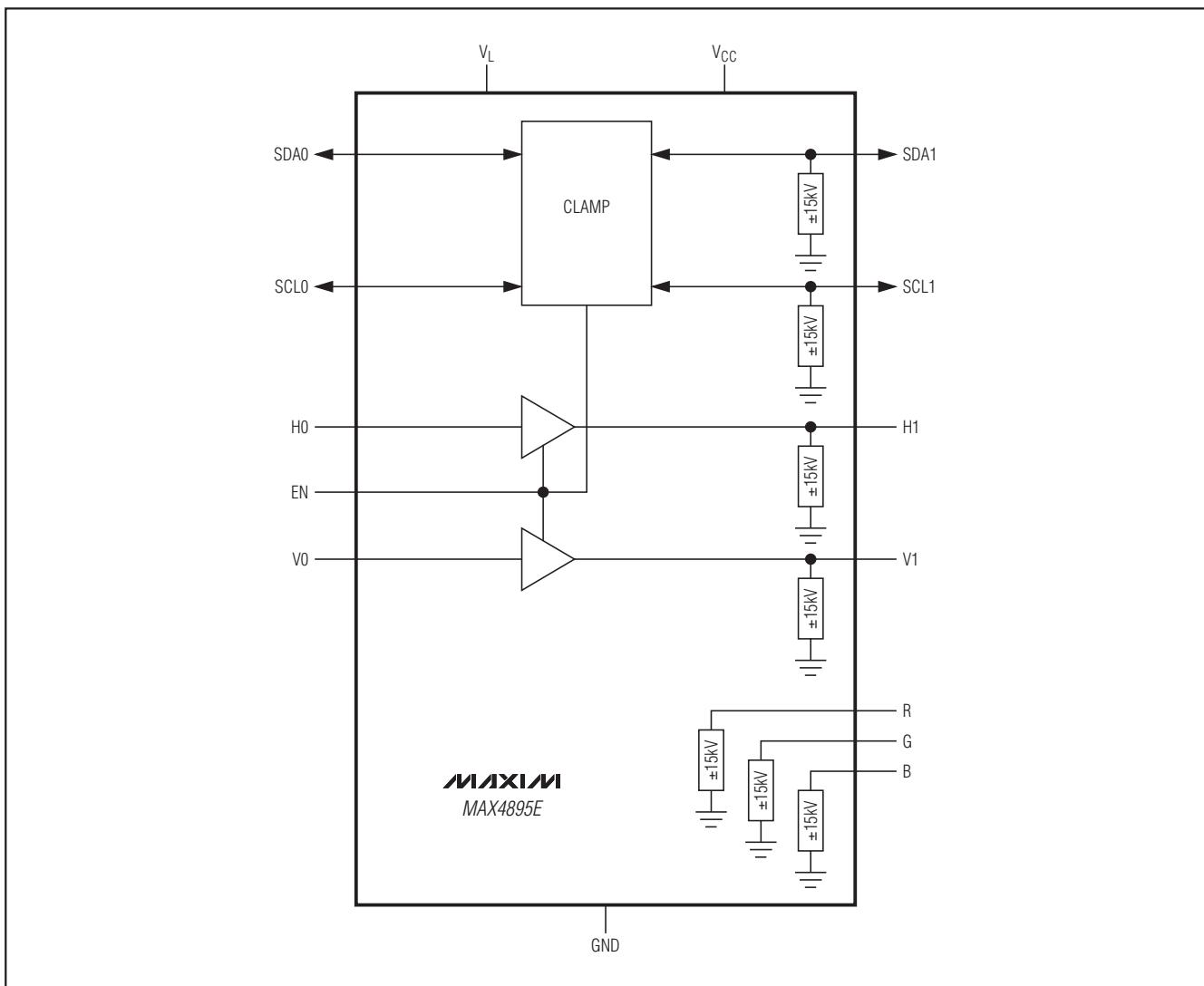
引脚说明

引脚	名称	功能
1	R	用于保护RGB信号的高压ESD保护二极管。
2	G	用于保护RGB信号的高压ESD保护二极管。
3	B	用于保护RGB信号的高压ESD保护二极管。
4	GND	地。
5	V _L	电源电压，+2.0V至V _{CC} 。通过一个1μF的陶瓷电容将V _L 旁路至GND。
6	N.C.	没有连接，浮空。
7	SDA0	SDA I/O，SDA0以V _L 为参考。
8	SDA1	SDA I/O，SDA1以V _{CC} 为参考。
9	SCL0	SCL I/O，SCL0以V _L 为参考。
10	SCL1	SCL I/O，SCL1以V _{CC} 为参考。
11	H0	行同步输入。
12	H1	行同步输出。
13	V0	场同步输入。
14	V1	场同步输出。
15	V _{CC}	电源电压，+4.5V至+5.5V。通过一个1μF的陶瓷电容将V _{CC} 旁路至GND。
16	EN	H1和V1输出使能。
—	EP	裸焊盘，将EP连接到GND或浮空。为改善散热，应该将EP连接到尽可能大的覆铜区域。不要将EP作为唯一的地连接端。

VGA端口保护器

功能框图

MAX4895E



应用信息

MAX4895E提供必要的电平转换，用于驱动两路标准VGA端口，输入信号来自图形控制器，电压可低至+2.2V。内部缓冲器将HSYNC和VSYNC信号驱动至VGA标准的TTL电平。DDC开关将信号箝位在低于V_L一个二极管压降的电压值，提供电平转换(参见典型工作电路)。正常工作时，将V_L连接至+3.3V。

电源去耦

利用1μF陶瓷电容分别将V_{CC}和V_L旁路至地，电容应尽可能靠近器件安装。

PCB布局

为获得最佳性能，MAX4895E高速开关须采用合理的PCB布局。确保高速信号采用阻抗受控的PCB引线，确保引线长度一致并尽可能短。将裸焊盘连接到地层。

VGA端口保护器

详细说明

MAX4895E集成电平转换缓冲器，为VGA信号提供R、G、B端口保护。

行同步和场同步(H0/V0)输入具有电平转换缓冲器，支持低电压CMOS或标准的TTL兼容图形控制器。该器件满足 $\pm 10\text{mA}$ VESA驱动要求。MAX4895E采用两个nMOS器件还可提供I²C电平转换。七个端口(SDA1、SCL1、H1、V1、R、G、B)的所有输出均可承受 $\pm 15\text{kV}$ 人体模式(HBM)以及 $\pm 8\text{kV}$ IEC 61000-4-2接触放电的静电冲击。R、G、B端口为数/模转换器(DAC)提供保护，只需简单地并联在DAC和VGA插槽的R、G、B输出。

行/场同步电平转换器

H SYNC/V SYNC信号经过缓冲提供电平转换，驱动能力满足VESA规范要求。输入逻辑电平(V_{IL}、V_{IH})连接至V_L(参见*Electrical Characteristics*表)。当EN驱动至低电平时，经电平转换后的输出(H1和V1)被拉低(见表1)。逻辑电平输出(V_{OL}、V_{OH})兼容于+5.0V TTL电平。

表1. HV真值表

EN	FUNCTION
1	H SYNC/V SYNC level shifting enabled
0	H1, V1 = 0

表2. DDC真值表

EN	FUNCTION
1	SDA0 to SDA1 SCL0 to SCL1
0	SDA1, SCL1, high impedance

显示数据通道开关

MAX4895E利用两个nMOS开关实现I²C电平转换。SDA、SCL端电压箝位到低于V_L一个二极管压降的电压值。电压箝位提供保护并兼容于SDA、SCL和低压ASIC逻辑电平。V_L采用+2.5V至+3.3V供电电源，将电压箝位到兼容于VESA I²C信号的电平。SDA、SCL开关相同，每个开关用于切换SDA或SCL信号。

RGB

器件具有R、G、B三个端点。这些端点的唯一作用是在保持RGB信号线电容最小的前提下，为其提供高压ESD保护。R、G、B端具有相同结构，任何一个都可以用于保护红、绿、蓝视频信号。

ESD保护

与Maxim的其它器件类似，器件的所有引脚都提供ESD保护结构，在操作与装配过程中出现静电放电时可对器件提供保护。另外，MAX4895E在RGB端和H1、V1、SDA1、SCL1输出端提供 $\pm 15\text{kV}$ 人体模式(HBM)静电保护。为获得最佳的ESD保护性能，利用1 μF 陶瓷电容将V_{CC}旁路至地。ESD保护可以采用不同的方法测试。MAX4895E的R、G、B端以及H1、V1、SDA1、SCL1输出端的保护能力受限于：

- $\pm 15\text{kV}$ 人体模式
- $\pm 8\text{kV}$ IEC 61000-4-2接触放电

ESD测试条件

ESD性能取决于多种条件。如果需要包括测试设置、方法和结果在内的可靠性报告，请与Maxim联系。

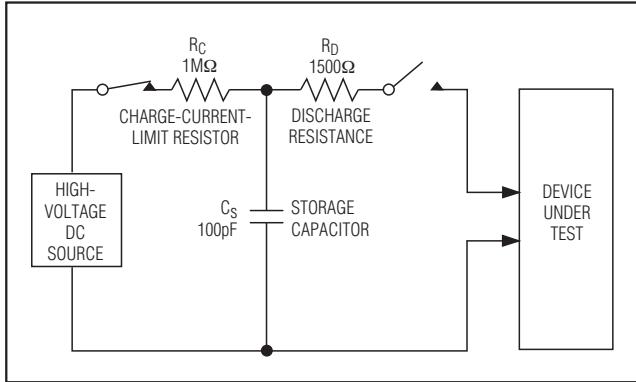


图1a. 人体模式ESD测试模型

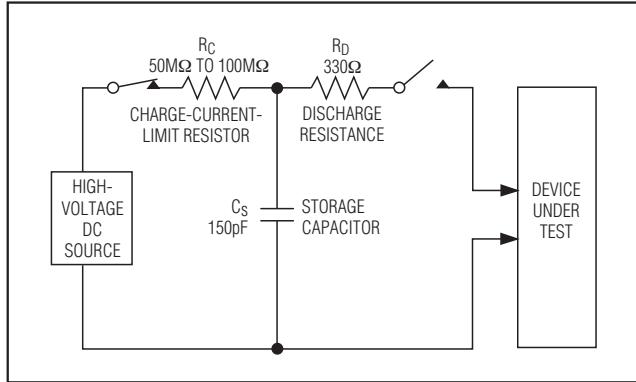


图1c. IEC 61000-4-2 ESD测试模型

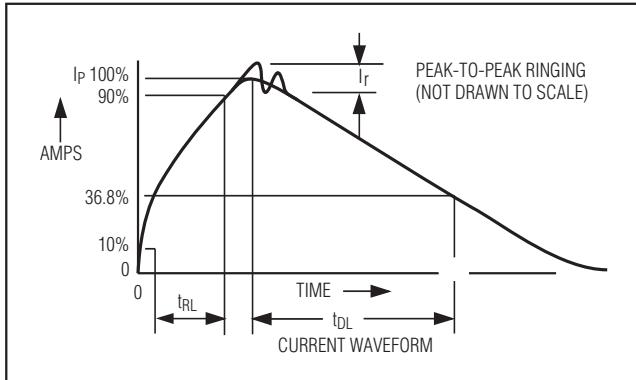


图1b. 人体模式测试电流波形

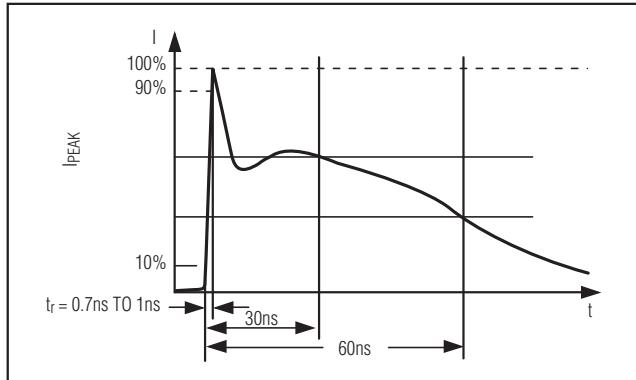


图1d. IEC 61000-4-2 ESD发生器电流波形

人体模式(HBM)

图1a所示为人体模式测试模型，图1b所示为对低阻放电时产生的电流波形。该模型包括一个100pF电容，将其充电至所要求的ESD电压，然后通过1.5kΩ电阻向被测器件放电。

IEC 61000-4-2

IEC 61000-4-2标准涵盖了成品设备的ESD测试与性能，但它并不针对集成电路。MAX4895E能够帮助用户设计符合IEC 61000-4-2要求的设备，而不需要额外的ESD保护元件。使用人体模式与IEC 61000-4-2测试的主要区别在于IEC 61000-4-2测试的峰值电流更高，这是由于IEC 61000-4-2模型采用更小的串联电阻。因此，IEC 61000-4-2测试的ESD

耐受电压通常低于人体模式测试的结果。图1c所示为IEC 61000-4-2测试模型，图1d所示为IEC 61000-4-2 ESD接触放电测试的电流波形。

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询 china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 TQFN-EP	T1633+4	21-0136	90-0031

VGA端口保护器

修订历史

修订号	修订日期	说明	修改页
0	4/09	最初版本。	—
1	6/10	从定购信息中删除了“顶标”一栏。	1

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。