



## 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

MAX4952B

### 概述

MAX4952B双通道转接驱动器设计用于转接驱动一路双向SAS或SATA信号，可支持高达6.0Gbps的数据速率，器件采用+3.3V单电源供电。MAX4952B设计用于商用SAS或SAS/SATA系统，例如：服务器。

MAX4952B具有独立的输出提升电路，通过重建完整的输出电平改善接收信号的完整性。利用输入端的高速幅度检测支持SAS/SATA带外(OOB)信令，禁止相应输出。

输入和输出内部带有50Ω端接电阻，具有极低的回波损耗。

MAX4952B采用小尺寸、20引脚、4.0mm x 4.0mm TQFN封装，引脚按信号流向排列，易于布局。器件工作于0°C至+70°C温度范围。

### 应用

服务器  
数据存储

### 特性

- ◆ +3.3V单电源供电
- ◆ 极低的关断电流(350μA，典型值)，用于功耗敏感设计
- ◆ 支持SAS I/II/III，数据速率高达6.0Gbps
- ◆ 极低的回波损耗  
优于SAS/SATA回波损耗模板(3GHz下优于8dB)
- ◆ 支持SAS/SATA OOB信令  
具有5ns (最大值)快速进入、退出时间  
可编程SAS/SATA门限
- ◆ 独立的输出提升电路  
可选择两种电平：0dB和6dB
- ◆ 片内50Ω输入/输出端接
- ◆ 引脚按信号流向排列，简化了布局
- ◆ 节省空间的4.0mm x 4.0mm TQFN封装
- ◆ 所有引脚均提供ESD保护：±5.5kV (人体模式)

### 订购信息

| PART         | TEMP RANGE   | PIN-PACKAGE |
|--------------|--------------|-------------|
| MAX4952BCTP+ | 0°C to +70°C | 20 TQFN-EP* |

+表示无铅(Pb)/符合RoHS标准的封装。

\*EP = 裸焊盘。

# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

## ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

|                                                                       |                                   |
|-----------------------------------------------------------------------|-----------------------------------|
| V <sub>CC</sub> .....                                                 | -0.3V to +4.0V                    |
| All Other Pins (Note 1) .....                                         | -0.3V to (V <sub>CC</sub> + 0.3V) |
| Short-Circuit Output Current DAP, DAM, HBM, HBP.....                  | 90mA                              |
| Continuous Power Dissipation (T <sub>A</sub> = +70°C) .....           |                                   |
| 20-Pin TQFN (derate 25.6mW/°C above +70°C).....                       | 2051mW                            |
| Junction-to-Case Thermal Resistance (θ <sub>JC</sub> ) (Note 2) ..... |                                   |
| 20-Pin TQFN.....                                                      | 6°C/W                             |

Junction-to-Ambient Thermal Resistance (θ<sub>JA</sub>) (Note 2)

|                                         |                 |
|-----------------------------------------|-----------------|
| 20-Pin TQFN.....                        | 39°C/W          |
| Operating Temperature Range .....       | 0°C to +70°C    |
| Junction Temperature .....              | +150°C          |
| Storage Temperature Range.....          | -55°C to +150°C |
| Lead Temperature (soldering, 10s) ..... | +300°C          |

**Note 1:** All I/O pins are clamped by internal diodes.

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [china.maxim-ic.com/thermal-tutorial](http://china.maxim-ic.com/thermal-tutorial).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = +3.0V to +3.6V, C<sub>CL</sub> = 10nF coupling capacitor on each output, R<sub>L</sub> = 50Ω on each output, T<sub>A</sub> = 0°C to +70°C, unless otherwise noted. Typical values are at V<sub>CC</sub> = +3.3V and T<sub>A</sub> = +25°C.) (Note 3)

| PARAMETER                                   | SYMBOL                  | CONDITIONS           |                           | MIN | TYP  | MAX | UNITS |
|---------------------------------------------|-------------------------|----------------------|---------------------------|-----|------|-----|-------|
| DC PERFORMANCE                              |                         |                      |                           |     |      |     |       |
| Power-Supply Range                          | V <sub>CC</sub>         |                      |                           | 3.0 |      | 3.6 | V     |
| Power-Down Current                          | I <sub>PWRDN</sub>      | EN = GND             |                           |     | 0.35 | 2   | mA    |
| Supply Current                              | I <sub>CC</sub>         | EN = V <sub>CC</sub> | BA = BB = V <sub>CC</sub> |     | 100  | 130 | mA    |
|                                             |                         |                      | BA = BB = GND             |     | 85   | 100 |       |
| Input Impedance, Differential               | Z <sub>RX-DIFF-DC</sub> | DC                   |                           | 85  | 100  | 115 | Ω     |
| Output Impedance, Differential              | Z <sub>TX-DIFF-DC</sub> | DC                   |                           | 85  | 100  | 115 | Ω     |
| AC PERFORMANCE                              |                         |                      |                           |     |      |     |       |
| Input Return Loss, Differential<br>(Note 4) | RL <sub>RX-DIFF</sub>   | 0.1GHz < f ≤ 0.3GHz  |                           |     |      | -18 | dB    |
|                                             |                         | 0.3GHz < f ≤ 0.6GHz  |                           |     |      | -14 |       |
|                                             |                         | 0.6GHz < f ≤ 1.2GHz  |                           |     |      | -10 |       |
|                                             |                         | 1.2GHz < f ≤ 2.4GHz  |                           |     |      | -8  |       |
|                                             |                         | 2.4GHz < f ≤ 3.0GHz  |                           |     |      | -8  |       |
|                                             |                         | 3.0GHz < f ≤ 6.0GHz  |                           |     |      | -1  |       |
| Input Return Loss,<br>Common Mode (Note 4)  | RL <sub>RX-CM</sub>     | 0.1GHz < f ≤ 0.3GHz  |                           |     |      | -6  | dB    |
|                                             |                         | 0.3GHz < f ≤ 0.6GHz  |                           |     |      | -5  |       |
|                                             |                         | 0.6GHz < f ≤ 1.2GHz  |                           |     |      | -5  |       |
|                                             |                         | 1.2GHz < f ≤ 2.4GHz  |                           |     |      | -5  |       |
|                                             |                         | 2.4GHz < f ≤ 3.0GHz  |                           |     |      | -5  |       |
|                                             |                         | 3.0GHz < f ≤ 6.0GHz  |                           |     |      | -1  |       |

# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

MAX4952B

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>CC</sub> = +3.0V to +3.6V, C<sub>CL</sub> = 10nF coupling capacitor on each output, R<sub>L</sub> = 50Ω on each output, T<sub>A</sub> = 0°C to +70°C, unless otherwise noted. Typical values are at V<sub>CC</sub> = +3.3V and T<sub>A</sub> = +25°C.) (Note 3)

| PARAMETER                                 | SYMBOL                    | CONDITIONS                                                    | MIN                       | TYP  | MAX  | UNITS |
|-------------------------------------------|---------------------------|---------------------------------------------------------------|---------------------------|------|------|-------|
| Output Return Loss, Differential (Note 4) | RLTX-DIFF                 | 0.1GHz < f ≤ 0.3GHz                                           |                           |      | -14  | dB    |
|                                           |                           | 0.3GHz < f ≤ 0.6GHz                                           |                           |      | -8   |       |
|                                           |                           | 0.6GHz < f ≤ 1.2GHz                                           |                           |      | -8   |       |
|                                           |                           | 1.2GHz < f ≤ 2.4GHz                                           |                           |      | -8   |       |
|                                           |                           | 2.4GHz < f ≤ 3.0GHz                                           |                           |      | -8   |       |
|                                           |                           | 3.0GHz < f ≤ 6.0GHz                                           |                           |      | -1   |       |
| Output Return Loss, Common Mode (Note 4)  | RLTX-CM                   | 0.1GHz < f ≤ 0.3GHz                                           |                           |      | -8   | dB    |
|                                           |                           | 0.3GHz < f ≤ 0.6GHz                                           |                           |      | -5   |       |
|                                           |                           | 0.6GHz < f ≤ 1.2GHz                                           |                           |      | -5   |       |
|                                           |                           | 1.2GHz < f ≤ 2.4GHz                                           |                           |      | -5   |       |
|                                           |                           | 2.4GHz < f ≤ 3.0GHz                                           |                           |      | -5   |       |
|                                           |                           | 3.0GHz < f ≤ 6.0GHz                                           |                           |      | -1   |       |
| Differential Input Signal Range           | VRX-DFF-PP                | SATA 1.5Gbps, 3Gbps, 6Gbps, M = GND                           | 225                       |      | 1600 | mVp-P |
|                                           |                           | SAS 1.5Gbps, 3Gbps, M = V <sub>CC</sub>                       | 275                       |      | 1600 |       |
|                                           |                           | SAS 6.0Gbps, M = V <sub>CC</sub>                              | 300                       |      | 1600 |       |
| OOB Squelch Threshold                     | VSQ-DIFF                  | SATA OOB, M = GND                                             | 50                        |      | 150  | mVp-P |
|                                           |                           | SAS OOB, M = V <sub>CC</sub>                                  | 120                       |      | 220  |       |
| Differential Output-Voltage Swing         | VTX-DIFF-PP               | f = 750MHz, 1.5GHz                                            | BA = BB = GND             |      | 650  | mVp-P |
|                                           |                           |                                                               | BA = BB = V <sub>CC</sub> | 900  | 1300 |       |
| Propagation Delay                         | t <sub>PD</sub>           |                                                               |                           | 300  |      | ps    |
| Output Rise/Fall Time                     | t <sub>TX-RISE-FALL</sub> | Figure 1 (Notes 4, 5)                                         | 40                        |      | 40   | ps    |
| Deterministic Jitter                      | t <sub>TX-DJ-DD</sub>     | Up to 6.0Gbps (Notes 4, 6)                                    |                           |      | 15   | psp-P |
| Random Jitter                             | t <sub>TX-RJ-DD</sub>     | Up to 6.0Gbps (Notes 4, 6)                                    |                           |      | 1.4  | psRMS |
| OOB Output Startup/Shutdown Time          | t <sub>OOB</sub>          | (Note 7)                                                      |                           | 3    | 5    | ns    |
| Differential Offset Delta                 | ΔV <sub>OOB,DIFF</sub>    | Difference between OOB and active-mode output offset          | -80                       |      | +80  | mV    |
| Common-Mode Delta                         | ΔV <sub>OOB,CM</sub>      | Difference between OOB and active-mode output V <sub>CM</sub> | -50                       |      | +50  | mV    |
| <b>CONTROL LOGIC</b>                      |                           |                                                               |                           |      |      |       |
| Input Logic-Level Low                     | V <sub>IL</sub>           |                                                               |                           |      | 0.6  | V     |
| Input Logic-Level High                    | V <sub>IH</sub>           |                                                               | 1.4                       |      |      | V     |
| Input Logic Hysteresis                    | V <sub>HYST</sub>         |                                                               |                           | 100  |      | mV    |
| Input Pulldown Resistor                   | R <sub>DOWN</sub>         |                                                               |                           | 70   |      | kΩ    |
| <b>ESD PROTECTION</b>                     |                           |                                                               |                           |      |      |       |
| All Pins                                  |                           | Human Body Model                                              |                           | ±5.5 |      | kV    |

**Note 3:** This device is 100% production tested at T<sub>A</sub> = +70°C. Specifications for all temperature limits are guaranteed by design.

**Note 4:** Guaranteed by design.

**Note 5:** Rise and fall times are measured using 20% and 80% levels.

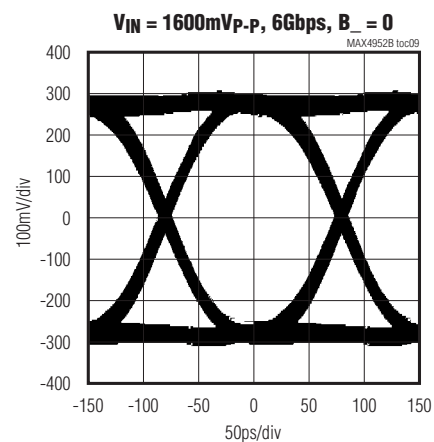
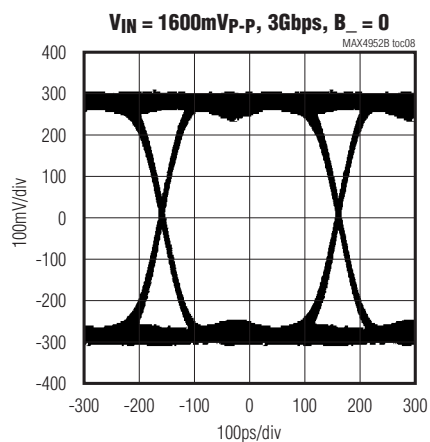
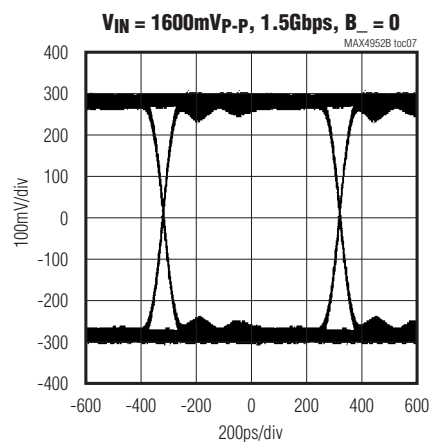
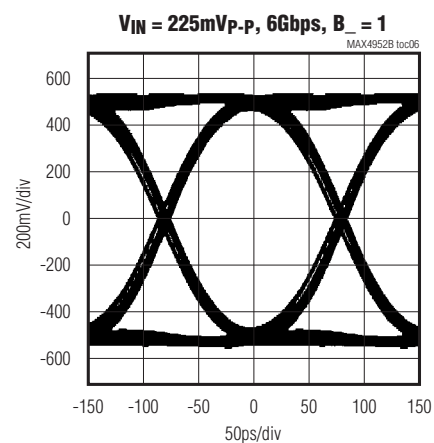
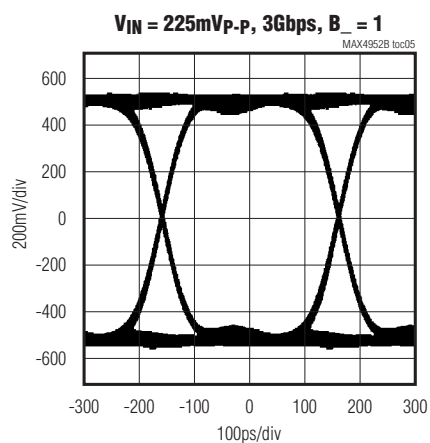
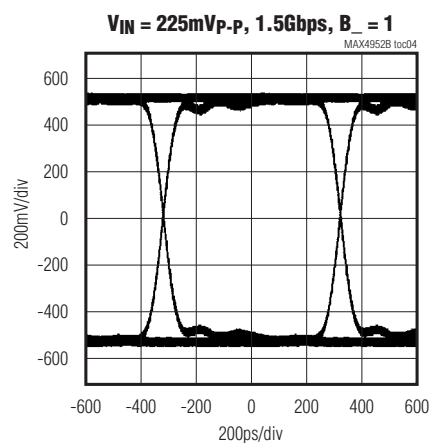
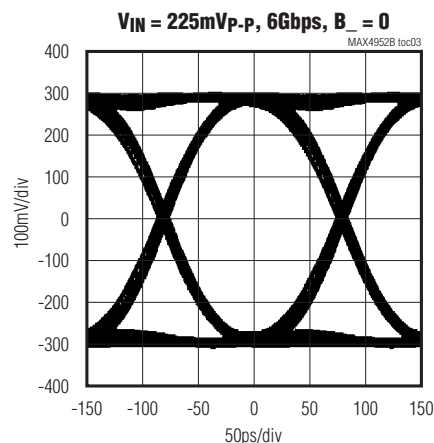
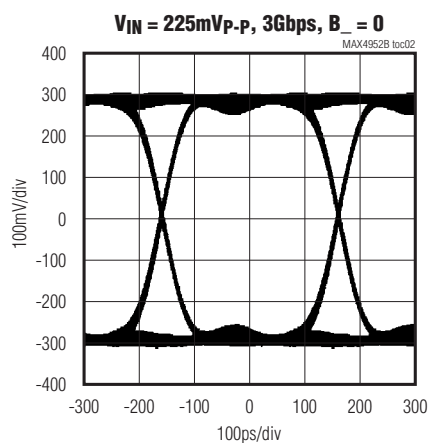
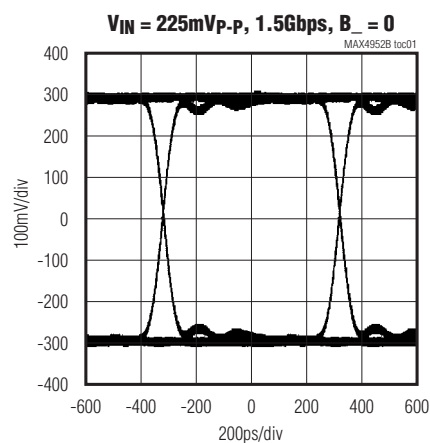
**Note 6:** DJ measured using K28.5 pattern; RJ measured using D10.2 pattern.

**Note 7:** Total time for OOB detection circuit to enable/squelch the output.

# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

## 典型工作特性

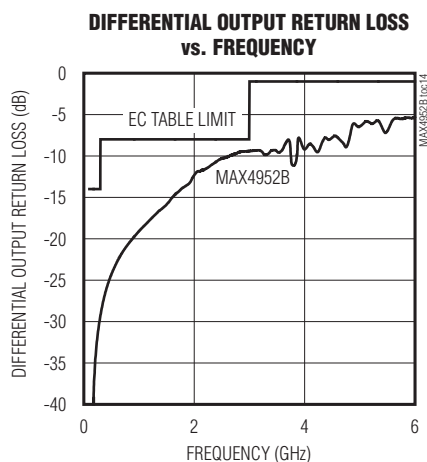
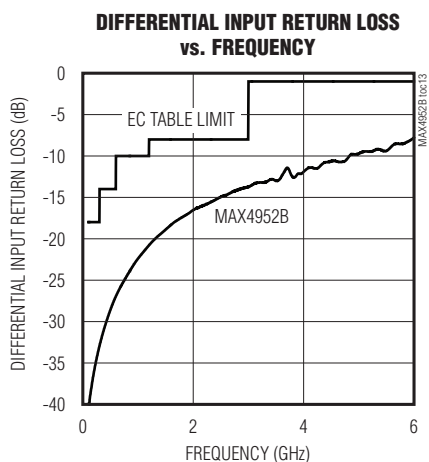
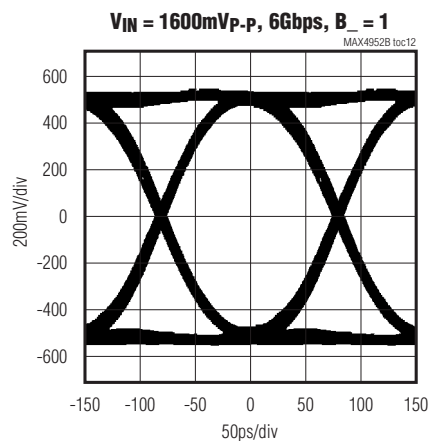
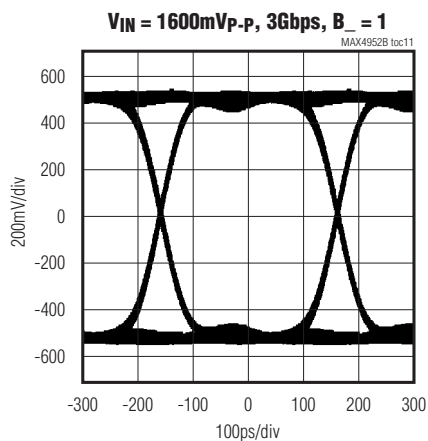
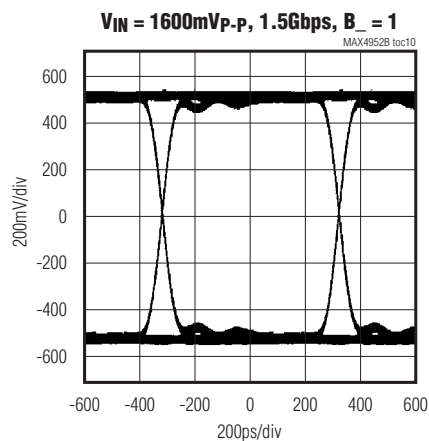
( $V_{CC} = +3.3V$ ,  $M = GND$ ,  $T_A = +25^\circ C$ ; all eye diagrams measured using K28.5 pattern, unless otherwise noted.)



# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

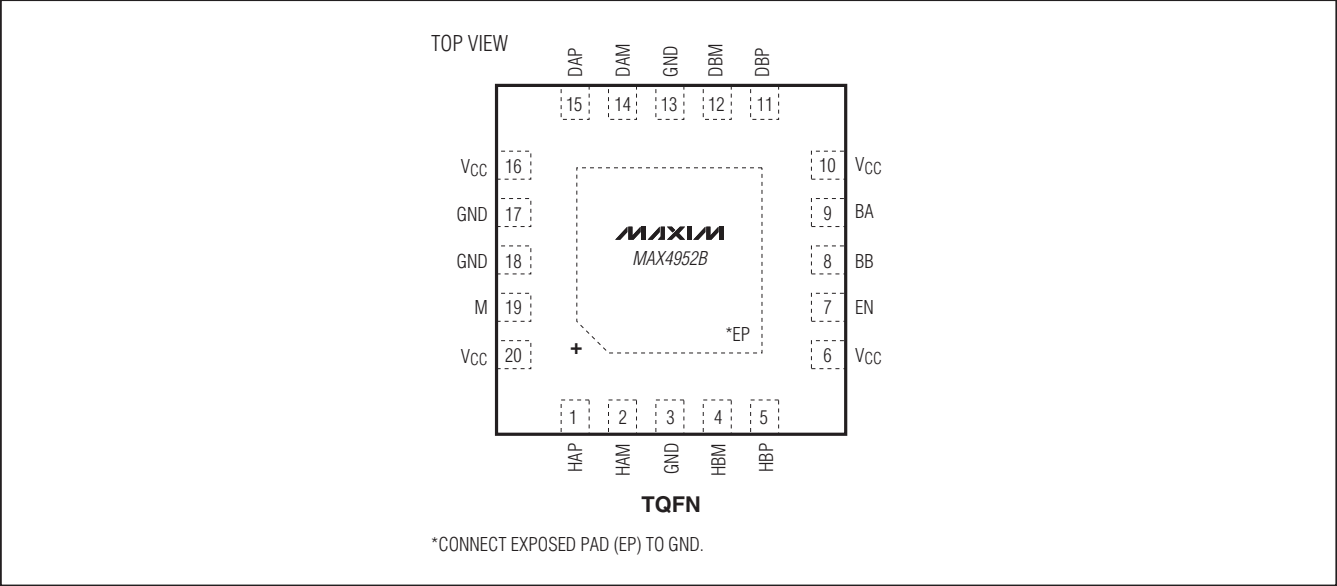
典型工作特性(续)

( $V_{CC} = +3.3V$ ,  $M = GND$ ,  $T_A = +25^\circ C$ ; all eye diagrams measured using K28.5 pattern, unless otherwise noted.)



双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

引脚配置



引脚说明

| 引脚            | 名称  | 功能                                                                               |
|---------------|-----|----------------------------------------------------------------------------------|
| 1             | HAP | 来自主控制器通道A的同相输入，HAP必须采用电容耦合(参见注释)。                                                |
| 2             | HAM | 来自主控制器通道A的反相输入，HAM必须采用电容耦合(参见注释)。                                                |
| 3, 13, 17, 18 | GND | 地。                                                                               |
| 4             | HBM | 至主控制器通道B的反相输出，HBM必须采用电容耦合(参见注释)。                                                 |
| 5             | HBP | 至主控制器通道B的同相输出，HBP必须采用电容耦合(参见注释)。                                                 |
| 6, 10, 16, 20 | VCC | 电源输入。采用低ESR的0.01μF和4.7μF并联电容将VCC旁路至GND，电容应尽可能靠近器件放置，建议在每个VCC引脚放置旁路电容。            |
| 7             | EN  | 使能输入。将EN置为低电平，器件处于低功耗待机模式；将EN置为高电平，器件正常工作。EN内置70kΩ(典型值)下拉电阻。                     |
| 8             | BB  | 通道B升压使能输入。将BB置为高电平，使能通道B的+6dB输出电压提升；将BB置为低电平，提供标准SAS/SATA输出电平。BB内置70kΩ(典型值)下拉电阻。 |
| 9             | BA  | 通道A升压使能输入。将BA置为高电平，使能通道A的+6dB输出电压提升；将BA置为低电平，提供标准SAS/SATA输出电平。BA内置70kΩ(典型值)下拉电阻。 |
| 11            | DBP | 来自设备通道B的同相输入，DBP必须采用电容耦合(参见注释)。                                                  |
| 12            | DBM | 来自设备通道B的反相输入，DBM必须采用电容耦合(参见注释)。                                                  |
| 14            | DAM | 至设备通道A的反相输出，DAM必须采用电容耦合(参见注释)。                                                   |
| 15            | DAP | 至设备通道A的同相输出，DAP必须采用电容耦合(参见注释)。                                                   |
| 19            | M   | OOB模式逻辑输入，M端内置70kΩ(典型值)下拉电阻。将M置为低电平或悬空，选择SATA OOB门限；将M置为高电平，选择SAS OOB门限。         |
| —             | EP  | 裸焊盘，内部连接至GND。连接至大面积地层以保证适当的散热和电气特性，不要将其作为电气连接点。                                  |

注：为保证正常工作，Maxim推荐在转接驱动器的所有输入、输出端使用低ESR的X7R、10nF、0402尺寸的电容。

# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

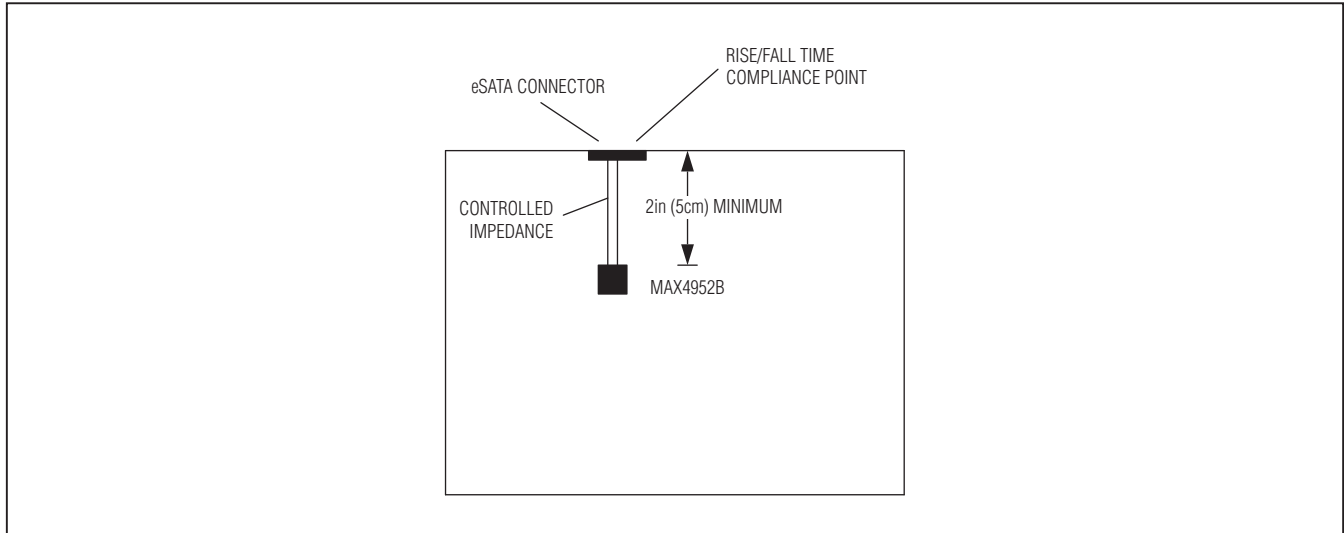
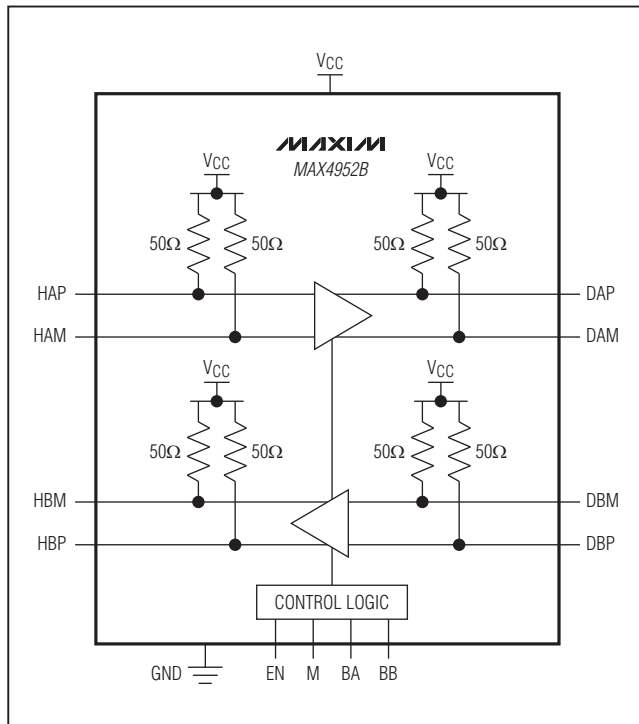


图1. MAX4952B的 $t_{R/F}$ 测量电路(一致性测量请参考SATA规范)

## 功能框图/真值表



| EN | BA | BB | CHANNEL A<br>OUTPUT LEVEL | CHANNEL B<br>OUTPUT LEVEL |
|----|----|----|---------------------------|---------------------------|
| 0  | X  | X  | Power-Down                | Power-Down                |
| 1  | 0  | 0  | No Boost                  | No Boost                  |
| 1  | 0  | 1  | No Boost                  | Boost                     |
| 1  | 1  | 0  | Boost                     | No Boost                  |
| 1  | 1  | 1  | Boost                     | Boost                     |

X = 无关。

| M | OOB THRESHOLD |
|---|---------------|
| 0 | SATA          |
| 1 | SAS           |

# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

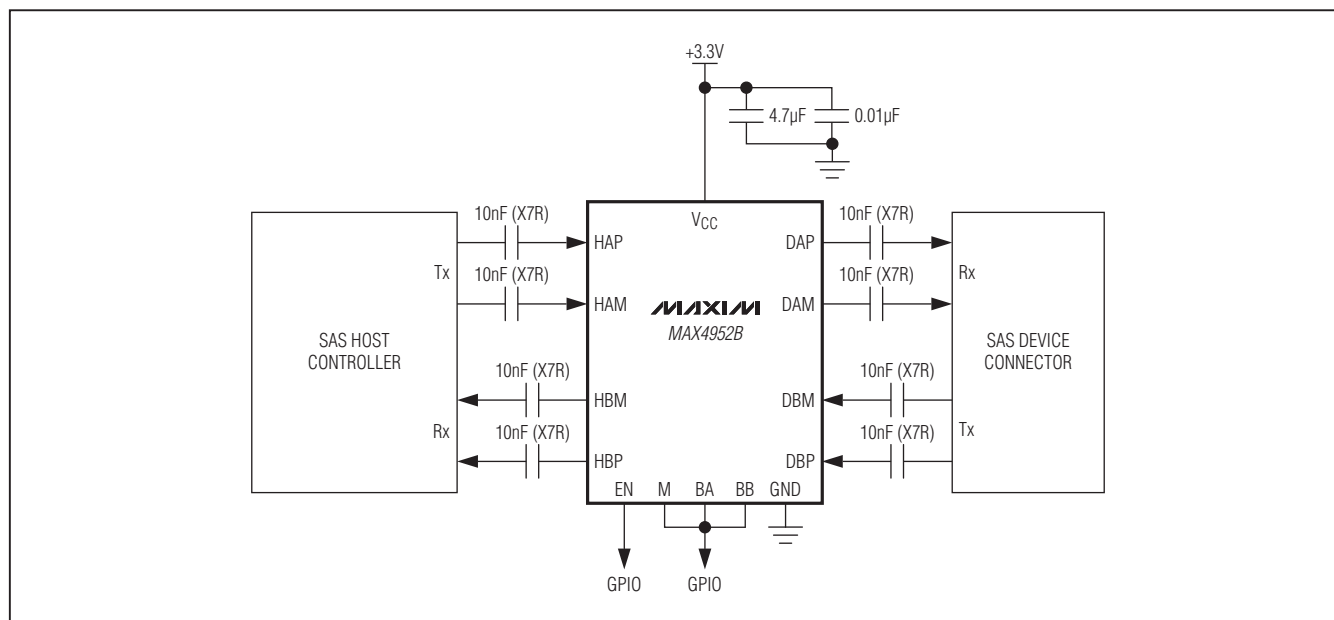


图2. 典型应用电路

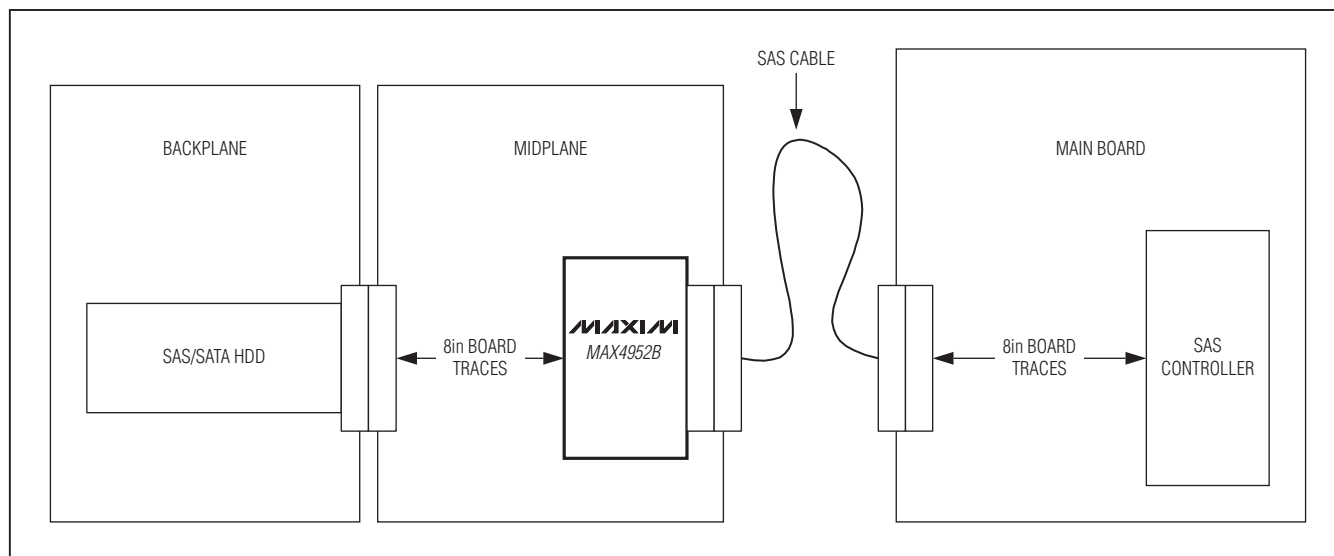


图3. MAX4952B驱动SAS电缆



# 双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

## 详细说明

MAX4952B双通道转接驱动器设计用于转接驱动一路双向SAS/SATA信号，可支持高达6.0Gbps的数据速率，器件采用+3.3V单电源供电。

MAX4952B具有独立的输出提升电路，通过重建完整的输出电平改善接收信号的完整性。利用输入端的高速幅度检测支持SAS/SATA OOB信令，禁止相应输出。

### 输入/输出端接

输入和输出在内部以50Ω匹配电阻端接至V<sub>CC</sub> (参见功能框图/真值表)，必须使用低ESR的X7R、10nF电容交流耦合至SAS/SATA控制器IC和SAS/SATA设备，以确保正常工作。

### 使能输入(EN)/断电模式

MAX4952B具有一个高电平有效的使能输入EN，EN具有一个70kΩ (典型值)的内部下拉电阻。当EN被驱动至低电平或没有连接时，MAX4952B进入断电模式并禁止输出。将EN驱动至高电平时正常工作。

### SAS/SATA模式输入(M)

MAX4952B支持SAS和SATA OOB电平。SAS模式下，OOB门限为120mV<sub>P-P</sub> (最小值)；SATA模式下，OOB门限为50mV<sub>P-P</sub> (最小值)。禁止低于OOB门限的信号输出，以防止转接驱动噪声信号。将M驱动至低电平或没有连接时，设置为SATA OOB电平；驱动M为高电平时，设置为SAS OOB电平。请参见功能框图/真值表，M端具有一个70kΩ (典型值)的内部下拉电阻。

### 输出升压选择输入(BA、BB)

MAX4952B有2路数字控制逻辑输入：BA和BB。BA和BB具有70kΩ (典型值)的内部下拉电阻。BA和BB控制相应转接驱动器的升压电平(参见功能框图/真值表)。将BA或BB驱动至低电平或没有连接时，输出标准的SAS/SATA电平；将BA或BB驱动至高电平时，使能输出升压。

## 应用信息

### 布局

电路板的布局和设计对MAX4952B的性能影响很大，应使用良好的高频设计技术，尽可能减小接地通路的电感，数据信号采用阻抗受控的传输线。在尽可能靠近V<sub>CC</sub> (或如上文所推荐的每个V<sub>CC</sub>引脚)放置低ESR的0.01μF和4.7μF并联旁路电容，始终将V<sub>CC</sub>连接至电源平面。MAX4952B转接驱动器的所有输入、输出端均采用电容耦合，Maxim推荐采用高质量、低ESR的X7R、10nF、0402尺寸的电容。

### 裸焊盘封装

带裸焊盘的20引脚TQFN封装提供了一条极低热阻通路，有利于IC散热。MAX4952B的裸焊盘必须焊接到电路板的地平面，以保证适当的散热和电气性能。有关裸焊盘封装的更多信息，请参考应用笔记862：HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages。

### ESD保护

同所有Maxim器件一样，器件在所有引脚都提供了ESD保护架构，能够在操作、装配过程中出现静电放电时对器件提供有效保护。MAX4952B能够承受高达±5.5kV (人体模式)的ESD冲击而不会损坏。ESD保护架构在所有状态下(标准工作状态和关断状态)都可承受±5.5kV的冲击。受到ESD冲击后，MAX4952B能够继续工作而不会闭锁。

### 人体模式

MAX4952B的±5.5kV ESD保护采用人体模式(MIL-STD-883, 方法3015)。图4所示为人体模式测试模型，图5所示为对低阻放电时产生的电流波形。该模型包括一个100pF电容，先将其充电至所要求的ESD电压，然后通过1.5kΩ电阻向被测器件放电。

### 电源排序

**注意：**请勿超过器件允许的绝对最大额定值，超过规定的额定值可能造成器件的永久损坏。

建议对所有器件采用合理的供电顺序，请在施加信号之前首先施加GND和V<sub>CC</sub>信号，特别是在信号电流不受限制的情况下。

双通道1.5/3.0/6.0Gbps SAS/SATA转接驱动器

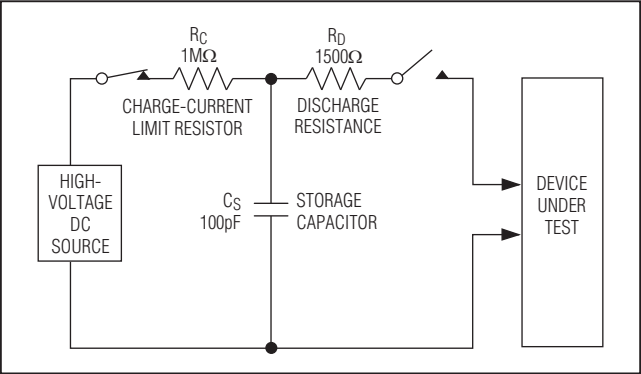


图4. 人体模式ESD测试模型

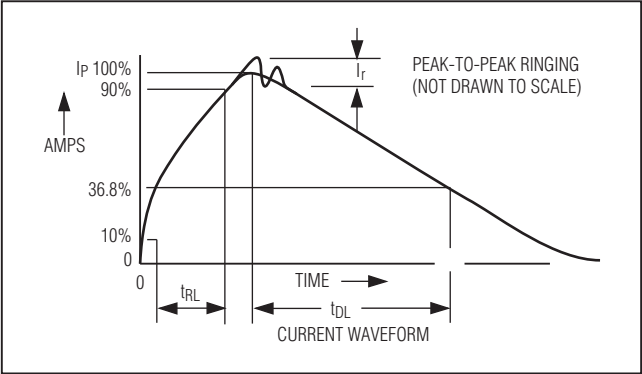


图5. 人体模式电流波形

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询[china.maxim-ic.com/packages](http://china.maxim-ic.com/packages)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

| 封装类型       | 封装编码    | 文档编号                    |
|------------|---------|-------------------------|
| 20 TQFN-EP | T2044+2 | <a href="#">21-0139</a> |

Maxim北京办事处

北京8328信箱 邮政编码 100083  
免费电话: 800 810 0310  
电话: 010-6211 5199  
传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。