



6通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16067

概述

MAX16067闪存可配置系统管理器能够对多个系统电压进行监测和排序。MAX16067可以同时管理6路系统电压。MAX16067集成了模/数转换器(ADC)以及可配置的顺序供电输出。包括过压门限、欠压门限、延迟时间设置以及排序在内的所有器件配置信息均存储在非易失闪存存储器内。出现故障时，故障标志和通道电压可自动存储到非易失闪存存储器，以便回读。

内部精度为1%的10位ADC用于测量每路输入，并将结果与过压门限、欠压门限进行比较。当被测电压超出设定的门限时产生故障报警信号。

MAX16067支持高达14V的电源电压，可直接采用多数系统中的12V中等总线电压供电。

集成排序器能够精确控制6路电源的上电、掉电顺序。三路输出(EN_OUT1至EN_OUT3)配合电荷泵输出可直接驱动外部n沟道MOSFET。

MAX16067具有6个可编程通用输入/输出(GPIO)。通过闪存配置GPIO后，可以用作故障输出、看门狗输入或输出以及手动复位。

MAX16067的非易失故障存储器用于在系统关断时记录信息。故障记录器在内部闪存记录故障状态，为了防止意外擦除数据，还可设置锁存位保护存储的故障数据。

MAX16067采用SMBus™或JTAG串口进行配置。MAX16067采用32引脚、5mm x 5mm TQFN封装，工作在-40°C至+85°C扩展级温度范围。

特性

- ◆ 工作电压范围为2.8V至14V
- ◆ 精度为1%的10位ADC，用于监测6路电压输入
- ◆ 模拟EN监测输入
- ◆ 6路被测输入具有过压和欠压门限
- ◆ 非易失故障事件记录器
- ◆ 上电、掉电排序功能
- ◆ 6路排序/电源就绪指示输出
- ◆ 3路可配置电荷泵输出
- ◆ 6个通用输入/输出可配置为：
 - 专用故障输出
 - 看门狗定时功能
 - 手动复位
 - SMBus报警
 - 故障传输输入/输出
- ◆ SMBus和JTAG接口
- ◆ 支持与MAX16065/MAX16066级联
- ◆ 通过闪存可配置延时和门限
- ◆ -40°C至+85°C扩展级工作温度范围

应用

网络设备
电信设备(基站、接入)
存储/RAID系统
服务器

典型工作电路在数据资料的最后给出。

订购信息/选型指南

PART	PIN-PACKAGE	VOLTAGE- DETECTOR INPUTS	GENERAL-PURPOSE INPUTS/OUTPUTS	SEQUENCING OUTPUTS
MAX16067ETJ+	32 TQFN-EP*	6	6	6

注：该器件工作在-40°C至+85°C扩展级温度范围。

+表示无铅(Pb)/符合RoHS标准的封装。

*EP = 裸焊盘。

SMBus是Intel Corp.的商标。



Maxim Integrated Products 1

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	-0.3V to +15V
MON_, SCL, SDA, A0 to GND	-0.3V to +6V
EN, TCK, TMS, TDI to GND	-0.3V to +4V
TDO to GND	-0.3V to (V _{DBP} + 0.3V)
EN_OUT1, EN_OUT2, EN_OUT3 (configured as open-drain) to GND	-0.3V to +15V
EN_OUT1, EN_OUT2, EN_OUT3 (configured as charge pump) to GND	-0.3V to +15V
EN_OUT4, EN_OUT5, EN_OUT6, RESET, GPIO_ (configured as open-drain) to GND	-0.3V to +6V
EN_OUT_, RESET, GPIO_ (configured as push-pull) to GND	-0.3V to (V _{DBP} + 0.3V)

DBP, ABP to GND	-0.3V to minimum of (4V and (V _{CC} + 0.3V))
Continuous Current (all other pins)	 ±20mA
Continuous Current (GND, pin 5)	 ±30mA
Continuous Power Dissipation (T _A = +70°C)	 2759mW*
32-Pin TQFN (derate 34.5mW/°C above +70°C)	 2759mW*
Thermal Resistance (Note 1)	
θ _{JA}	 29°C/W
θ _{JC}	 2°C/W
Operating Temperature Range	 -40°C to +85°C
Junction Temperature	 +150°C
Storage Temperature Range	 -65°C to +150°C
Lead Temperature (soldering, 10s)	 +300°C
Soldering Temperature (reflow)	 +260°C

*As per JEDEC 51 Standard, Multilayer Board (PCB).

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = 2.8V to 14V, T_A = T_J = -40°C to +85°C, unless otherwise specified. Typical values are at V_{ABP} = V_{DBP} = V_{CC} = 3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	V _{CC}	RESET output asserted low	1.2			V
			2.8		14	
Undervoltage Lockout	V _{UVLO}	Minimum voltage on V _{CC} to ensure the device is flash configurable			2.7	V
Undervoltage Lockout Hysteresis	UVLOHYS			55		mV
Minimum Flash Operating Voltage	V _{FLASH}	Minimum voltage on V _{CC} to ensure flash erase and write operations	2.7			V
Supply Current	I _{CC1}	No load on any output		2.8	4	mA
	I _{CC2}	No load on any output, during flash writing cycle		7.7	14	
		V _{CC} = V _{ABP} = V _{DBP} = 3.6V (Note 3)			5	
DBP Regulator Voltage	V _{DBP}	V _{CC} = 5V, C _{DBP} = 1μF, no load	2.8	3	3.2	V
ABP Regulator Voltage	V _{ABP}	V _{CC} = 5V, C _{ABP} = 1μF, no load	2.85	3	3.15	V
Boot Time	t _{BOOT}	V _{CC} > V _{UVLO}		100	200	μs
Flash Writing Time		8-byte word		122		ms
Internal Timing Accuracy		(Note 4)	-10		+10	%
ADC						
Resolution				10		Bits
Gain Error	ADCGAIN	T _A = +25°C			0.35	%
		T _A = -40°C to +85°C			0.75	
Offset Error	ADCOFF				1.50	LSB
Integral Nonlinearity	ADCINL				1	LSB

6通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16067

ELECTRICAL CHARACTERISTICS (continued)

(VCC = 2.8V to 14V, TA = TJ = -40°C to +85°C, unless otherwise specified. Typical values are at VABP = VDBP = VCC = 3.3V, TA = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Nonlinearity	ADCDNL				1	LSB
ADC Total Monitoring Cycle Time	tCYCLE	Monitoring all 6 inputs, no MON_ fault detected		24	30	μs
ADC MON_ Ranges	ADCRNG	MON_ range set to '00'		5.552		V
		MON_ range set to '01'		2.776		
		MON_ range set to '10'		1.388		
ADC LSB Step Size	ADCLSB	MON_ range set to '00'		5.42		mV
		MON_ range set to '01'		2.71		
		MON_ range set to '10'		1.35		
ADC Input Leakage Current					1	μA
ENABLE INPUT (EN)						
EN Input-Voltage Threshold	VTH_EN_R	EN voltage rising		1.24		V
	VTH_EN_F	EN voltage falling	1.195	1.215	1.235	
EN Input Current	IEN		-0.5		+0.5	μA
EN Input-Voltage Range			0		3.6	V
OUTPUTS (EN_OUT_, RESET, GPIO_)						
Output Voltage Low	VOL	ISINK = 2mA			0.4	V
		ISINK = 10mA, GPIO_ only			0.7	
		VCC = 1.2V, ISINK = 100μA (RESET only)			0.3	
Maximum Output Sink Current		Total current into EN_OUT_, RESET, GPIO_, VCC = 3.3V			30	mA
Output-Voltage High (Push-Pull)	VOH	ISOURCE = 100μA	2.4			V
Output-Voltage High (EN_OUT1, EN_OUT2, EN_OUT3 Configured as Charge Pumps)	VOH_CP	IEN_OUT_ = 1μA	11	11.7	13	V
EN_OUT_ Pullup Current (Charge Pump)	ICH_UP	VEN_OUT_ = 1V	5.4	7.9		μA
Output Leakage Current (Open Drain)	IOUT_LKG				1	μA
		EN_OUT1, EN_OUT2, EN_OUT3 > 11.8V			5	
INPUTS (A0, GPIO_)						
Input Logic-Low	VIL				0.8	V
Input Logic-High	VIH		2.0			V
WDI Pulse Width	tWDI		100			ns
MR Pulse Width	tMR		2			μs
SMBus INTERFACE						
Logic-Input Low Voltage	VIL	Input voltage falling			0.8	V
Logic-Input High Voltage	VIH	Input voltage rising	2.0			V
Input Leakage Current		VCC shorted to GND, VMON_ = 0 or 6V	-1		+1	μA
Output Sink Current	VOL	ISINK = 3mA			0.4	V
Input Capacitance	CIN			5		pF

6通道、闪存配置系统管理器， 提供非易失故障寄存器

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 2.8V to 14V, T_A = T_J = -40°C to +85°C, unless otherwise specified. Typical values are at V_{ABP} = V_{DBP} = V_{CC} = 3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SMBus TIMING						
Serial-Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between STOP and START Condition	t _{BUF}		1.3			μs
START Condition Setup Time	t _{SU:STA}		0.6			μs
START Condition Hold Time	t _{HD:STA}		0.6			μs
STOP Condition Setup Time	t _{SU:STO}		0.6			μs
Clock Low Period	t _{LOW}		1.3			μs
Clock High Period	t _{HIGH}		0.6			μs
Data Setup Time	t _{SU:DAT}		100			ns
Output Fall Time	t _{OF}	10pF ≤ C _{BUS} ≤ 400pF			250	ns
Data Hold Time	t _{HD:DAT}	From 50% SCL falling to SDA change	Receive	0.15		μs
			Transmit	0.3	0.9	
Pulse Width of Spike Suppressed	t _{SP}			250		ns
SMBus Timeout	t _{TIMEOUT}	SMBCLK time low for reset	22		35	ms
JTAG INTERFACE						
TDI, TMS, TCK Logic-Low Input Voltage	V _{IL}	Input voltage falling			0.8	V
TDI, TMS, TCK Logic-High Input Voltage	V _{IH}	Input voltage rising	2.0			V
TDO Logic-Output Low Voltage	V _{OL_TDO}	I _{SINK} = 3mA			0.4	V
TDO Logic-Output High Voltage	V _{OH_TDO}	I _{SOURCE} = 200μA	2.4			V
TDI, TMS Pullup Resistors	R _{JPU}	Pullup to DBP	30	50	65	kΩ
I/O Capacitance	C _{I/O}			5		pF
TCK Clock Period	t ₁				1000	ns
TCK High/Low Time	t _{2, t3}		50	500		ns
TCK to TMS, TDI Setup Time	t ₄		15			ns
TCK to TMS, TDI Hold Time	t ₅		15			ns
TCK to TDO Delay	t ₆				500	ns
TCK to TDO High-Z Delay	t ₇				500	ns

Note 2: Specifications are guaranteed for the stated global conditions, unless otherwise noted. 100% production tested at T_A = +25°C and T_A = +85°C. Specifications at T_A = -40°C are guaranteed by design.

Note 3: For V_{CC} of 3.6V or lower, connect V_{CC}, DBP, and ABP together. For higher supply applications, connect only V_{CC} to the supply rail.

Note 4: Applies to RESET (except for reset timeout period of 25μs), fault, autoretry, sequence delays, and watchdog timeout.

6通道、闪存配置系统管理器， 提供非易失故障寄存器

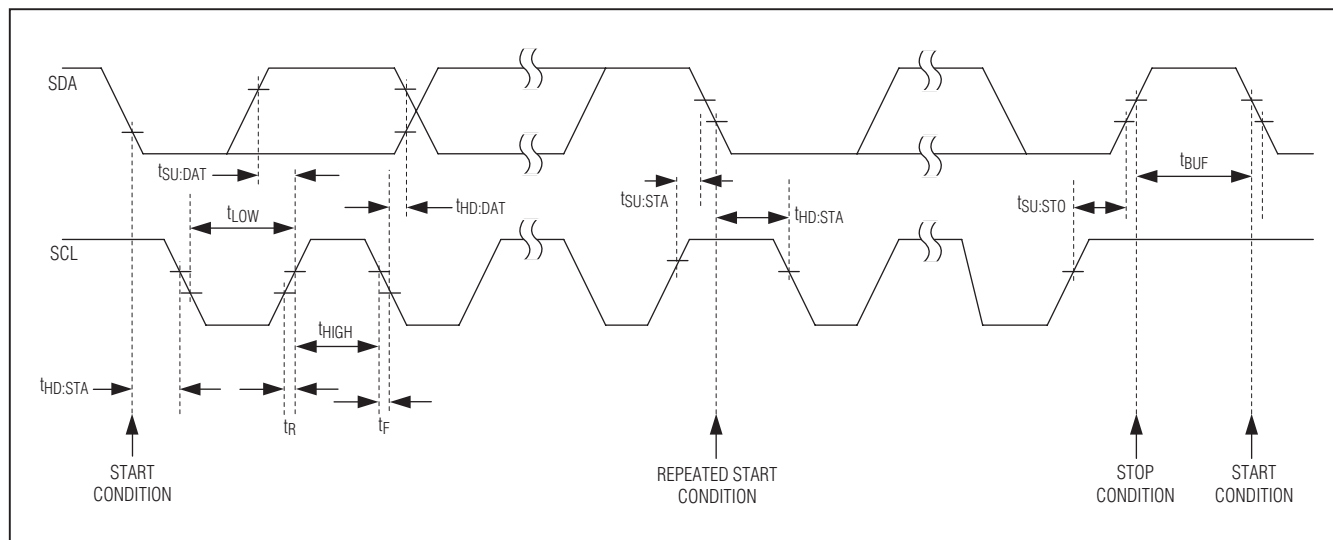


图1. SMBus时序图

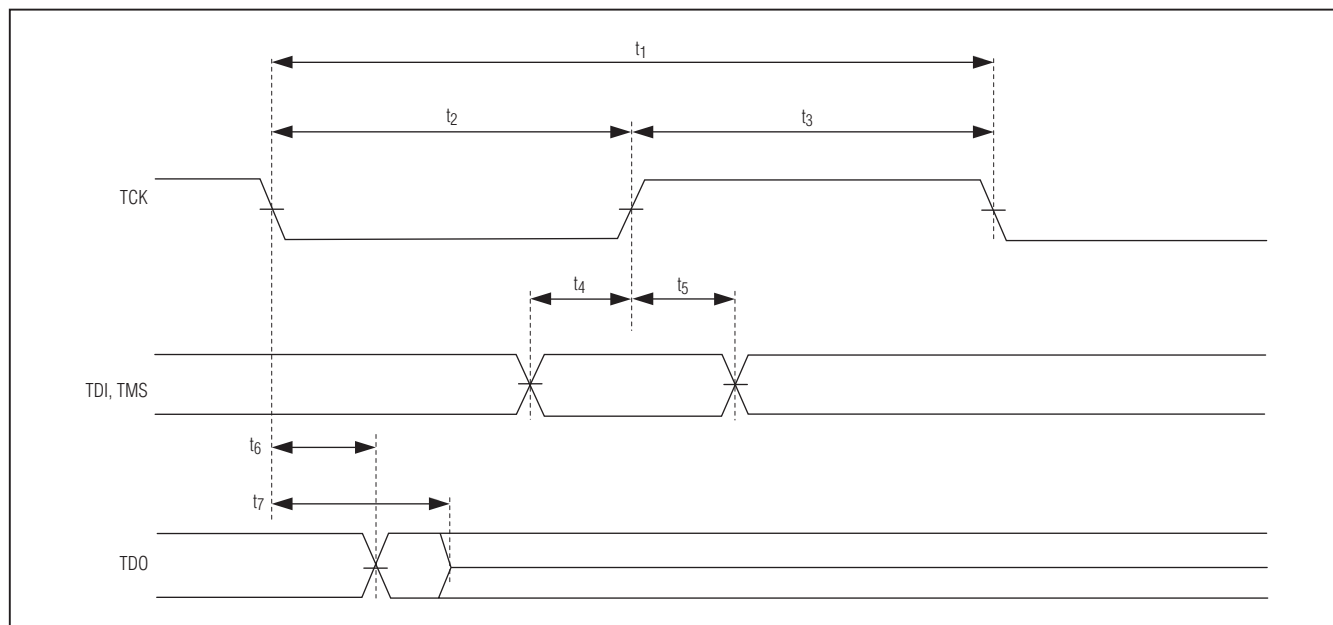
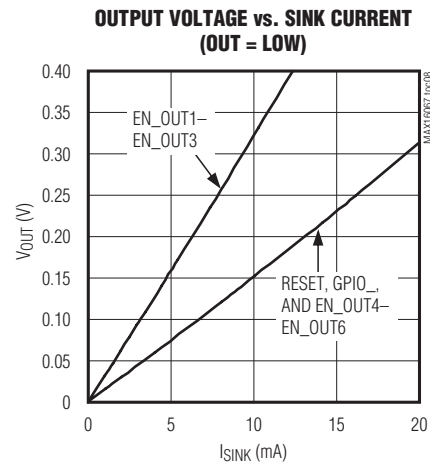
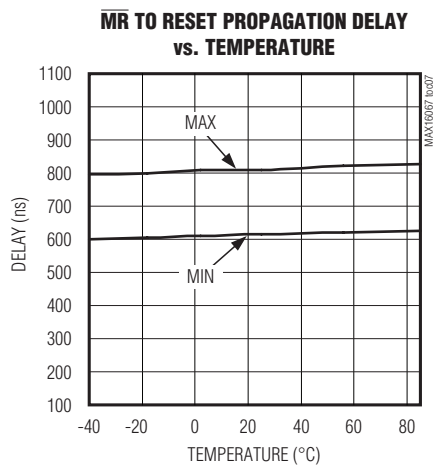
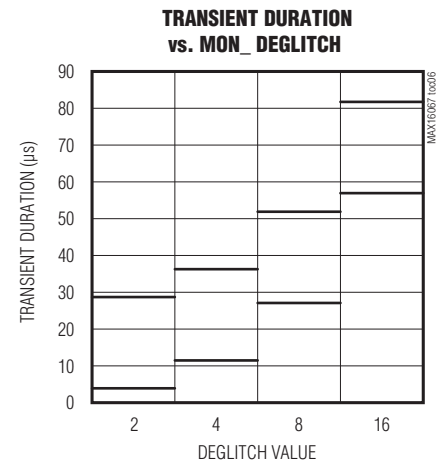
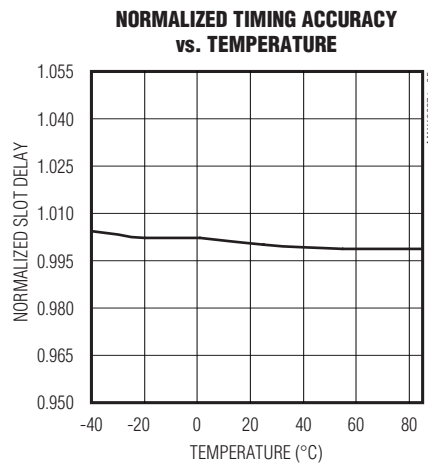
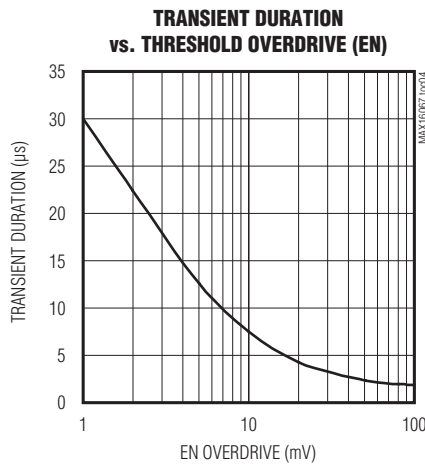
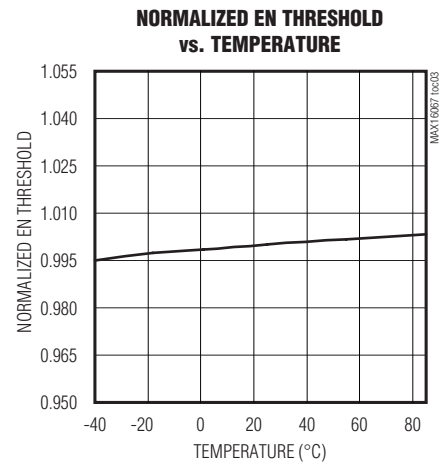
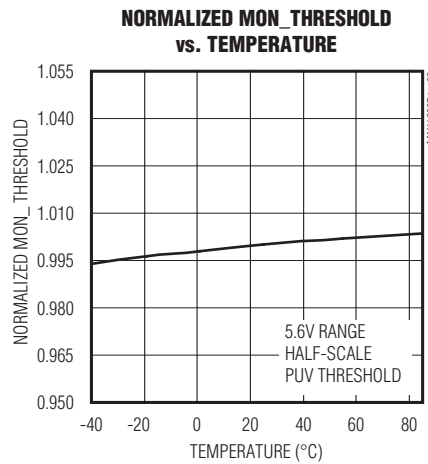
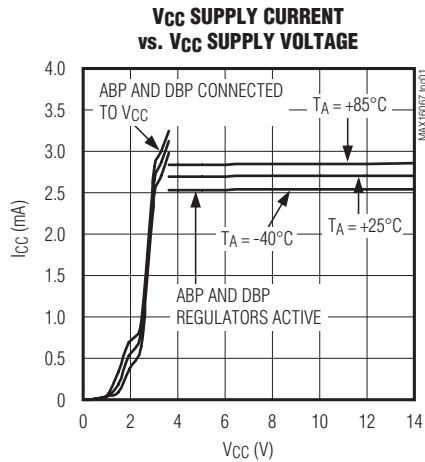


图2. JTAG时序图

6通道、闪存配置系统管理器， 提供非易失故障寄存器

典型工作特性

(Typical values are at $V_{CC} = 3.3V$, $T_A = +25^\circ C$.)

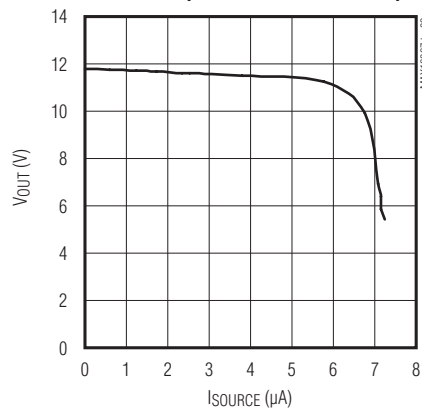


6通道、闪存配置系统管理器， 提供非易失故障寄存器

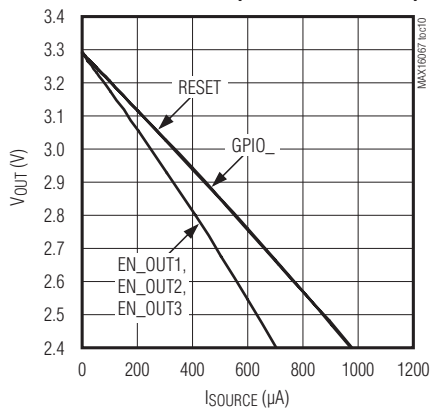
典型工作特性(续)

(Typical values are at $V_{CC} = 3.3V$, $T_A = +25^{\circ}C$.)

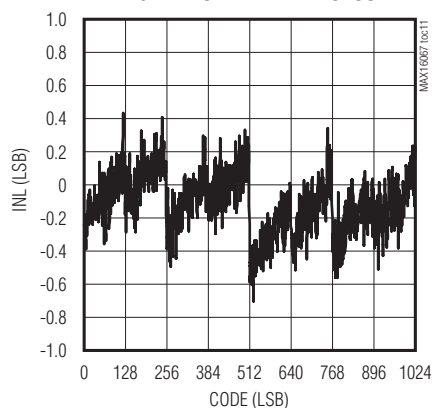
OUTPUT-VOLTAGE HIGH vs. SOURCE CURRENT (CHARGE-PUMP OUTPUT)



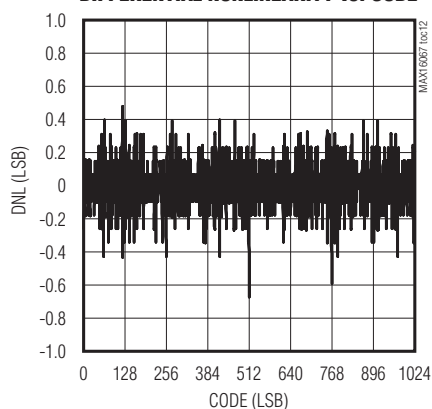
OUTPUT-VOLTAGE HIGH vs. SOURCE CURRENT (PUSH-PULL OUTPUT)



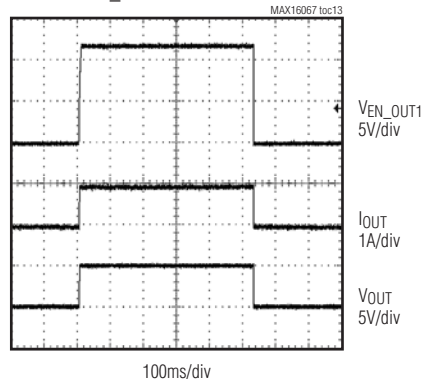
INTEGRAL NONLINEARITY vs. CODE



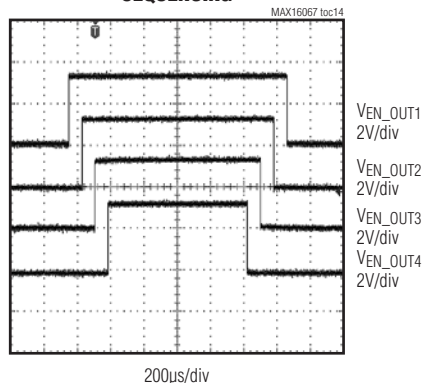
DIFFERENTIAL NONLINEARITY vs. CODE



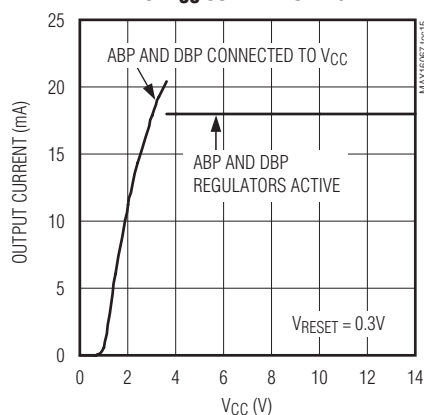
FET TURN_ON WITH CHARGE PUMP



SEQUENCING

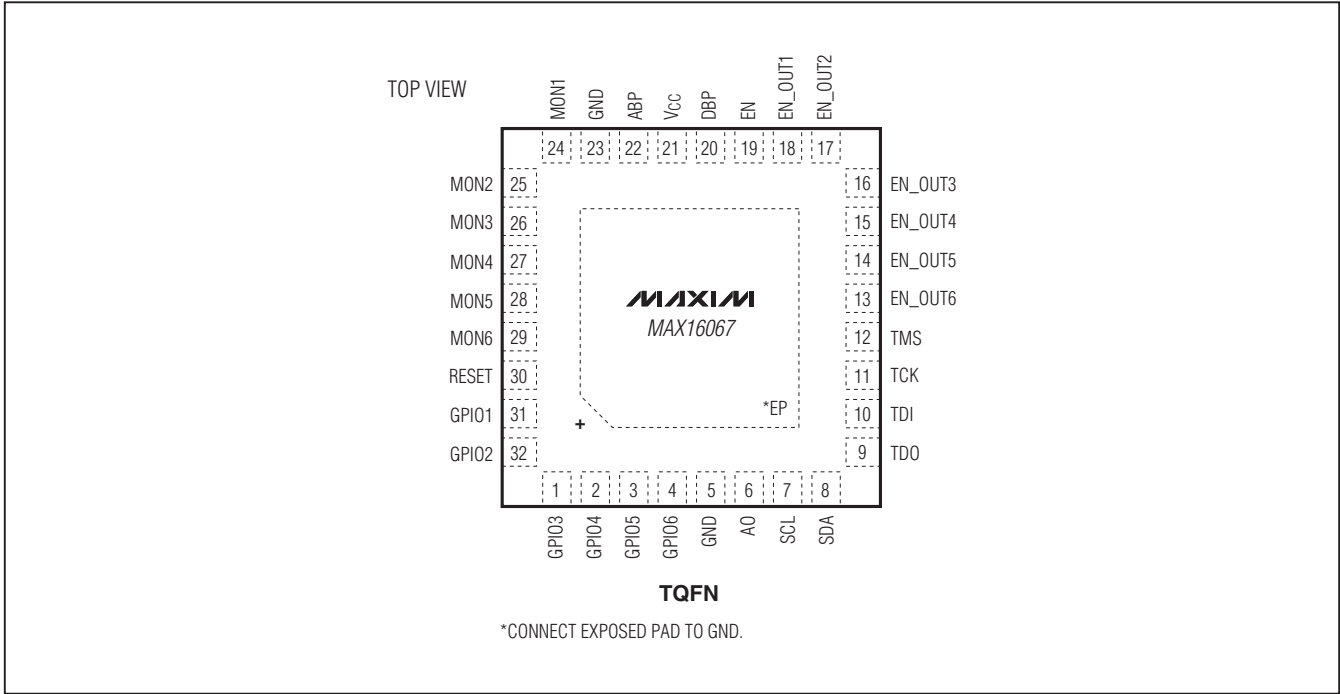


RESET OUTPUT CURRENT vs. V_{CC} SUPPLY VOLTAGE



6通道、闪存配置系统管理器，
提供非易失故障寄存器

引脚配置



引脚说明

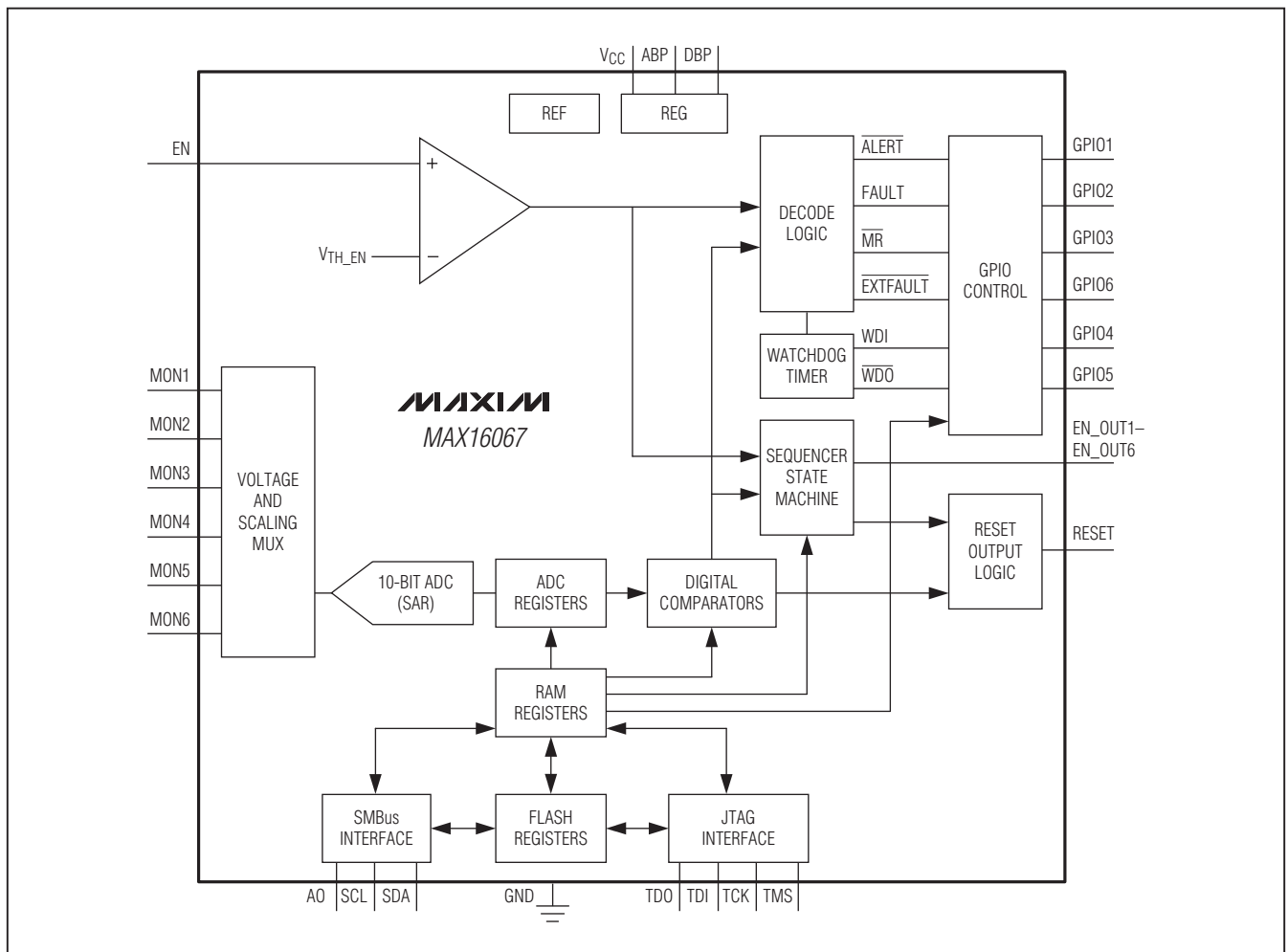
引脚	名称	功能
1–4, 31, 32	GPIO3–GPIO6, GPIO1, GPIO2	通用输入/输出。每个GPIO_可以配置为输入、推挽输出、漏极开路输出或特殊功能。
5, 23	GND	地。将所有GND连接在一起。
6	A0	四态SMBus地址，POR期间采样地址。
7	SCL	SMBus串行时钟输入。
8	SDA	SMBus串行数据漏极开路输入/输出。
9	TDO	JTAG测试数据输出。
10	TDI	JTAG测试数据输入。
11	TCK	JTAG测试时钟。
12	TMS	JTAG测试模式选择。
13–18	EN_OUT6–EN_OUT1	输出。EN_OUT_可以设置成高电平有效/低电平有效逻辑，推挽或漏极开路输出。通过闪存配置的MON_电压组合可以触发EN_OUT_输出。EN_OUT1至EN_OUT3可配置为电荷泵输出(比GND高+12V)，可用于驱动外部n沟道MOSFET。所有EN_OUT_可以配置为GPIO。
19	EN	模拟使能输入。V _{EN} 低于使能门限时，所有输出被禁止。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

引脚说明(续)

引脚	名称	功能
20	DBP	数字电源旁路。所有推挽输出均以DBP为参考，采用一个1μF电容将DBP旁路至GND。
21	VCC	电源输入。采用一个10μF陶瓷电容将VCC旁路至GND。
22	ABP	模拟电源旁路。采用一个1μF陶瓷电容将ABP旁路至GND。
24–29	MON1–MON6	监测电压输入。通过配置寄存器设置监测电压范围，测量值写入ADC寄存器，可以通过SMBus或JTAG接口回读。
30	RESET	可配置复位输出。
—	EP	裸焊盘，内部连接至GND。连接至地，但不要将EP作为主要的接地端。

功能框图



6通道、闪存配置系统管理器， 提供非易失故障寄存器

详细说明

MAX16067可同时管理多达6路系统电压。启动后，如果EN是高电平且软件使能位置‘1’，则根据保存在闪存内的配置开始上电顺序控制并相应地控制EN_OUT_。成功完成上电排序后，开始相位监测，内部多路复用器循环监测每路MON_输入。每次终止多路复用操作时，10位ADC将监测的模拟电压转换成数字信号，并将结果保存到寄存器内。每完成一次转换(5 μ s，最大值)，内部逻辑电路将转换结果与存储器内保存的过压和欠压门限进行比较。当转换结果超出设置的门限时，可配置相应的转换产生故障报警。可以根据多种故障组合设置GPIO_报警。此外，可以配置为发生故障时关断系统、触发非易失故障记录器，该记录器将所有故障信息自动写入闪存，并对数据进行写保护，以防止意外擦除数据。

MAX16067同时提供SMBus和JTAG串行接口，用于访问寄存器和闪存，任何时候只能使用一种接口。关于如何通过这些接口对内部存储器进行访问操作，请参考SMBus兼容串行接口和JTAG串行接口部分。存储器划分成3个页面，由特殊的SMBus和JTAG命令控制访问。

所有RAM寄存器在POR(上电复位)时的工厂默认值为‘0’。当V_{CC}达到2.7V(最大值)欠压锁定(UVLO)门限时，启动POR。POR过程中，器件开始上电排序。上电排序时，屏蔽所有被监测输入可能触发的故障，将闪存中的内容复制到各自的寄存器。上电排序期间，不能通过串口访问MAX16067。上电排序持续时间为150 μ s，在此之后器件就绪，可进行正常操作。上电排序过程中，RESET置为低电平；上电排序完成后，则处于有效设置状态。排序完成后，如果所有被监测通道处于各自的门限范围内，RESET将在设定的超时周期内持续保持低电平。上电排序期间，GPIO_和EN_OUT_均为高阻态。

电源

V_{CC}连接到2.8V至14V电源，为MAX16067供电，采用一个10 μ F电容将V_{CC}旁路至地。两个内部稳压器ABP和DBP为器件的模拟电路和数字电路供电。对于工作在3.6V或更低电压的情况，将ABP和DBP直接连接至V_{CC}，以禁止稳压器工作。

ABP为3.0V(典型值)稳压器，为内部模拟电路供电。采用一个1 μ F陶瓷电容将ABP输出旁路至GND，电容应尽可能靠近器件放置。

DBP为内部3.0V(典型值)稳压器，DBP为闪存和数字电路供电。所有推挽输出都以DBP为参考，当可编程输出配置为电荷泵输出时，DBP为内部电荷泵提供输入电压。采用一个1 μ F陶瓷电容将DBP输出旁路至GND，电容应尽可能靠近器件放置。

不要用ABP和DBP为外部电路供电。

排序

为了安全地对电源系统进行排序控制，每路电源的输出电压必须在下一电源打开之前就绪。将EN_OUT_输出连接到外部电源的使能输入，MON_输入连接到电源输出，以进行电压监测。如果电源有多路输出，则需使用多个MON_。

供电顺序

MAX16067提供系统供电顺序的时隙，从而控制多路电源的供电顺序。为确定供电顺序，每个EN_OUT_分配一个时隙，从时隙1到时隙6(表6b)。指定为时隙1的EN_OUT_首先开启，然后开启指定为时隙2的输出，以此类推，直到时隙6。分配到同一时隙的多个EN_OUT_可同时打开。

每个时隙都可以由内部配置排序延时(寄存器r77h至r7Dh)，设置范围在80 μ s至5.079s之间。反向排序期间，从时隙6开始反向关闭。MAX16067可以配置同时断电模式或按照相反顺序断电，由r75h[0]设置。设置r75h[0]为‘1’，配置为按照相反顺序断电。

请参考表5和表6所示的MON_和EN_OUT_时隙分配位，以及表2和表3所示的排序延时。

顺序上电或顺序断电期间，排序器的当前状态可以从r21h[3:0]获得。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表1. 排序器的当前时隙

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
21h	[3:0]	Current-sequencer state 0000 = Slot 0 0001 = Slot 1 0010 = Slot 2 0011 = Slot 3 0100 = Slot 4 0101 = Slot 5 0110 = Slot 6 0111 = Power-on mode 1000 = Fault state 1001 to 1111 = Unused
	[7:4]	Reserved

每个时隙之间的排序延时由寄存器77h至7Dh配置，如表2所示。每个排序延时以8位数值形式存储，计算公式如下：

$$t_{SEQ} = (5 \times 10^{-6}) \times 2^a \times (16 + b)$$

其中， t_{SEQ} 单位为秒，a为4个MSB的十进制数值，b为4个LSB的十进制数值。计算示例请参见表3。

使能输入(EN)

为了开启排序并使能监测功能，EN电压必须大于1.24V（典型值），r73h[0]的软件使能位必须置‘1’。关断并禁止监测功能时，将EN拉至1.215V（典型值）以下或将软件使能位置‘0’，请参考表4所示软件使能位配置。如果不使用EN，将其连接至ABP。

如果在上电过程中发生故障，无论EN处于何种状态都将立即关断EN_OUT_输出。监测状态下，如果EN跌落至门限以下，排序状态机将启动顺序断电。如果在顺序断电过程中EN上升到门限以上，排序状态机将继续顺序断电过程，直到关闭所有通道；在此之后，器件立即开始顺序上电过程。监测状态下，当EN跌落至欠压门限以下时，寄存器位ENRESET (r20h[2])将被置‘1’。该寄存器位将闭锁，必须通过软件清零。该位指示RESET是否因为EN跌落到门限以下而被置低。ENRESET的POR状态为‘0’。该位仅在EN比较器输出的下降沿或利用软件使能位置位。如果工作在故障闭锁模式，触发EN或触发软件使能位即可清除锁定状态，一旦解除故障状态则重新启动器件。

表2. 时隙延时寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
77h	277h	[7:0]	Sequence Slot 0 to Slot 1 delay
78h	278h	[7:0]	Sequence Slot 1 to Slot 2 delay
79h	279h	[7:0]	Sequence Slot 2 to Slot 3 delay
7Ah	27Ah	[7:0]	Sequence Slot 3 to Slot 4 delay
7Bh	27Bh	[7:0]	Sequence Slot 4 to Slot 5 delay
7Ch	27Ch	[7:0]	Sequence Slot 5 to Slot 6 delay
7Dh	27Dh	[7:0]	Sequence Slot 6 to power-on state delay

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表3. 上电/断电时隙延时

Code	Value
0000 0000	$t_{SEQ} = (5 \times 10^{-6}) \times 2^a \times (16 + b) = (5 \times 10^{-6}) \times 2^0 \times (16 + 0) = 80\mu s$
⋮	⋮
1111 1111	$t_{SEQ} = (5 \times 10^{-6}) \times 2^a \times (16 + b) = (5 \times 10^{-6}) \times 2^{15} \times (16 + 15) = 5.079s$

表4. 软件使能配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
73h	273h	[0]	Software enable 1 = Sequencing enabled 0 = Power-down
		[1]	Reserved
		[2]	1 = Margin mode enabled
		[3]	Reserved
		[4]	Independent watchdog mode enable 1 = Watchdog timer is independent of sequencer 0 = Watchdog timer boots after sequence completes

排序时监测输入

使能后的MON_输入可以分配一个时隙1到时隙6的时隙范围。每当时隙开始时触发EN_OUT_。连接在MON_输入的电电压必须在所设置的故障超时周期内达到欠压门限以上，否则将认为发生故障。一旦MON_输入达到欠压门限，将开始过压监测。在上电和断电期间不能禁止欠压和过压门限检测，请参考表5和表6a所示MON_时隙分配位。在转向下一时隙之前，所设置的排序延时开始计时。

时隙0不对任何MON_输入进行监测，也不控制任何EN_OUT_。时隙0等待软件使能位r73h[0]变为逻辑高电平，并

在启动顺序上电和其排序延时计时之前，EN电压上升到1.24V（典型值）以上。

上电排序期间，任何MON_输入发生故障都会导致所有EN_OUT_关闭并关断排序器，与是否使能关键故障无关（参考故障部分）。如果系统工作对于MON_输入要求并不严格，可以将其配置为在排序时进行监测的“有限监测”（参见表6a）。完成排序后，开始监测分配为“有限监测”的MON_输入，只有在特别配置关键故障使能时，才会触发关键故障报警。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

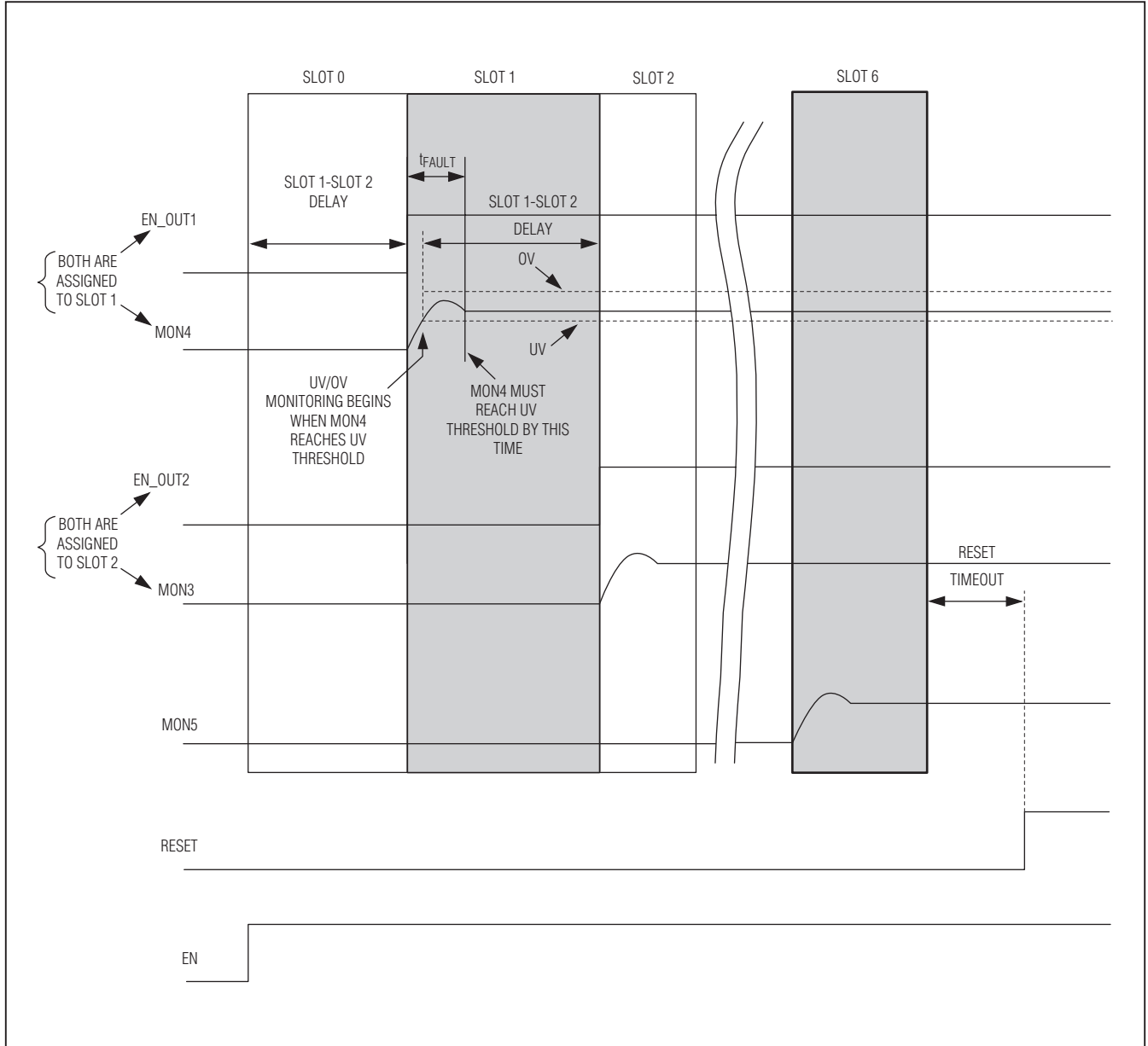


图3. 延时和复位时序

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表5. MON_和EN_OUT_分配寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
7Eh	27Eh	[2:0]	MON1
		[3]	Not used
		[6:4]	MON2
		[7]	Not used
7Fh	27Fh	[2:0]	MON3
		[3]	Not used
		[6:4]	MON4
		[7]	Not used
80h	280h	[2:0]	MON5
		[3]	Not used
		[6:4]	MON6
		[7]	Not used
81h–83h	281h–283h	—	Not used
84h	284h	[3:0]	EN_OUT1
		[7:4]	EN_OUT2
85h	285h	[3:0]	EN_OUT3
		[7:4]	EN_OUT4
86h	286h	[3:0]	EN_OUT5
		[7:4]	EN_OUT6

表6a. MON_时隙分配代码

SLOT ASSIGNMENT	
CODE	MON_ DESCRIPTION
000	Not assigned
001	Slot 1
010	Slot 2
011	Slot 3
100	Slot 4
101	Slot 5
110	Slot 6
111	Monitoring-only state

表6b. EN_OUT_时隙分配代码

SLOT ASSIGNMENT	
CODE	EN_OUT_ DESCRIPTION
0000	Not assigned
0001	Slot 1
0010	Slot 2
0011	Slot 3
0100	Slot 4
0101	Slot 5
0110	Slot 6
1101	General-purpose input
1110	General-purpose output
—	All other unspecified codes are not assigned.

6通道、闪存配置系统管理器， 提供非易失故障寄存器

上电

上电时，当EN为高电平且软件使能位为‘1’时，MAX16067从时隙0开始排序。经过时隙0排序延时后，排序器进入时隙1，触发所有分配在该时隙的EN_OUT_。监测分配在时隙1的所有MON_输入，当电压上升到欠压(UV)故障门限以上时，排序延时计数器开始计数。达到排序延时限制后，MAX16067继续处理下一时隙。

如果在分配到该时隙的所有MON_输入达到故障UV门限以上之前tFAULT计数器达到时间限制，则会触发故障报警，禁止EN_OUT_输出，MAX16067返回到故障状态。寄存器r75h[4:1]设置tFAULT延时，详细信息请参见表7。

当分配到最后一个时隙的所有MON_输入电压达到故障UV门限以上，并且达到时隙延迟时间，MAX16067开始复位超时计数。达到复位超时周期后，解除RESET的复位状态。关于设置复位超时的更多信息，请参见表22。

断电

当EN拉低或软件使能位置‘0’时，开始断电过程，将同时关断EN_OUT_或通过置位反向排序位(r75h[0])按照相反的顺序断电。设置r75h[0]为‘1’，配置为按照相反顺序断电。

反向排序模式

在MAX16067完全上电的条件下，如果EN拉低或软件使能位置‘0’，将关闭分配在时隙6的EN_OUT_，MAX16067等待时隙6的排序延时后开始关闭前一时隙(时隙5)的输出，以此类推，直到关闭分配在时隙1的EN_OUT_。如果选择同时断电(r75h[0]置‘0’)，则同时关闭所有EN_OUT_。

电压监测

MAX16067具有一个内部10位ADC，用于监测MON_电压输入。内部多路复用器循环监测已经使能的每路输入，完成一次监测循环的时间不超过24μs，每次采集时间大约为4μs。每当多路复用器停止时，10位ADC将模拟输入转换成数字结果，并将结果存储到寄存器内。ADC转换结果存储在寄存器r00h至r0Bh(参见表9)。可通过SMBus或JTAG串行接口读取ADC转换结果。

MAX16067提供6路输入MON1至MON6用于电压监测，可以通过寄存器r43h至r44h(见表8)设置每路输入电压的

表7. tFAULT延时设置

r75h[4:1]	FAULT DELAY
0000	120μs
0001	150μs
0010	250μs
0011	380μs
0100	600μs
0101	1ms
0110	1.5ms
0111	2.5ms
1000	4ms
1001	6ms
1010	10ms
1011	15ms
1100	25ms
1101	40ms
1110	60ms
1111	100ms

范围。当MON_配置寄存器置为‘11’时，不监测MON_电压，多路复用器不会停止在这些输入，从而缩短了循环检测时间。这些输入不能用来触发故障状态。

每路监测电压的两个可编程门限为过压和欠压门限，请参考故障部分了解过压和欠压门限设置的详细信息。所有电压门限均为8位字节宽度。将10位ADC转换结果的8个MSB位与过压、欠压门限进行对比。

对于要监测的欠压、过压条件以及任何故障检测，MON_输入必须分配在特定的顺序或设置为监测模式；详细信息请参考排序部分。ADC不转换没有使能的输入，它们存储的是禁止通道之前的最后一次采集数据。ADC转换结果寄存器在装载设置时复位至00h，执行重新装载命令时，这些寄存器不再复位。

如需在电压裕量调节时暂时禁止电压监测功能，则将r73h[2]置为‘1’，以使能裕量调节模式。器件处于裕量调节模式时，不记录故障信息(由外部拉低EXTFAULT触发的故障除外)，但是ADC继续运行并转换数据。将r73h[2]置为‘0’则返回正常工作模式。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表8. ADC配置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
43h	243h	[1:0]	MON1 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[3:2]	MON2 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[5:4]	MON3 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[7:6]	MON4 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
44h	244h	[1:0]	MON5 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[3:2]	MON6 full-scale range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[7:4]	Not used

表9. ADC转换结果(只读)

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
00h	[7:0]	MON1 result (MSB)
01h	[7:6]	MON1 result (LSB)
02h	[7:0]	MON2 result (MSB)
03h	[7:6]	MON2 result (LSB)
04h	[7:0]	MON3 result (MSB)
05h	[7:6]	MON3 result (LSB)
06h	[7:0]	MON4 result (MSB)
07h	[7:6]	MON4 result (LSB)
08h	[7:0]	MON5 result (MSB)
09h	[7:6]	MON5 result (LSB)
0Ah	[7:0]	MON6 result (MSB)
0Bh	[7:6]	MON6 result (LSB)

6通道、闪存配置系统管理器， 提供非易失故障寄存器

通用输入/输出

GPIO1至GPIO6为可编程通用输入/输出。GPIO1至GPIO6可配置为手动复位输入、看门狗定时器输入和输出、逻辑输入/输出、故障报警输出。将GPIO设置为输出时，可以为漏极开路或推挽式输出，关于GPIO1至GPIO6配置的详细信息请参考表10和表11。

当GPIO1至GPIO6配置为通用输入/输出时，通过r1Eh读取GPIO端口、通过r3Eh写入GPIO。需要注意的是：r3Eh具有相应的闪存寄存器，可对通用输出的默认状态进行编程，关于GPIO读、写操作的详细信息请参考表12。

表10. GPIO_配置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
3Fh	23Fh	[1:0]	GPIO1 configuration
		[3:2]	GPIO2 configuration
		[5:4]	GPIO3 configuration
		[7:6]	GPIO4 configuration
40h	240h	[1:0]	GPIO5 configuration
		[3:2]	GPIO6 configuration
		[4]	ARAEN bit
		[7:5]	Not used

表11. GPIO_功能配置位

	GPIO1	GPIO2	GPIO3	GPIO4	GPIO5	GPIO6
00	Logic input	Logic input	Logic input	Logic input	Logic input	Logic input
01	Logic output (push-pull)	Logic output (push-pull)	Logic output (push-pull)	Logic output (push-pull)	Logic output (push-pull)	Logic output (push-pull)
10	Logic output (open drain)	Logic output (open drain)	Logic output (open drain)	Logic output (open drain)	Logic output (open drain)	Logic output (open drain)
11	$\overline{\text{ALERT}}$ (open drain)	FAULT (open drain)	$\overline{\text{MR}}$ input	WDI	$\overline{\text{WDO}}$ (open drain)	$\overline{\text{EXTFAULT}}$ (open drain)

表12. GPIO_状态寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
1Eh	—	[0]	GPIO1 input state
		[1]	GPIO2 input state
		[2]	GPIO3 input state
		[3]	GPIO4 input state
		[4]	GPIO5 input state
		[5]	GPIO6 input state
		[7:6]	Not used
3Eh	23Eh	[0]	GPIO1 output state
		[1]	GPIO2 output state
		[2]	GPIO3 output state
		[3]	GPIO4 output state
		[4]	GPIO5 output state
		[5]	GPIO6 output state
		[7:6]	Not used

6通道、闪存配置系统管理器， 提供非易失故障寄存器

ALERT

GPIO1可以配置为SMBus报警信号 $\overline{\text{ALERT}}$ ，发生任何故障时，均触发 $\overline{\text{ALERT}}$ 。SMBus主机发送ARA（报警响应地址）时，MAX16067以其从地址进行响应，并解除 $\overline{\text{ALERT}}$ 的触发状态。 $\overline{\text{ALERT}}$ 为漏极开路输出。

将r40h[4]中的ARAEN位置‘1’，禁止ARA功能。此时，器件不会响应SMBus总线上的ARA。

FAULT

GPIO2可以配置为专用故障输出FAULT，当所选择的输入发生过压或欠压故障时，触发FAULT。通过寄存器r36h和r37h设置FAULT的相关因素（参见表13）。当FAULT取决于多个MON_的状态时，如果多个MON_均超出设定的门限电压，则触发故障输出。FAULT与系统关键故障无关，关键故障的相关信息请参见关键故障部分。通过r37h[7]可设置FAULT的极性。

手动复位($\overline{\text{MR}}$)

GPIO3可配置为低电平有效手动复位输入 $\overline{\text{MR}}$ 。将 $\overline{\text{MR}}$ 驱动至低电平时，触发RESET。 $\overline{\text{MR}}$ 从低电平跳变到高电平后，RESET在所选择的复位超时周期内仍将保持复位状态。当将 $\overline{\text{MR}}$ 作为按键开关使用时，需接一个上拉电阻。关于选择复位超时周期的详细信息请参考复位输出部分。

看门狗输入(WDI)和输出(WDO)

GPIO4和GPIO5可分别配置为看门狗定时器输入(WDI)和输出(WDO)。详细配置信息请参考表23。WDO为低电平有效漏极开路输出。关于看门狗定时器工作的详细信息请参考看门狗定时器部分。

外部故障(EXTFAULT)

GPIO6可配置为外部故障输入/输出 $\overline{\text{EXTFAULT}}$ 。当任一路被监测电压超出过压或欠压门限时，触发 $\overline{\text{EXTFAULT}}$ 。发生上电或断电排序故障时，也触发 $\overline{\text{EXTFAULT}}$ 。该信号可用于级联多片MAX16067。

从外部拉低 $\overline{\text{EXTFAULT}}$ 将强制排序器进入故障状态。这些情况下，禁用所有输出。

当 $\overline{\text{EXTFAULT}}$ 被外部器件拉低时，两个配置位决定MAX16067的工作状态。如果将寄存器位r72h[5]置为‘1’，则会导致排序器状态机在 $\overline{\text{EXTFAULT}}$ 拉低时进入故障状态，并禁用所有输出。发生这种状况时，标记位r1Ch[6]置位，用于指示故障原因。如果除了寄存器位r72h[5]之外，寄存器位r6Dh[2]也置位，则 $\overline{\text{EXTFAULT}}$ 置低时会触发一次非易失故障记录操作。

表13. FAULT相关因素

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
36h	236h	[0]	FAULT depends on MON1 undervoltage threshold
		[1]	FAULT depends on MON2 undervoltage threshold
		[2]	FAULT depends on MON3 undervoltage threshold
		[3]	FAULT depends on MON4 undervoltage threshold
		[4]	FAULT depends on MON5 undervoltage threshold
		[5]	FAULT depends on MON6 undervoltage threshold
		[7:6]	Not used
37h	237h	[0]	FAULT depends on MON1 overvoltage threshold
		[1]	FAULT depends on MON2 overvoltage threshold
		[2]	FAULT depends on MON3 overvoltage threshold
		[3]	FAULT depends on MON4 overvoltage threshold
		[4]	FAULT depends on MON5 overvoltage threshold
		[5]	FAULT depends on MON6 overvoltage threshold
		[6]	Not used
		[7]	0 = FAULT is an active-low digital output 1 = FAULT is an active-high digital output

6通道、闪存配置系统管理器， 提供非易失故障寄存器

故障

MAX16067监测输入(MON_)通道，将测量结果与过压门限、欠压门限进行对比。基于这些状态，MAX16067能够触发各种故障输出，把通道状态、电压等信息保存到非易失闪存。一旦发生关键故障，事件记录器将按照配置保存故障通道状态或/和发生故障时的ADC转换结果。事件记录器在内部闪存记录一次故障，锁存位置位以保护所储存的故障数据不会在后续上电过程中擦除。

MAX16067能够监测过压和欠压故障，在每次ADC转换结束时检测故障条件。被监测输入的电压超过相应的过压门限时，发生过压故障；被监测输入的电压低于欠压门限时，发生欠压故障。在寄存器r49h至r59h中设置故障门限，如表14所示。不对禁用输入通道的故障状态进行监测，输入多路复用器将跳过这些输入。只有转换结果的高8位与所设置的故障门限进行比较。

表14. 故障门限寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
48h	248h	[7:0]	Not used
49h	249h	[7:0]	MON1 overvoltage threshold
4Ah	24Ah	[7:0]	MON1 undervoltage threshold
4Bh	24Bh	[7:0]	Not used
4Ch	24Ch	[7:0]	MON2 overvoltage threshold
4Dh	24Dh	[7:0]	MON2 undervoltage threshold
4Eh	24Eh	[7:0]	Not used
4Fh	24Fh	[7:0]	MON3 overvoltage threshold
50h	250h	[7:0]	MON3 undervoltage threshold
51h	251h	[7:0]	Not used
52h	252h	[7:0]	MON4 overvoltage threshold
53h	253h	[7:0]	MON4 undervoltage threshold
54h	254h	[7:0]	Not used
55h	255h	[7:0]	MON5 overvoltage threshold
56h	256h	[7:0]	MON5 undervoltage threshold
57h	257h	[7:0]	Not used
58h	258h	[7:0]	MON6 overvoltage threshold
59h	259h	[7:0]	MON6 undervoltage threshold

6通道、闪存配置系统管理器， 提供非易失故障寄存器

抗瞬态干扰

每次转换结束时将检测故障状态。如果在某次采样时，输入电压落在监测门限以外，输入多路复用器将停留在该通道，对其进行多次连续采样。经过一定次数的采样后，如果输入仍然超出了门限范围，则触发故障报警，采集次数由r74h[6:5]中的抗瞬态干扰设置决定(参见表15)。

故障标志

故障标志指示某一输入的故障状态，可以随时从寄存器r1Bh和r1Ch中读取器件任一被监测输入的故障标志，如表16所示。向标志寄存器的相应位写‘1’，可清除故障标志。

与发送到故障输出的故障信号不同，这些位可以被关键故障使能位屏蔽掉(见表17)。只有关键故障使能寄存器的相应使能位也置位时，故障标志才能置位。

如果GPIO6配置为EXTFAULT输入/输出，且EXTFAULT通过外部电路拉低，则r1Ch[6]位置位。

MAX16067触发SMBus报警输出后，SMBus报警(Alert)位置位。清除时向该位写‘1’，详细信息请参考SMBALERT(Alert)部分。

表15. 抗瞬态干扰配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
74h	274h	[6:5]	Voltage comparator deglitch configuration 00 = 2 cycles 01 = 4 cycles 10 = 8 cycles 11 = 16 cycles

表16. 故障标志

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
1Bh	[0]	MON1 undervoltage threshold
	[1]	MON2 undervoltage threshold
	[2]	MON3 undervoltage threshold
	[3]	MON4 undervoltage threshold
	[4]	MON5 undervoltage threshold
	[5]	MON6 undervoltage threshold
	[7:6]	Reserved
1Ch	[0]	MON1 overvoltage threshold
	[1]	MON2 overvoltage threshold
	[2]	MON3 overvoltage threshold
	[3]	MON4 overvoltage threshold
	[4]	MON5 overvoltage threshold
	[5]	MON6 overvoltage threshold
	[6]	External fault (EXTFAULT)
	[7]	SMBus alert

6通道、闪存配置系统管理器， 提供非易失故障寄存器

关键故障

正常工作过程中，可配置为出现故障条件时关断所有EN_OUT_并通过设置对应的关键故障使能位将故障信息保存到闪存存储器。上电和掉电过程中，所有经过排序的MON_输入均作为关键因素。上电和掉电期间出现故障将导致EN_OUT_关断，将故障信息存储到闪存存储器，该操作和r6Dh[1:0]内容有关。对于触发关键故障的故障状态，在寄存器r6Eh至r72h中设置相应的关键故障使能位(参见表17)。

故障信息记录在闪存寄存器r200h至r208h中(参见表18)。一旦发生故障记录事件，闪存被锁定，必须解除其锁定状

态才能存储新的故障记录。向r8Ch[1]写‘0’，解除配置闪存的锁定状态。可以配置故障信息，在寄存器中存储ADC转换结果和/或故障标志。在r6Dh[1:0]中选择关键故障配置，将r6Dh[1:0]置为‘11’，关闭故障记录器。所有保存的ADC结果均为8位字宽(转换结果的MSB)。

上电/掉电故障

如果在上电/断电期间检测到过压或欠压故障，所有EN_OUT_将被禁止，MAX16067将进入故障状态。故障信息根据r6Dh[1:0]的配置存储到闪存内(参见表17)。

表17. 关键故障配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
6Dh	26Dh	[1:0]	Fault Information to Log 00 = Save failed line flags and ADC values in flash 01 = Save only failed line flags in flash 10 = Save only ADC values in flash 11 = Do not save anything
		[2]	1 = Fault log triggered when $\overline{\text{EXTFAULT}}$ is pulled low externally
		[7:3]	Not used
6Eh	26Eh	[0]	1 = Fault log triggered when MON1 is below its undervoltage threshold
		[1]	1 = Fault log triggered when MON2 is below its undervoltage threshold
		[2]	1 = Fault log triggered when MON3 is below its undervoltage threshold
		[3]	1 = Fault log triggered when MON4 is below its undervoltage threshold
		[4]	1 = Fault log triggered when MON5 is below its undervoltage threshold
		[5]	1 = Fault log triggered when MON6 is below its undervoltage threshold
		[7:6]	Not used
6Fh	26Fh	[3:0]	Not used
		[4]	1 = Fault log triggered when MON1 is above its overvoltage threshold
		[5]	1 = Fault log triggered when MON2 is above its overvoltage threshold
		[6]	1 = Fault log triggered when MON3 is above its overvoltage threshold
		[7]	1 = Fault log triggered when MON4 is above its overvoltage threshold
		[0]	1 = Fault log triggered when MON5 is above its overvoltage threshold
		[1]	1 = Fault log triggered when MON6 is above its overvoltage threshold
		[7:2]	Not used
71h	271h	[7:0]	Not used
72h	272h	[4:0]	Not used
		[5]	1 = $\overline{\text{EXTFAULT}}$ pulled low externally causes sequencer to enter fault state, turning off all EN_OUT_s 0 = $\overline{\text{EXTFAULT}}$ pulled low externally does not cause sequencer to enter fault state
		[7:6]	Not used

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表18. 非易失故障记录寄存器

FLASH ADDRESS	BIT RANGE	DESCRIPTION
200h	[3:0]	Sequencer state where the fault has happened (see Table 1 for state codes). Fault has happened during power-up if bit [3] = 0 and during power-down if bit [3] = 1. Bits [2:0] indicate the slot number.
	[7:4]	Not used
201h	[0]	Fault log triggered on MON1 falling below its undervoltage threshold
	[1]	Fault log triggered on MON2 falling below its undervoltage threshold
	[2]	Fault log triggered on MON3 falling below its undervoltage threshold
	[3]	Fault log triggered on MON4 falling below its undervoltage threshold
	[4]	Fault log triggered on MON5 falling below its undervoltage threshold
	[5]	Fault log triggered on MON6 falling below its undervoltage threshold
	[7:6]	Not used
202h	[0]	Fault log triggered on MON1 exceeding its overvoltage threshold
	[1]	Fault log triggered on MON2 exceeding its overvoltage threshold
	[2]	Fault log triggered on MON3 exceeding its overvoltage threshold
	[3]	Fault log triggered on MON4 exceeding its overvoltage threshold
	[4]	Fault log triggered on MON5 exceeding its overvoltage threshold
	[5]	Fault log triggered on MON6 exceeding its overvoltage threshold
	[6]	Fault log triggered on $\overline{\text{EXTFAULT}}$
	[7]	Not used
203h	[7:0]	MON1 ADC output (8 MSBs)
204h	[7:0]	MON2 ADC output (8 MSBs)
205h	[7:0]	MON3 ADC output (8 MSBs)
206h	[7:0]	MON4 ADC output (8 MSBs)
207h	[7:0]	MON5 ADC output (8 MSBs)
208h	[7:0]	MON6 ADC output (8 MSBs)

自动重试/锁存模式

可以将MAX16067配置为两种故障管理方法之一：自动重试或故障锁存。将r74h[4:3]置‘00’，选择故障锁存模式。这种配置下，发生关键故障事件后，EN_OUT_将被置低。在触发EN或触发复位软件使能位以前，器件不会重新初始化顺序上电，关于软件使能位设置的详细信息请参考使能输入(EN)部分。

将r74h[4:3]置为‘00’以外的其它数值，将选择自动重试模式(参见表19)。这种配置下，发生关键故障事件时将关断器件，经过所设置的延时后重新启动。利用r74h[2:0]选择自

动重试延时，范围为20ms至2s，关于自动重试延时设置的详细信息请参考表19。

如果故障信息需要保存到闪存(参见关键故障部分)并且选择了自动重试模式，自动重试延时需要设置为大于存储操作所需的时间。如果故障信息保存到闪存并且选择了故障锁存模式，则须在完成保存操作之后触发EN或复位软件使能位。如果只保存故障电源的信息，应保证在重新启动之前有至少12ms的延时。否则，需要保证最小153ms的超时周期，以确保完成ADC转换，数值被正确地存储到闪存内。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表19. 自动重试配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
74h	274h	[2:0]	Retry Delay 000 = 20ms 001 = 40ms 010 = 80ms 011 = 150ms 100 = 280ms 101 = 540ms 110 = 1s 111 = 2s
		[4:3]	Autoretry/Latch Mode 00 = Latch 01 = Reserved 10 = Reserved 11 = Always retry

可编程输出 (EN_OUT1–EN_OUT6)

MAX16067包括6路可编程输出。这些输出能够连接至DC-DC或LDO电源的使能(EN)输入，也可以在电荷泵模式下驱动n沟道MOSFET的栅极。可选择的输出配置包括：低电平有效或高电平有效、开漏或推挽输出。EN_OUT1至EN_OUT3可用作电荷泵输出，EN_OUT1至EN_OUT6可以配置为通用输入或通用输出。使用寄存器r30h至r33h配置输出，关于配置EN_OUT1至EN_OUT6的详细信息请参考表20。

电荷泵配置下：EN_OUT1、EN_OUT2和EN_OUT3可以用作高压电荷泵输出，驱动3个外部n沟道MOSFET。在排序期间，以电荷泵配置的EN_OUT_输出能够提供对地11V的输出，关于电源排序的详细信息请参考排序部分。

开漏输出配置下：当配置为开漏输出时，输出端与5.5V (EN_OUT4、EN_OUT5和EN_OUT6)或14V (EN_OUT1、EN_OUT2和EN_OUT3)外部电源之间连接一个外部上拉电阻。上拉电阻的选择取决于开漏输出所连接的器件数量以及所允许的电流，开漏输出可以配置为“线或”连接。

推挽输出配置下：MAX16067的可编程输出以V_{DBP}为参考。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表20. EN_OUT1–EN_OUT6配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
30h	230h	[1:0]	EN_OUT1 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[3:2]	EN_OUT2 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[5:4]	EN_OUT3 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[7:6]	EN_OUT4 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
31h	231h	[1:0]	EN_OUT5 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[3:2]	EN_OUT6 Configuration 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[7:4]	Not used
33h	233h	[0]	EN_OUT1 Charge-Pump Output Configuration 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[1]	EN_OUT2 Charge-Pump Output Configuration 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[2]	EN_OUT3 Charge-Pump Output Configuration 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[7:3]	Not used

6通道、闪存配置系统管理器， 提供非易失故障寄存器

EN_OUT_ 用作GPIO

通过将r84h至r86h中的排序时隙分配设置为‘1101’，可将EN_OUT1至EN_OUT6配置为通用输入；将排序时隙分配设置为‘1110’，可将EN_OUT1至EN_OUT6配置为通用输出，参见表5和表6。如果将EN_OUT_配置为通用输入，该GPIO的状态可从r1Fh读取(参见表21)。如果将EN_OUT_配置为通用输出，则由r34h控制。

上电时EN_OUT_ 状态

当V_{CC}从0V上升到工作电压时，EN_OUT_输出在V_{CC}达到UVLO之前为高阻，EN_OUT_将处于其配置的禁止状态，请参考图4和图5。RESET配置为低电平有效的推挽或漏极开路输出，通过一个10kΩ电阻上拉至V_{CC}，如图4和图5所示。

表21. EN_OUT_ GPIO状态寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
1Fh	—	[0]	EN_OUT1 input state
		[1]	EN_OUT2 input state
		[2]	EN_OUT3 input state
		[3]	EN_OUT4 input state
		[4]	EN_OUT5 input state
		[5]	EN_OUT6 input state
		[7:6]	Not used
34h	234h	[0]	1 = Assert EN_OUT1
		[1]	1 = Assert EN_OUT2
		[2]	1 = Assert EN_OUT3
		[3]	1 = Assert EN_OUT4
		[4]	1 = Assert EN_OUT5
		[5]	1 = Assert EN_OUT6
		[7:6]	Not used

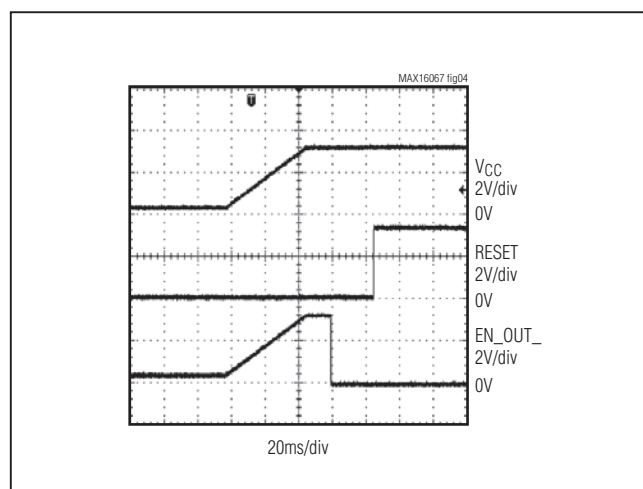


图4. 上电过程中的RESET和EN_OUT_，EN_OUT_配置为漏极开路、低电平有效输出

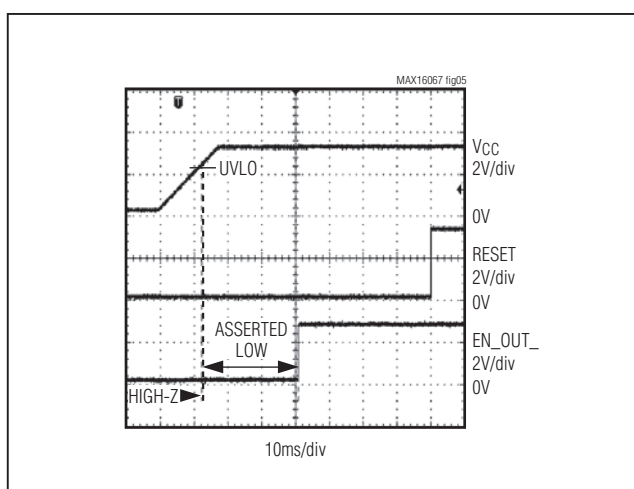


图5. 上电过程中的RESET和EN_OUT_，EN_OUT_配置为推挽式高电平有效输出

6通道、闪存配置系统管理器， 提供非易失故障寄存器

复位输出

复位输出RESET指示排序和被监测输入的状态。上电/断电期间触发复位输出RESET，一旦上电排序完成，经过复位超时周期后释放复位状态。当分配为时隙6的MON_输入超过其欠压门限时，时隙6排序延时结束后，上电排序完成。如果没有MON_输入分配到时隙6，则时隙排序延时结束后完成上电排序。

正常监测工作状态下，RESET可配置为MON_输入超出可配置的欠压或过压门限组合时置为复位状态。利用

r3Ch[5:0]和r3Dh[5:0]选择MON_输入组合。需要注意的是：将MON_输入配置为关键故障时将始终导致RESET复位，与配置位状态无关。

利用r3Bh[3]将RESET配置为推挽或漏极开路输出；利用r3Bh[2]将其配置为高电平有效或低电平有效。通过将表22中的一个数值装载到r3Bh[7:4]选择复位超时。

向r3Bh[0]写入‘1’，将在RESET产生一个单稳态脉冲，脉冲宽度为可配置的复位超时周期。寄存器位r3Bh[0]可自动清零（参见表22）。可通过读取r20h[0]检查RESET的当前状态。

表22. 复位输出配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
3Bh	23Bh	[0]	RESET Soft Trigger 0 = Normal RESET behavior 1 = Force RESET to assert
		[1]	Not used
		[2]	0 = Active low 1 = Active high
		[3]	0 = Open drain 1 = Push-pull
		[7:4]	Reset Timeout Period 0000 = 25μs 0001 = 1.5ms 0010 = 2.5ms 0011 = 4ms 0100 = 6ms 0101 = 10ms 0110 = 15ms 0111 = 25ms 1000 = 40ms 1001 = 60ms 1010 = 100ms 1011 = 150ms 1100 = 250ms 1101 = 400ms 1110 = 600ms 1111 = 1s

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表22. 复位输出配置(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
3Ch	23Ch	[0]	1 = RESET depends on MON1 undervoltage
		[1]	1 = RESET depends on MON2 undervoltage
		[2]	1 = RESET depends on MON3 undervoltage
		[3]	1 = RESET depends on MON4 undervoltage
		[4]	1 = RESET depends on MON5 undervoltage
		[5]	1 = RESET depends on MON6 undervoltage
		[7:6]	Not used
3Dh	23Dh	[0]	1 = RESET depends on MON1 overvoltage
		[1]	1 = RESET depends on MON2 overvoltage
		[2]	1 = RESET depends on MON3 overvoltage
		[3]	1 = RESET depends on MON4 overvoltage
		[4]	1 = RESET depends on MON5 overvoltage
		[5]	1 = RESET depends on MON6 overvoltage
		[7:6]	Not used

看门狗定时器

看门狗定时器可以与MAX16067一起工作，也可以独立工作。二者配合工作时，在排序完成、解除RESET复位之前，看门狗不会有效工作。独立工作时，看门狗定时器与排序无关， V_{CC} 超过UVLO门限、启动过程完成后，将立即开启看门狗定时器。r73h[4]置‘0’，将看门狗配置为从属模式(二者配合工作)；r73h[4]置‘1’，将看门狗配置为独立模式。关于看门狗定时器从属模式、独立模式配置的详细信息请参考表23。看门狗定时器可以通过触发WDI输入(GPIO4)或向r75h[5]写‘1’进行复位。

看门狗定时器的从属工作模式

看门狗定时器可以在两种模式下监测 μP 的工作。灵活的超时控制结构提供可调节看门狗延时，最大延时可以达到300s，保证复杂系统完成足够长的启动程序。可编程看门狗超时周期能够在处理器工作失效时快速发出报警指示。每当发生复位(V_{CC} 降到UVLO以下后又返回到UVLO以上，软件重新启动，手动复位(MR)，拉低EN输入后又将其置高或发生看门狗复位)后，一旦排序完成，在响应看门狗更新程序之前，看门狗启动延时为系统上电提供额外的时间，完全初始化 μP 和系统元件。将r76h[6:4]置为除‘000’之外的任意值，使能看门狗启动延时；将r76h[6:4]置为‘000’，禁止看门狗启动延时。

标称看门狗超时周期 t_{WDI} ，开始于长启动看门狗周期($t_{WDI_STARTUP}$)结束之前的第一次WDI跳变之后(图6)。正常工作模式下，在标称超时周期 t_{WDI} 之内，如果 μP 没有以有效的跳变(高电平至低电平或低电平至高电平)触发WDI，将触发WDO输出，在触发WDI或RESET复位之前，WDO保持触发状态(图7)。

EN为低电平时，看门狗定时器处于复位状态。上电结束、解除RESET复位状态之前，看门狗定时器不会开始计数。RESET复位时，看门狗定时器将被复位，解除WDO的触发状态(图8)。触发RESET复位时，看门狗定时器将保持在复位状态。

看门狗可以经过配置控制RESET输出以及WDO输出。看门狗定时器超时后，如果看门狗复位输出使能位(r76h[7])置‘1’，RESET在复位超时周期 t_{RP} 内保持复位。当触发RESET复位时，清除看门狗定时器且解除WDO的触发状态；因此，看门狗定时器超时后，WDO在短时间(大约1 μs)内被拉低。当看门狗复位输出使能位(r76h[7])置‘0’时，RESET不受看门狗定时器的影响。如果触发RESET复位是由看门狗超时引起的，WDRESET位置‘1’。所连接的处理器能够检测该位，以便确认看门狗超时触发的复位。

关于看门狗功能配置的详细信息请参考表23。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

看门狗定时器的独立工作模式

r73h[4]为‘1’时，看门狗定时器工作在独立模式。独立模式下，看门狗定时器如同一个独立的芯片进行工作。VCC高于UVLO后，一旦完成启动过程，将立即开启看门狗定时器。如果RESET被排序状态机触发复位，看门狗定时器和WDO不会受影响。

如果r76h[6:4]置为非‘000’的任意值，将会有启动延时；
如果r76h[6:4]置为‘000’，则不会有启动延时，延迟时间
请参见表23。

独立工作模式下，如果看门狗复位输出使能位(r76h[7])置‘1’，看门狗定时器超时后，将触发 $\overline{\text{WDO}}$ 报警并触发RESET复位。随后，将解除 $\overline{\text{WDO}}$ 的触发状态。 $\overline{\text{WDO}}$ 保持低电平的时间为大约1 μs 。如果看门狗复位输出使能位(r76h[7])置‘0’，看门狗定时器超时的情况下，将触发 $\overline{\text{WDO}}$ 报警，但不影响RESET输出。

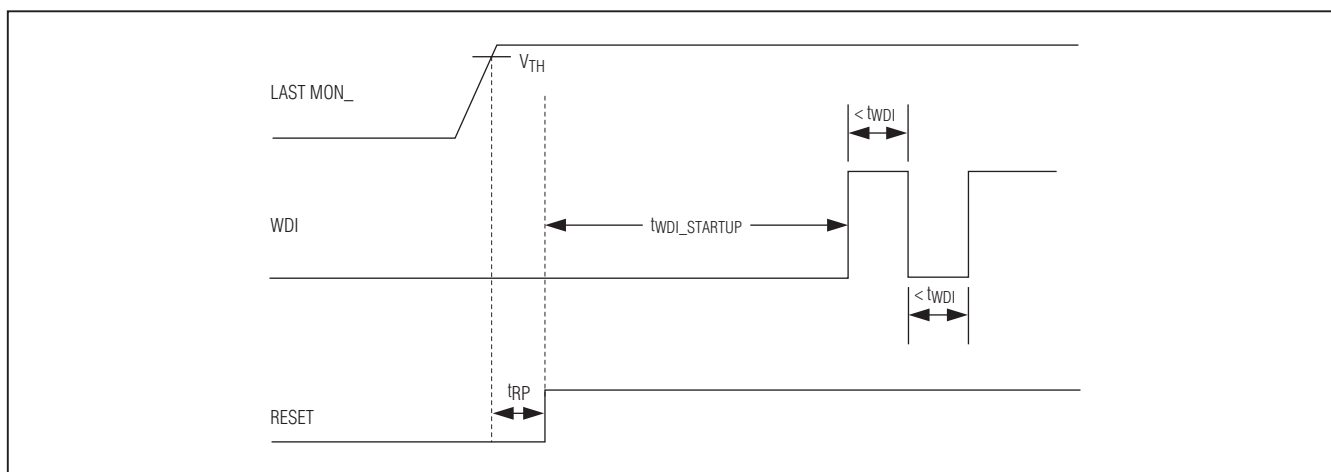


图6. 标准的看门狗启动时序

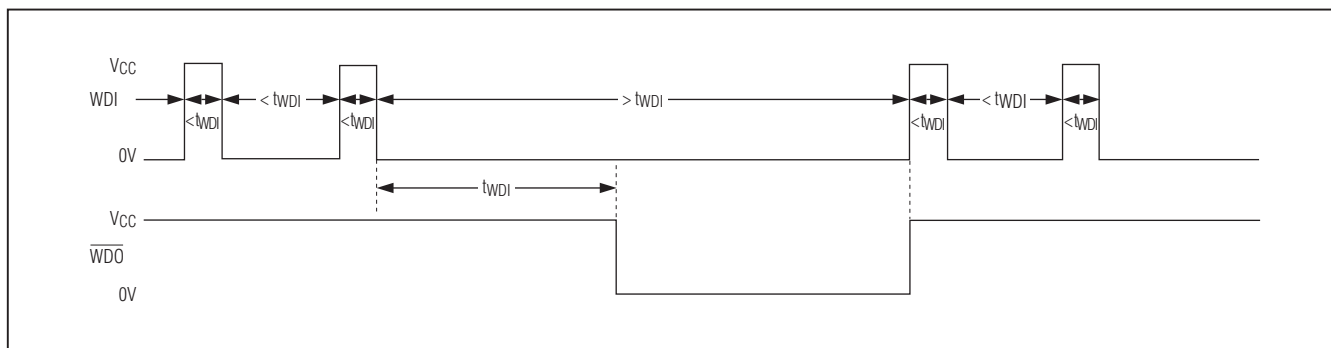


图7. 看门狗定时器工作原理

6通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16067

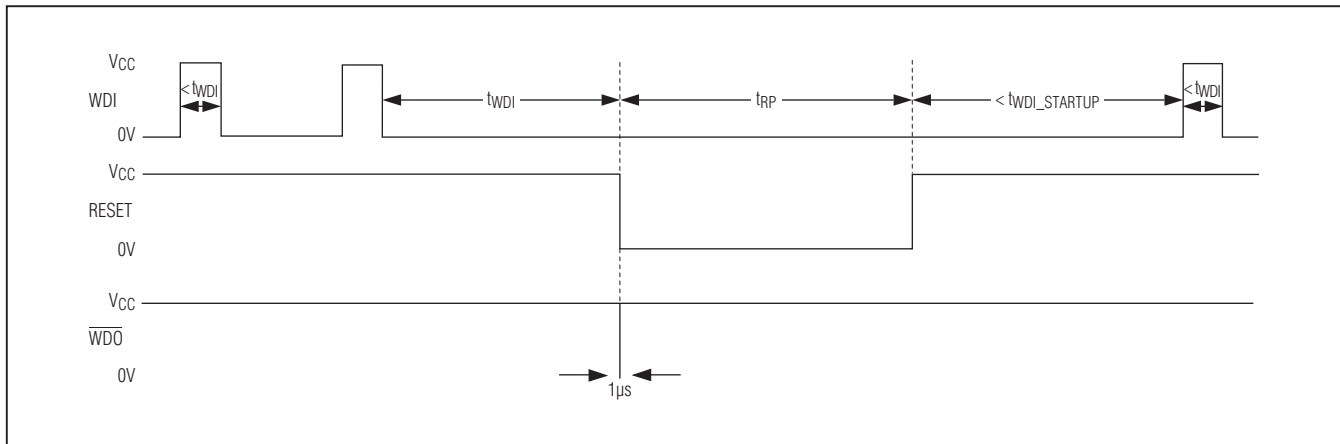


图8. 看门狗启动过程，看门狗复位输出使能位置为‘1’

表23. 看门狗配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
73h	273h	[4]	1 = Independent mode 0 = Dependent mode
76h	276h	[7]	1 = Watchdog reset output enabled 0 = Watchdog reset output disabled
		[6:4]	Watchdog Startup Delay 000 = No initial timeout 001 = 30s 010 = 40s 011 = 80s 100 = 120s 101 = 160s 110 = 220s 111 = 300s
		[3:0]	Watchdog Timeout 0000 = Watchdog disabled 0001 = 1ms 0010 = 2ms 0011 = 4ms 0100 = 8ms 0101 = 14ms 0110 = 27ms 0111 = 50ms 1000 = 100ms 1001 = 200ms 1010 = 400ms 1011 = 750ms 1100 = 1.4s 1101 = 2.7s 1110 = 5s 1111 = 10s

6通道、闪存配置系统管理器， 提供非易失故障寄存器

用户定义的寄存器

寄存器r8Ah为用户定义的配置或固件版本号提供存储空间。需要注意的是：该寄存器控制JTAG USERCODE寄存器位7至0的内容。用户定义寄存器保存在闪存r28Ah中。

存储器锁存位

寄存器r8Ch包含锁存位，用于配置寄存器、配置闪存、用户闪存以及故障寄存器的锁存，详细信息请参考表24。

SMBus兼容串行接口

MAX16067具有兼容于SMBus的2线串行接口，包括一条串行数据线(SDA)和一条串行时钟线(SCL)。SDA和SCL实现MAX16067与主器件的双向通信，时钟速率高达400kHz。图1所示为2线接口时序图。MAX16067是发送/接收从器件，由主器件产生时钟信号。主器件(一般是微控制器)在总线上启动每次数据传输，产生用于数据传输的SCL。

主器件通过发送正确的地址以及随后的命令和/或数据字，与MAX16067进行通信。从机地址输入A0能够设置四种不同的状态，允许多个同样器件共用同一串行总线。从机地址部分详细说明了从机地址。每一次传输由START (S)或REPEATED START (Sr)条件以及STOP (P)条件打包成帧。通过总线传输的每一个字均为8位，其后为应答脉冲。SCL

为逻辑输入，而SDA为漏极开路输入/输出。SCL和SDA都需要外部上拉电阻才能产生逻辑高电平，4.7kΩ电阻适用于大多数应用。

位传输

每个时钟脉冲发送一个数据位，在SCL为高电平时SDA的数据必须保持稳定(图9)；否则，MAX16067将其作为来自主机的START或STOP条件(图10)。总线不忙时，SDA和SCL为空闲高电平状态。

START和STOP条件

SCL为高电平时，主器件将SDA从高电平跳变到低电平，发出START条件，开启一次信号传输。SCL为高电平时，主器件将SDA从低电平跳变到高电平，发出STOP条件。STOP条件将释放总线，以便进行下次传输。如果产生REPEATED START条件，例如在读数据块协议中，总线将保持工作状态(见图1，SMBus时序图)。

提前STOP条件

传输期间，MAX16067在任何时候都能识别STOP状态，除非在同一高电平脉冲内发生STOP条件和START条件。这一状态为非法SMBus格式，START和STOP条件必须至少分开一个时钟脉冲。

表24. 存储器锁存位

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
8Ch	28Ch	[0]	Configuration Register Lock 1 = Locked 0 = Unlocked
		[1]	Flash Fault Register Lock 1 = Locked 0 = Unlocked
		[2]	Flash Configuration Lock 1 = Locked 0 = Unlocked
		[3]	User Flash Lock 1 = Locked 0 = Unlocked
		[7.4]	Not used

6通道、闪存配置系统管理器， 提供非易失故障寄存器

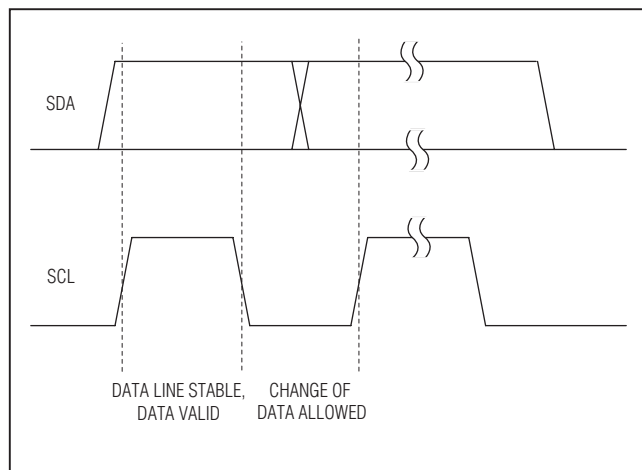


图9. 位传输

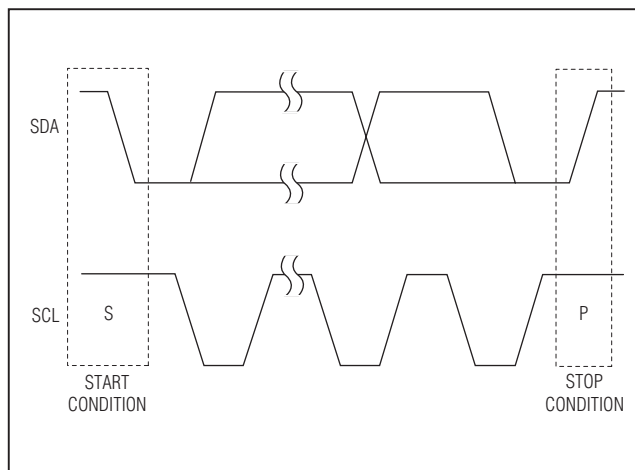


图10. START和STOP条件

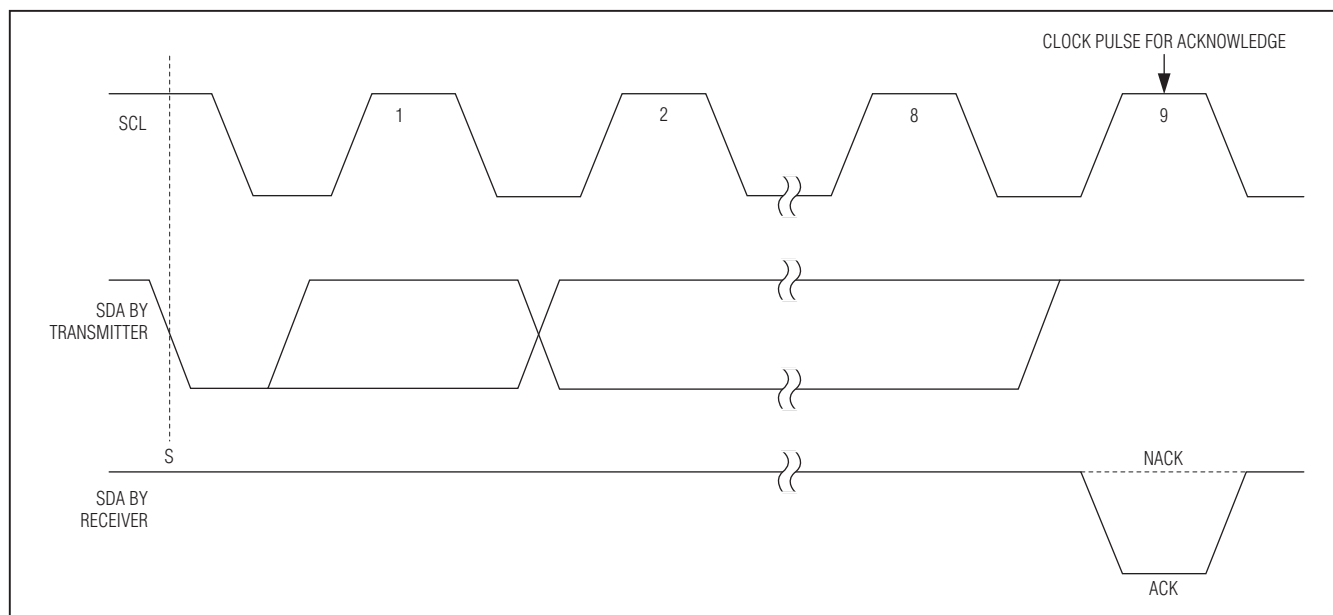


图11. 应答

REPEATED START条件

可以发送REPEATED START，而不是STOP条件来保持读操作期间对总线的控制。START和REPEATED START条件的作用相同。

应答

应答位(ACK)是第9位，附加在8位数据字之后，接收器件始终产生一个ACK。当接收到地址或数据时，MAX16067

在第9个时钟周期将SDA拉低，产生一个ACK（图11）。发送数据时，例如，主机器件从MAX16067读数据时，器件等待主机器件产生ACK。监测ACK可以探测到不成功的数据传输。如果接收器件忙或系统出现了故障，数据传输失败。出现不成功的数据传输时，总线主机应稍后重新尝试通信。在软件重新启动期间，写入闪存或接收到非法的存储器地址时，MAX16067在接收到的命令字节之后产生一个NACK。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

从机地址

利用从机地址输入A0，可以允许多个相同器件挂接在同一串行总线。将A0接GND、DBP（或大于2V的外部供电电压）、SCL或SDA，设置器件的总线地址，请参考表26所示的7位地址列表。

还可通过向寄存器r8Bh[6:0]装载地址，将从机地址设置为定制值，参见表25。如果r8Bh[6:0]装载值为00h，通过输入A0设置地址。不要将地址设置为09h或7Fh，以避免地址冲突。写入寄存器后从机地址设置立即生效。

数据包错误校验(PEC)

MAX16067具有数据包错误校验(PEC)模式，该模式可监测误码，对于提高总线通信的可靠性非常有帮助。通过使能PEC，在每个读和/或写操作过程中会在数据串添加一个额外的CRC-8误码校验字节。将r8Bh[7]置‘1’，使能PEC。

CRC-8字节通过下列多项式进行计算：

C = X⁸ + X² + X + 1

PEC计算包括所有传输字节，其中包括地址、命令和数据。PEC计算不包括ACK、NACK、START、STOP或REPEATED START。

表25. SMBus设置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
8Bh	28Bh	[6:0]	SMBus Slave Address Register. Set to 00h to use A0 pin address setting.
		[7]	1= Enable PEC (Packet Error Check).

表26. 设置SMBus从机地址

SLAVE ADDRESSES	
A0	SLAVE ADDRESS
0	1010 100R
1	1010 101R
SCL	1010 110R
SDA	1010 111R

R = 读/写选择位。

命令代码

MAX16067可以使用8个命令代码执行数据块的读、写及其它指令，请参考表27列出的命令代码。

软件重新初始化时，按照发送字节格式发送A7h。软件重启过程与硬件上电复位的过程相同。启动过程中，230h到28Ch范围的闪存配置数据被复制到默认页面的r30h至r8Ch寄存器。

发送命令代码A8h触发一次故障存储，将故障数据存储到闪存。配置关键故障记录控制寄存器(r6Dh)可以存储ADC转换结果和/或故障标志。

在闪存页面中，发送命令代码A9h可以访问闪存页面(地址从230h至28Dh)。一旦发出命令代码A9h，所有地址都将被识别为闪存地址。发送命令代码AAh将返回至默认页面(地址从000h至08Dh)。发送命令代码ABh，访问用户闪存页面(地址从300h至3FFh)，发送命令代码ACh，返回闪存页面。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

表27. 命令代码

COMMAND CODE	ACTION
A5h	Block write
A6h	Block read
A7h	Reboot flash in register file
A8h	Trigger emergency save to flash
A9h	Flash page access ON
AAh	Flash page access OFF
ABh	User flash access ON (must be in flash page already)
ACH	User flash access OFF (return to flash page)

写闪存限制

写闪存时必须一次写入8个字节。初始地址必须与8字节边界对齐，初始地址的3个LSB必须为‘000’。利用单个写数据块命令或采用8个连续写字节命令写入8个字节。每写入8个数据字节需要122ms，完成数据块设置后，检查r20h[1] (参见表31)以确保在写入下一个数据块之前完成本次写操作。

发送字节

主机器件按照发送字节协议可以向从机器件发送一个字节的数(见图12)。发送字节预设寄存器指针地址，进行连续的读写操作。如果主机发送无效的存储器地址或命令代码，从机将发出一个NACK (而不是ACK)。如果主机发送A5h或A6h，数据为ACK，这是因为它可能是写数据块或读数据块的开始。如果在从机发出ACK之前，主机发送一个STOP条件，内部地址指针将不会改变。如果主机发送A7h，表示软件重新启动。发送字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生ACK。
- 4) 主机发送一个8位存储器地址或命令代码。
- 5) 被寻址的从机在SDA上产生ACK (或NACK)。
- 6) 主机发送一个STOP条件。

接收字节

主机器件按照接收字节协议可以读取MAX16067寄存器的内容(见图12)。闪存或寄存器地址必须通过发送字节或写

字协议进行预设。每完成一次读操作，内部指针递增1。重复接收字节协议，读取下一地址的内容。接收字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位读控制(高电平)。
- 3) 被寻址的从机在SDA上产生ACK。
- 4) 从机发送8个数据位。
- 5) 主机在SDA上产生NACK。
- 6) 主机产生一个STOP条件。

写字节

主机器件按照写字节协议(见图12)可以在默认页面、扩展页面或闪存页面写入一个字节，这取决于当前所选择的页面。写字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在SDA上产生ACK。
- 6) 主机发送8位数据字节。
- 7) 被寻址的从机在SDA上产生ACK。
- 8) 主机发送一个STOP条件。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

写入一个字节时，只发送8位存储器地址和8位数据字节。如果存储器地址有效，数据字节被写入所寻址的地址。如果存储器地址无效，从机将在第5步产生NACK。

PEC使能时，写字节协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在数据线上产生ACK。
- 6) 主机发送8位数据字节。
- 7) 从机在数据线上产生ACK。
- 8) 主机发送一个8位PEC字节。
- 9) 从机在数据线上产生一个ACK (如果PEC正确，否则发送NACK)。
- 10) 主机产生一个STOP条件。

读字节

主机器件按照读字节协议(见图12)可以在默认页面、扩展页面或者闪存页面中读取一个字节，这取决于当前所选择的页面。读字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在SDA上产生一个ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机地址和1位读控制(高电平)。
- 8) 被寻址的从机在SDA上产生一个ACK。
- 9) 从机发送8位数据字节。
- 10) 主机在SDA上产生NACK。
- 11) 主机发送一个STOP条件。

如果存储器地址无效，从机在第5步发送一个NACK，不修改地址指针。

PEC使能时，读字节协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在数据线上产生一个ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机ID和1位读控制(高电平)。
- 8) 被寻址的从机在数据线上产生一个ACK。
- 9) 从机发送8位数据字节。
- 10) 主机在数据线上产生ACK。
- 11) 从机发送一个8位PEC字节。
- 12) 主机在数据线上产生一个NACK。
- 13) 主机发送一个STOP条件。

写数据块

主机器件按照数据块写协议(见图12)可以向存储器写入一个数据块(1字节至16字节)。应通过之前的发送字节命令预先装载目的地址，否则，数据块写命令将从当前地址指针开始进行写操作。写入最后一个字节后，地址指针仍然预设到下一有效地址。如果要写入的字节数使地址指针超出配置寄存器或配置闪存的8Fh或是超出用户闪存的FFh，地址指针将停留在8Fh或FFh，剩余的数据字节将覆盖这一存储器地址。如果命令代码无效，或者如果器件忙，从机在第5步产生一个NACK，地址指针将不会发生变化。

写数据块过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送数据块写操作的8位命令代码(A5h)。
- 5) 被寻址的从机在SDA上产生一个ACK。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

- 6) 主机发送8位字节计数值(1字节至16字节), n。
- 7) 被寻址的从机在SDA上产生一个ACK。
- 8) 主机发送8位数据。
- 9) 被寻址的从机在SDA上产生一个ACK。
- 10) 重复第8步和第9步n - 1次。
- 11) 主机发送一个STOP条件。

PEC使能时, 数据块写协议变为:

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送数据块写操作的8位命令代码。
- 5) 从机在数据线上产生一个ACK。
- 6) 主机发送8位字节计数值(最少1个字节, 最多16个字节), n。
- 7) 从机在数据线上产生一个ACK。
- 8) 主机发送8位数据。
- 9) 从机在数据线上产生一个ACK。
- 10) 重复第8步和第9步n - 1次。
- 11) 主机发送一个8位PEC字节。
- 12) 从机在数据线上产生一个ACK (如果PEC正确, 否则发送NACK)。
- 13) 主机发送一个STOP条件。

读数据块

主机器件按照读数据块协议(见图12)可以从存储器读取16字节的数据块。如果主机发出提前STOP条件或产生一个NACK, 读取数据将少于16个字节。应通过之前的发送字节命令预先装载目的地址, 否则, 读数据块命令将从当前地址指针开始进行读操作。如果要读取的字节数使地址指针超出配置寄存器或配置闪存的8Fh、或超出用户闪存的FFh, 地址指针将停留在8Fh或FFh。

数据块读过程如下:

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。

- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位数据块读命令(A6h)。
- 5) 从机除非处于忙状态, 否则将在SDA上产生ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机地址和1位读控制(高电平)。
- 8) 从机在SDA上产生ACK。
- 9) 从机发送8位字节计数值(16)。
- 10) 主机在SDA上产生ACK。
- 11) 从机发送8位数据。
- 12) 主机在SDA上产生ACK。
- 13) 重复第11步和第12步15次。
- 14) 主机在SDA上产生NACK。
- 15) 主机发送一个STOP条件。

PEC使能时, 数据块读协议变为:

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送数据块读操作的8位命令代码。
- 5) 从机除非处于忙状态, 否则将在数据线上产生ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机ID和1位读控制(高电平)。
- 8) 从机在数据线上产生ACK。
- 9) 从机发送8位字节计数值(16)。
- 10) 主机在数据线上产生ACK。
- 11) 从机发送8位数据。
- 12) 主机在数据线上产生ACK。
- 13) 重复第11步和第12步15次。
- 14) 从机发送一个8位PEC字节。
- 15) 主机在数据线上产生NACK。
- 16) 主机产生一个STOP条件。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

SEND BYTE FORMAT

S	ADDRESS	R/W	ACK	COMMAND	ACK	P
↓	7 BITS	0	0	8 BITS	0	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

DATA BYTE: Presets the internal address pointer or represents a command.

RECEIVE BYTE FORMAT

S	ADDRESS	R/W	ACK	DATA	NACK	P
↓	7 BITS	1	0	8 BITS	1	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

DATA BYTE: Data is read from the location pointed to by the internal address pointer.

WRITE BYTE FORMAT

S	ADDRESS	R/W	ACK	COMMAND	ACK	DATA	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

COMMAND BYTE: Sets the internal address pointer.

DATA BYTE: Data is written to the locations set by the internal address pointer.

SMBALERT#

S	ADDRESS	R/W	ACK	DATA	NACK	P
↓	0001100	D.C.	0	8 BITS	1	↑

ALERT RESPONSE ADDRESS: Only the device that interrupted the master responds to this address.

SLAVE ADDRESS: Slave places its own address on the serial bus.

READ BYTE FORMAT

S	SLAVE ADDRESS	R/W	ACK	COMMAND	ACK	SR	SLAVE ADDRESS	R/W	ACK	DATA BYTE	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	1	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

COMMAND BYTE: Sets the internal address pointer.

DATA BYTE: Data is read from the locations set by the internal address pointer.

BLOCK WRITE FORMAT

S	ADDRESS	R/W	ACK	COMMAND	ACK	BYTE COUNT = N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

COMMAND BYTE: A5h

DATA BYTE: Data is written to the locations set by the internal address pointer.

SLAVE TO MASTER
MASTER TO SLAVE

BLOCK READ FORMAT

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	BYTE COUNT = N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	1	↑

SLAVE ADDRESS: Address of the slave on the serial interface bus.

COMMAND BYTE: A6h

SLAVE ADDRESS: Address of the slave on the serial interface bus.

DATA BYTE: Data is read from the locations set by the internal address pointer.

WRITE BYTE FORMAT WITH PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	DATA	ACK	PEC	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	8 BITS	0	↑

READ BYTE FORMAT WITH PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	DATA	ACK	PEC	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	0	8 BITS	1	↑

BLOCK WRITE WITH PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	BYTE COUNT N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	ACK	PEC	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	↑

BLOCK READ WITH PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	BYTE COUNT N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	ACK	PEC	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	1	↑

S = START CONDITION
P = STOP CONDITION
Sr = REPEATED START CONDITION
D.C. = DON'T CARE

ACK = ACKNOWLEDGE, SDA PULLED LOW DURING RISING EDGE OF SCL.
NACK = NOT ACKNOWLEDGE, SDA LEFT HIGH DURING RISING EDGE OF SCL.
ALL DATA IS CLOCKED IN/OUT OF THE DEVICE ON RISING EDGES OF SCL.

↓ = SDA TRANSITIONS FROM HIGH TO LOW DURING PERIOD OF SCL.
↑ = SDA TRANSITIONS FROM LOW TO HIGH DURING PERIOD OF SCL.

图12. SMBus协议

6通道、闪存配置系统管理器， 提供非易失故障寄存器

SMBALERT ($\overline{\text{ALERT}}$)

MAX16067支持SMBus报警协议。为使能SMBus报警输出，根据表11设置r40h[4]至‘1’，可将GPIO1输出配置为SMBus报警($\overline{\text{ALERT}}$)。该输出为漏极开路，可与SMBus总线上的其它器件配置线“或”。发生故障时，MAX16067拉低 $\overline{\text{ALERT}}$ ，发信号给主机触发中断。主机通过在SMBus总线上发送ARA (报警响应地址)协议来响应。该协议为读字节，从机地址为09h。从机响应ARA (09h)地址并向主机发送其自身SMBus地址，然后从机拉高 $\overline{\text{ALERT}}$ 。主机接着质询从机并确定故障原因。通过检测r1Ch[7]，主机能确认MAX16067触发了SMBus报警。主机必须在清除r1Ch[7]

之前发送ARA。通过写‘1’可清除r1Ch[7]。如果GPIO1配置为SMBus报警输出，但SMBus报警功能被禁止(r40h[4]置为‘0’)，则GPIO1作为一路额外的故障输出使用。

JTAG串行接口

MAX16067带有一个JTAG端口，符合IEEE® 1149.1规范的子集要求。可以使用SMBus或JTAG接口访问内部存储器；但是，每次只能使用一个接口。MAX16067具有额外的JTAG指令和寄存器，这些指令和寄存器不包括在JTAG规范中，可以用于访问内部存储器。其它指令包括LOAD ADDRESS、WRITE DATA、READ DATA、REBOOT和SAVE。

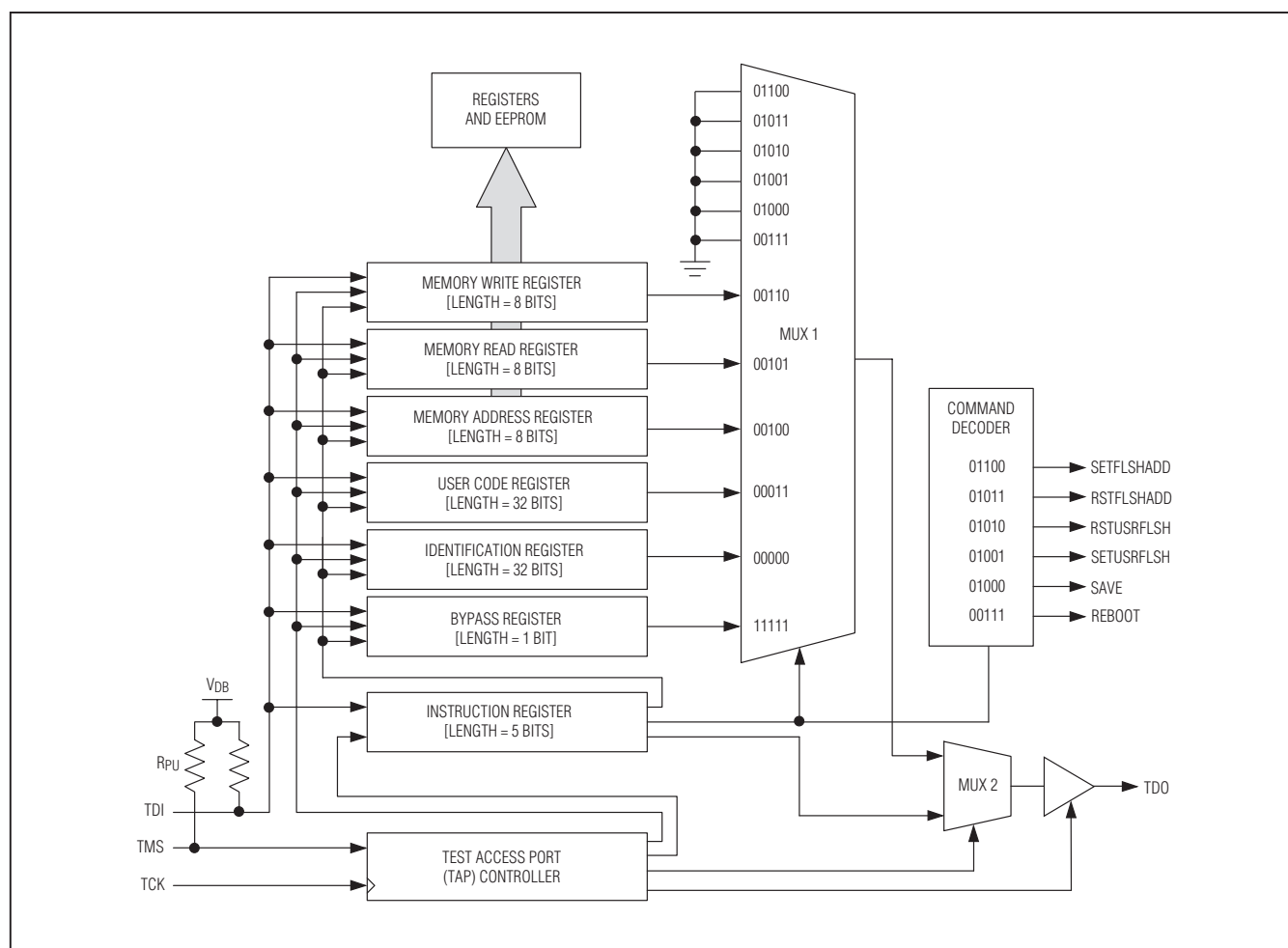


图13. JTAG方框图

IEEE是美国电气和电子工程师学会的注册服务标志。

6通道、闪存配置系统管理器， 提供非易失故障寄存器

测试访问端口(TAP)

控制器状态机

TAP控制器是一个有限状态机，在TCK的上升沿响应TMS逻辑电平，图14给出了有限状态机的原理图。可能出现的状态如下所述：

Test-Logic-Reset：上电时，TAP控制器处于test-logic-reset状态。指令寄存器含有IDCODE指令。器件的所有系统逻辑电路将正常工作。如果将TMS驱动至高电平并保持5个时钟周期，器件将从任何状态进入到该状态。

Run-Test/Idle：run-test/idle状态用于扫描操作之间或特定测试中。指令寄存器和测试数据寄存器保持空闲。

Select-DR-Scan：所有测试数据寄存器保持其前一状态。TMS为低电平时，在TCK的上升沿使控制器进入capture-DR状态，初始化扫描过程。TMS为高电平时，在TCK上升沿，控制器进入select-IR-scan状态。

Capture-DR：将数据并行装载到当前指令选择的测试数据寄存器中。如果指令没有调用并行装载，或者所选的测试数据寄存器不允许并行装载，测试数据寄存器将保持其当前

前值。在TCK的上升沿，如果TMS为低电平，控制器将进入shift-DR状态，如果TMS为高电平，控制器进入exit1-DR状态。

Shift-DR：当前指令所选择的测试数据寄存器连接在TDI和TDO之间，当TMS为低电平时，在每个TCK的上升沿数据向其串行输出移动一位。TMS为高电平时，在TCK的上升沿，控制器进入exit1-DR状态。

Exit1-DR：在此状态下，控制器在TCK的上升沿进入update-DR状态。如果TMS为低电平，控制器在TCK的上升沿进入pause-DR状态。

Pause-DR：此状态下暂停测试数据寄存器的移位。所有测试数据寄存器保持其前一状态。TMS为低电平时，控制器将保持该状态；TMS为高电平时，控制器在TCK的上升沿进入exit2-DR状态。

Exit2-DR：此状态下，如果TMS为高电平，控制器在TCK的上升沿进入update-DR状态；如果TMS为低电平，控制器在TCK的上升沿进入shift-DR状态。

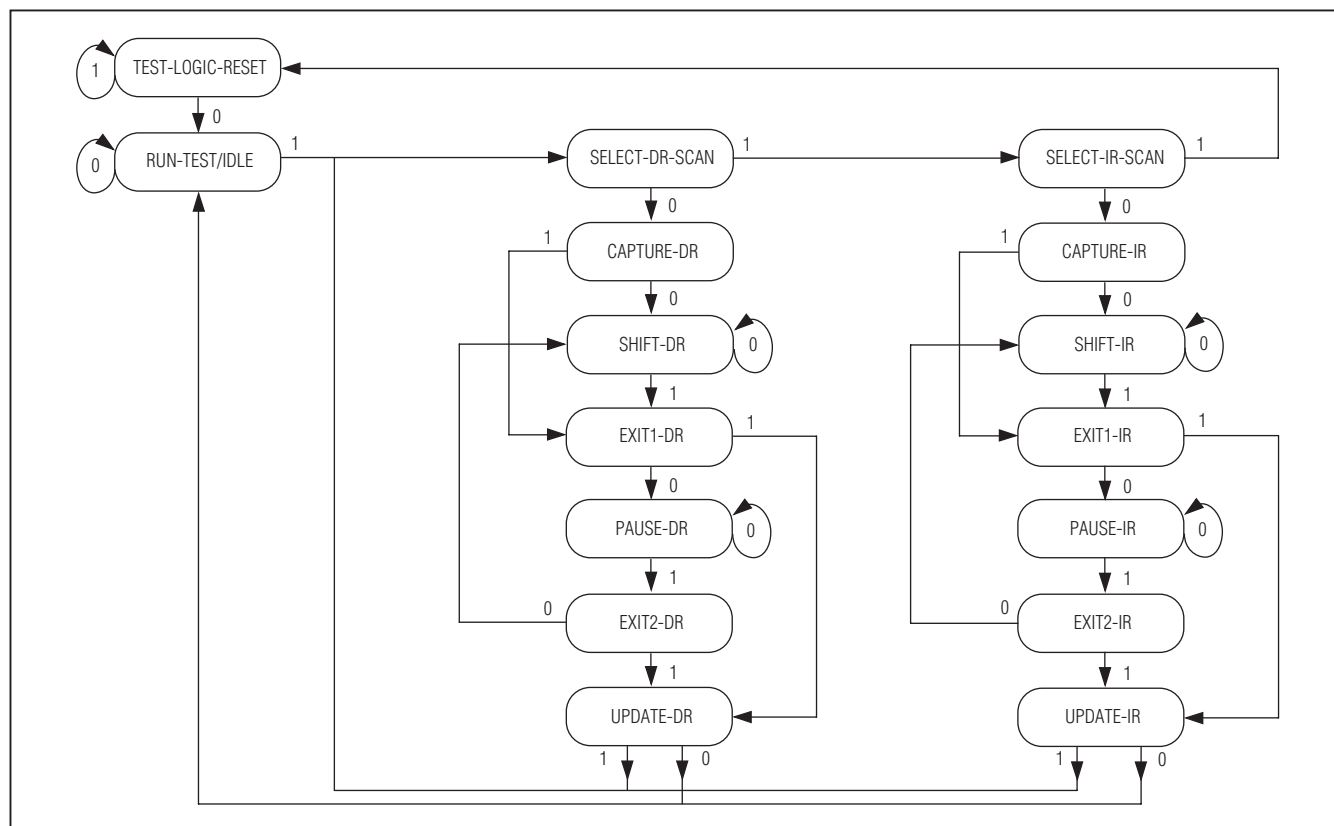


图14. 抽头控制器状态图

6通道、闪存配置系统管理器， 提供非易失故障寄存器

Update-DR: update-DR状态下，TCK的下降沿将数据从测试数据寄存器的移位寄存器通路锁存到输出锁存器。可以防止由于移位寄存器变化而导致并行输出的变化。在TCK上升沿，如果TMS为低电平，控制器进入run-test/idle状态；如果TMS为高电平，进入select-DR-scan状态。

Select-IR-Scan: 所有测试数据寄存器保持其前一状态。在此状态下，指令寄存器保持不变。TMS为低电平时，控制器在TCK的上升沿进入capture-IR状态；如果TMS为高电平，控制器在TCK的上升沿返回到test-logic-reset状态。

Capture-IR: 通过capture-IR状态将固定值装载到指令寄存器的移位寄存器，在TCK上升沿装载该数值。如果TMS为高电平，控制器在TCK的上升沿进入exit1-IR状态。如果TMS为低电平，控制器在TCK的上升沿进入shift-IR状态。

Shift-IR: 在此状态下，指令寄存器的移位寄存器连接在TDI和TDO之间，如果TMS为低电平，在每个TCK的上升沿数据向TDO串行输出移动一位。指令寄存器以及测试数据寄存器并行输出保持其前一状态。如果TMS为高电平，控制器在TCK的上升沿进入exit1-IR状态。如果TMS为低电平，控制器在TCK的上升沿进入shift-IR状态，并将数据在指令移位寄存器中移动一位。

Exit1-IR: 如果TMS为低电平，控制器在TCK的上升沿进入pause-IR状态；如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态。

Pause-IR: 暂停指令移位寄存器的移位过程。如果TMS为高电平，控制器在TCK的上升沿进入exit2-IR状态；如果TMS为低电平，TCK的上升沿使控制器保持在pause-IR状态。

Exit2-IR: 如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态；此状态下，如果TMS为低电平，控制器将在TCK的上升沿回到shift-IR。

Update-IR: 控制器进入此状态后，移入指令移位寄存器的指令代码在TCK的下降沿锁存到指令寄存器的并行输出。一旦锁存，该指令变为当前指令。当TMS为低电平时，控制器在TCK的上升沿进入run-test/idle状态；TMS为高电平时，控制器进入select-DR-scan状态。

指令寄存器

指令寄存器含有一个移位寄存器和一个并行锁存输出，字长为5位。当TAP控制器进入shift-IR状态时，指令移位寄存器连接在TDI和TDO之间。在shift-IR状态下，如果TMS为低电平，在TCK的上升沿数据向TDO的串行输出移动一位。在exit1-IR状态或exit2-IR状态下，如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态。在同一TCK的下降沿，将指令移位寄存器的数据锁存到指令寄存器的并行输出。表28列出了MAX16067所支持的指令及其各自的二进制运算代码。

表28. JTAG指令集

INSTRUCTION	CODE	NOTES
BYPASS	0x1F	Mandatory instruction code
IDCODE	0x00	Load manufacturer ID code/part number
USERCODE	0x03	Load user code
LOAD ADDRESS	0x04	Load address register content
READ DATA	0x05	Read data pointed by current address
WRITE DATA	0x06	Write data pointed by current address
REBOOT	0x07	Reboot FLASH data content into register file
SAVE	0x08	Trigger emergency save to flash
SETFLSHADD	0x09	Flash page access ON
RSTFLSHADD	0x0A	Flash page access OFF
SETUSRFLSH	0x0B	User flash access ON (must be in flash page already)
RSTUSRFLSH	0x0C	User flash access OFF (return to flash page)

6通道、闪存配置系统管理器， 提供非易失故障寄存器

BYPASS: 当BYPASS指令锁存到指令寄存器时，TDI通过1位旁路测试数据寄存器连接至TDO。使数据能够由TDI传递至TDO，而不影响器件的正常工作。

IDCODE: 当IDCODE指令锁存到并行指令寄存器时，选中标识数据寄存器。进入capture-DR状态后，在TCK上升沿，器件标识码装载到标识数据寄存器。Shift-DR可通过TDO将标识码串行移出。在test-logic-reset过程中，IDCODE指令被强制送入指令寄存器。标识码的LSB位始终为‘1’，后续的11位表示制造商的JEDEC号，随后的16位数字为器件信息，4位是版本号，参见表29。

USERCODE: 当USERCODE指令锁存到并行指令寄存器时，选中用户代码数据寄存器。进入capture-DR状态后，器件用户代码在TCK上升沿装载到用户代码数据寄存器。Shift-DR可通过TDO将用户代码串行移出，参见表30。这一指令可用于识别多个连接在JTAG链路的MAX16067器件。

LOAD ADDRESS: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16067存储器的访问。在shift-DR状态下，

当LOAD ADDRESS指令锁存到指令寄存器时，TDI通过8位存储器地址测试数据寄存器连接至TDO。

READ DATA: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16067存储器的访问。在shift-DR状态下，当READ DATA指令锁存到指令寄存器时，TDI通过8位存储器读测试数据寄存器连接至TDO。

WRITE DATA: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16067存储器的访问。在shift-DR状态下，当WRITE DATA指令锁存到指令寄存器时，TDI通过8位存储器写测试数据寄存器连接至TDO。

REBOOT: 这是对标准IEEE 1149.1指令集的扩展，启动一次软件控制的MAX16067复位。当REBOOT指令锁存到指令寄存器中时，MAX16067复位，并立即开始启动序列。

SAVE: 这是对标准IEEE 1149.1指令集的扩展，用于触发故障记录。根据关键故障记录控制寄存器(r6Dh)的配置，当前的ADC转换结果以及故障信息被存入闪存中。

表29. 32位识别码

MSB			LSB
VERSION (4 BITS)	PART NUMBER (16 BITS)	MANUFACTURER (11 BITS)	FIXED VALUE (1 BIT)
0001	1000000000000001	00011001011	1

表30. 32位用户代码数据

MSB		LSB							
DON'T CARE		SMBUS SLAVE ID		USER ID (r8Ah[7:0])					
0000000000000000		See Table 26							

6通道、闪存配置系统管理器， 提供非易失故障寄存器

SETFLSHADD：这是对标准IEEE 1149.1指令集的扩展，支持对闪存页面的访问。闪存寄存器包括ADC转换结果以及GPIO_输入/输出数据。利用该页面可访问寄存器200h至2FFh。

RSTFLSHADD：这是对标准IEEE 1149.1指令集的扩展。通过RSTFLSHADD返回到默认页面，禁止对闪存页面的访问。

SETUSRFLSH：这是对标准IEEE 1149.1指令集的扩展，支持对用户闪存页面的访问。在配置闪存页面上发送SETUSRFLSH命令，所有地址只被识别为闪存地址。利用该页面可访问寄存器300h至3FFh。

RSTUSRFLSH：这是对标准IEEE 1149.1指令集的扩展。通过RSTUSRFLSH返回到配置闪存页面，禁止对用户闪存的访问。

写闪存限制

写闪存时必须一次写入8个字节。初始地址必须与8字节边界对齐，初始地址的3个LSB必须为‘000’。采用8个连续的WRITE DATA命令写入8个字节。每写入8个数据字节需要122ms，完成数据块设置后，检查r20h[i] (参见表31)以确保在写入下一个数据块之前完成本次写操作。

应用信息

编程前的器件状态

没有通过JTAG或SMBus接口设置闪存时，EN_OUT_输出的默认配置为低电平有效的漏极开路输出。这意味着EN_

OUT_输出为高阻。如果需要保持EN_OUT_为高电平或低电平，以防止在闪存设置之前过早开启电源，则需在EN_OUT_与地或电源之间连接一个电阻。如果输出配置为漏极开路，采用单独的上拉电阻，不要对地连接电阻。

上电时的器件状态

当V_{CC}从0V上升时，RESET输出保持高阻态直至V_{CC}达到1.4V，从这一点开始RESET输出被驱动至低电平。在V_{CC}达到2.7V，闪存内容被复制到寄存器存储器之前，所有其它输出保持高阻态；这样将持续150μs (最大值)，之后输出恢复到相应的设置状态。

MAX16067在电路编程

MAX16067可以实现在应用电路编程，电路设计时考虑以下几点：

- MAX16067需要从中等电压总线供电或由辅助电源供电，可以在电路板电源断电后继续编程。利用“或”逻辑二极管实现电源连接，电源通过可编程连接器提供。
- SMBus或JATG总线不能通过供电电压摆幅受控于MAX16067的总线复用器连接。如果器件需要通过板上μP控制，考虑将μP连接到一路总线(例如SMBus)，并利用另一总线进行在电路编程。
- MAX16067的EN_OUT_输出在设置之前为高阻，需防止出现不希望的电路状态。必要时，可以连接下拉电阻防止电源开启。

表31. RESET状态、闪存状态以及引起复位的原因

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
r20h	[0]	Reset Output State 0 = RESET is low 1 = RESET is high
	[1]	1 = Flash memory is busy
	[2]	1 = Last reset asserted due to EN going low
	[3]	1 = Last reset asserted due to watchdog timeout
	[7:4]	Not used

6通道、闪存配置系统管理器， 提供非易失故障寄存器

故障状态下维持供电

发生电路掉电故障时，需要在一定时间内维持MAX16067的供电，以确保完成闪存故障记录。所需要的时间周期取决于故障控制寄存器(r6Dh[1:0])的设置，如表32所示。

对于没有提供不间断电源的应用，发生故障期间可以利用电源 V_{IN} 和 V_{CC} 之间放置的二极管和大电容维持关断状态下的供电(图15)。电容值取决于 V_{IN} 以及需要支持的供电时间 t_{FAULT_SAVE} 。利用下式计算电容值：

$$C = (t_{FAULT_SAVE} \times I_{CC(MAX)}) / (V_{IN} - V_{DIODE} - V_{UVLO})$$

其中，电容单位是法拉， t_{FAULT_SAVE} 的单位为秒， $I_{CC(MAX)}$ 为14mA， V_{DIODE} 为二极管压降， V_{UVLO} 为2.7V。例如，对于14V的 V_{IN} ，0.7V的二极管压降和153ms的 t_{FAULT_SAVE} ，需要的最小电容是202 μ F。

驱动高边MOSFET开关

MAX16067的3路可编程输出(EN_OUT1、EN_OUT2、EN_OUT3)可以配置为电荷泵输出，驱动串联n沟道MOSFET的栅极。驱动MOSFET时，这些输出可以作为简单的功率开关，接通电源电压。利用下式近似计算摆率SR：

$$SR = I_{CP} / (C_{GATE} + C_{EXT})$$

其中， I_{CP} 为6 μ A(典型值)电荷泵源出电流， C_{GATE} 是MOSFET的栅极电容， C_{EXT} 是连接在栅极和地之间的电容。如果实际应用中需要控制3个以上的串联MOSFET，可以在配置为低电平有效的漏极开路输出上连接额外的p沟道串联MOSFET(图16)。在MOSFET的栅极和源极之间连接一个上拉电阻，确保不会超过MAX16067的绝对最大额定值。

配置器件

提供评估板和图形用户界面(GUI)，可用来进行该器件的定制配置。

配置信息请参考MAX16067评估板。

多个MAX16067级联

多个MAX16067可级联使用，以便扩充排序和监测控制的电源数量。根据所需状态不同可提供多种器件级联方式。通常，有以下几种：

- 将每个器件的GPIO_配置为EXTFAULT(漏极开路)，通过一个上拉电阻在外部将它们连接在一起。将寄存器位r72h[5]和r6Dh[2]置'1'，所有故障状态将在器件之间传输。如果一个器件出现了关键故障，EXTFAULT将置位，所有级联器件将触发非易失故障记录，并记录所有系统电压的瞬态值。

表32. 最大写时间

r6Dh[1:0] VALUE	DESCRIPTION	MAXIMUM WRITE TIME (ms)
00	Save flags and ADC readings	153
01	Save flags	102
10	Save ADC readings	153
11	Do not save anything	—

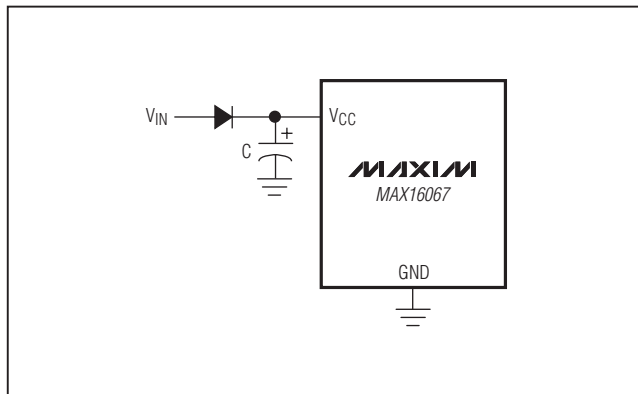


图15. 发生故障期间维持关断状态下的供电电路

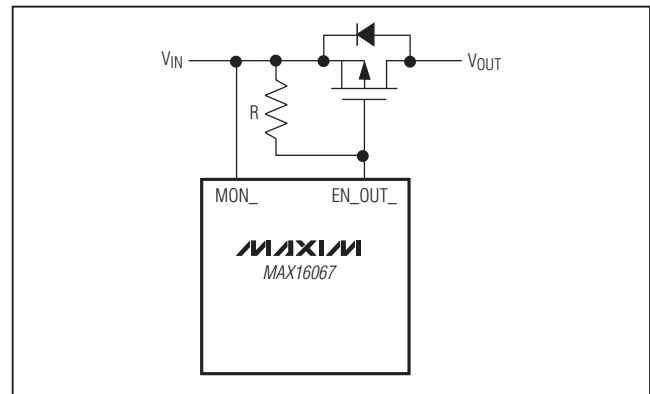


图16. p沟道串联MOSFET的连接

6通道、闪存配置系统管理器， 提供非易失故障寄存器

- 将漏极开路的RESET复位输出连接在一起，以便获得主机系统复位信号。
- 将所有EN输入连接在一起，用于主机使能信号。既然每个级联器件的内部时序不同步，则在不同器件放置于同一时序的EN_OUT_将不会按照所要求的顺序输出，即便其排序延时相同。
- 考虑采用外部 μP 控制EN输入或级联器件的软件使能位，所监测的RESET复位输出作为电源就绪信号。
- 需要管理更多数量的电源电压时，可分级级联MAX16067；利用一个主机器件的EN_OUT_输出控制多个从机器件的EN输入实现。

不使用排序器时的电源控制

μP 可通过控制配置为GPIO的EN_OUT_实现电源的手动控制，无需使用排序时序系统。这种控制方式下的电源输出可通过配置为“仅监测”的MON_输入进行监测(参见排序时监测输入部分)。为监测电源的关键故障， μP 需要在开启EN_OUT_输出后手动设置r6Eh至r72h中的关键故障使能位，并在关断EN_OUT_输出之前手动清除关键故障使能位。

布板和旁路

采用 $1\mu\text{F}$ 陶瓷电容分别将DBP和ABP旁路至GND，通过 $10\mu\text{F}$ 电容将 V_{CC} 旁路至地。避免在敏感的区域(例如模拟供电输入回路或ABP的旁路电容接地等)出现数字电流返回通道。使用专用的模拟和数字地平面，电容应尽可能靠近器件放置。

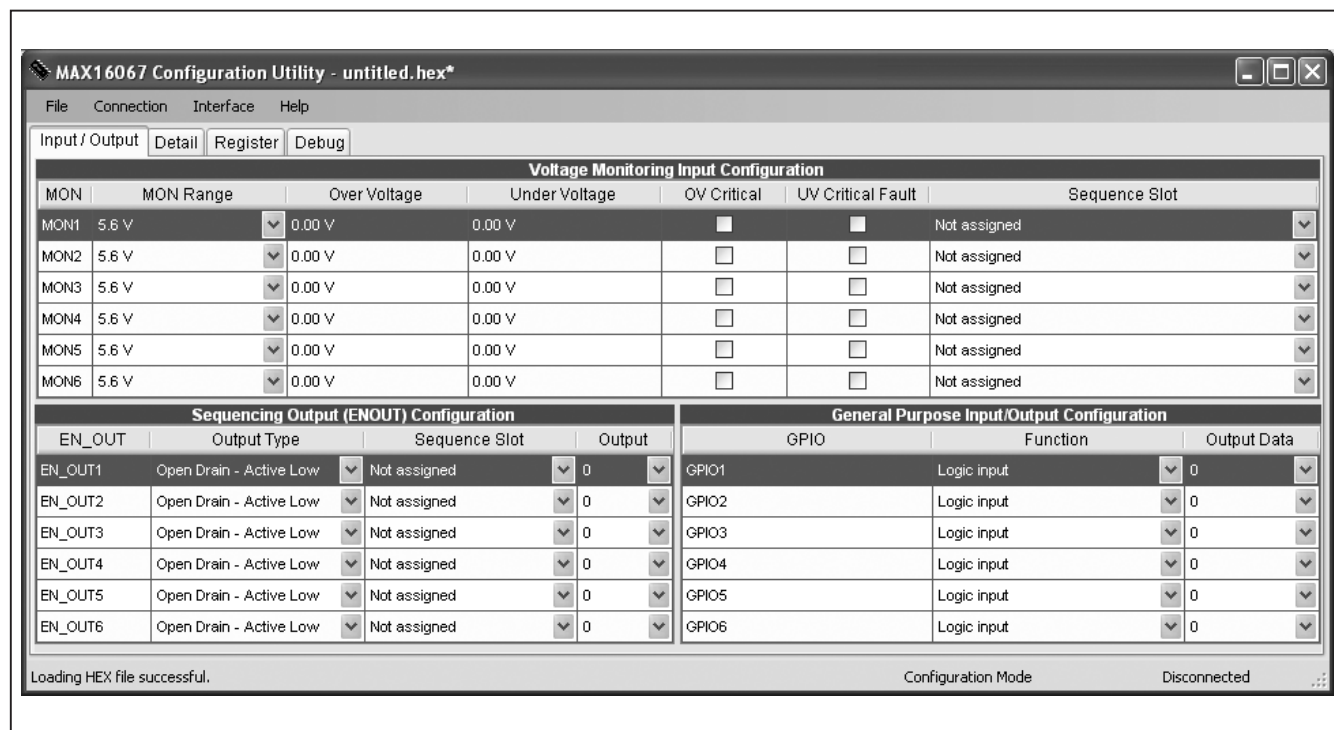


图17. 图形用户界面屏幕截图

6通道、闪存配置系统管理器， 提供非易失故障寄存器

寄存器

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
ADC VALUES, FAULT REGISTERS, GPIOs AS INPUT PORTS—NOT IN FLASH			
—	000	R	MON1 ADC output, MSBs
—	001	R	MON1 ADC output, LSBs
—	002	R	MON2 ADC output, MSBs
—	003	R	MON2 ADC output, LSBs
—	004	R	MON3 ADC output, MSBs
—	005	R	MON3 ADC output, LSBs
—	006	R	MON4 ADC output, MSBs
—	007	R	MON4 ADC output, LSBs
—	008	R	MON5 ADC output, MSBs
—	009	R	MON5 ADC output, LSBs
—	00A	R	MON6 ADC output, MSBs
—	00B	R	MON6 ADC output, LSBs
—	00C–01A	—	Reserved
—	01B	R/W	Fault register—failed line flags
—	01C	R/W	Fault register—failed line flags
—	01D	—	Reserved
—	01E	R	GPIO data in (read only)
—	01F	R	EN_OUT_ as GPIO data in (read only)
—	020	R/W	Flash status/reset output monitor
—	021	R	Current sequencer slot
GPIO AND OUTPUT DEPENDENCIES/CONFIGURATIONS			
230	030	R/W	EN_OUT_ configuration
231	031	R/W	EN_OUT_ configuration
232	032	—	Reserved
233	033	R/W	Charge-pump configuration bits
234	034	R/W	EN_OUT_ as GPIO data out
235	035	—	Reserved
236	036	R/W	FAULT dependencies
237	037	R/W	FAULT dependencies
238–23A	038–03A	—	Reserved
23B	03B	R/W	RESET output configuration
23C	03C	R/W	RESET output dependencies
23D	03D	R/W	RESET output dependencies
23E	03E	R/W	GPIO data out
23F	03F	R/W	GPIO configuration
240	040	R/W	GPIO configuration, ARANEN (ARA Enable)
241–242	041–042	—	Reserved

6通道、闪存配置系统管理器， 提供非易失故障寄存器

寄存器(续)

MAX16067

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
ADC—CONVERSIONS			
243	043	R/W	ADCs voltage ranges for MON_ monitoring
244	044	R/W	ADCs voltage ranges for MON_ monitoring
245–247	045–047	—	Reserved
INPUT THRESHOLDS			
248	048	—	Reserved
249	049	R/W	MON1 OV threshold
24A	04A	R/W	MON1 UV threshold
24B	04B	—	Reserved
24C	04C	R/W	MON2 OV threshold
24D	04D	R/W	MON2 UV threshold
24E	04E	—	Reserved
24F	04F	R/W	MON3 OV threshold
250	050	R/W	MON3 UV threshold
251	051	—	Reserved
252	052	R/W	MON4 OV threshold
253	053	R/W	MON4 UV threshold
254	054	—	Reserved
255	055	R/W	MON5 OV threshold
256	056	R/W	MON5 UV threshold
257	057	—	Reserved
258	058	R/W	MON6 OV threshold
259	059	R/W	MON6 UV threshold
25A–26C	05A–06C	—	Reserved
FAULT SETUP			
26D	06D	R/W	Save after EXTFAULT fault control
26E	06E	R/W	Faults causing store in flash
26F	06F	R/W	Faults causing store in flash
270	070	R/W	Faults causing store in flash
271	071	—	Reserved
272	072	R/W	EXTFAULT enable

6通道、闪存配置系统管理器， 提供非易失故障寄存器

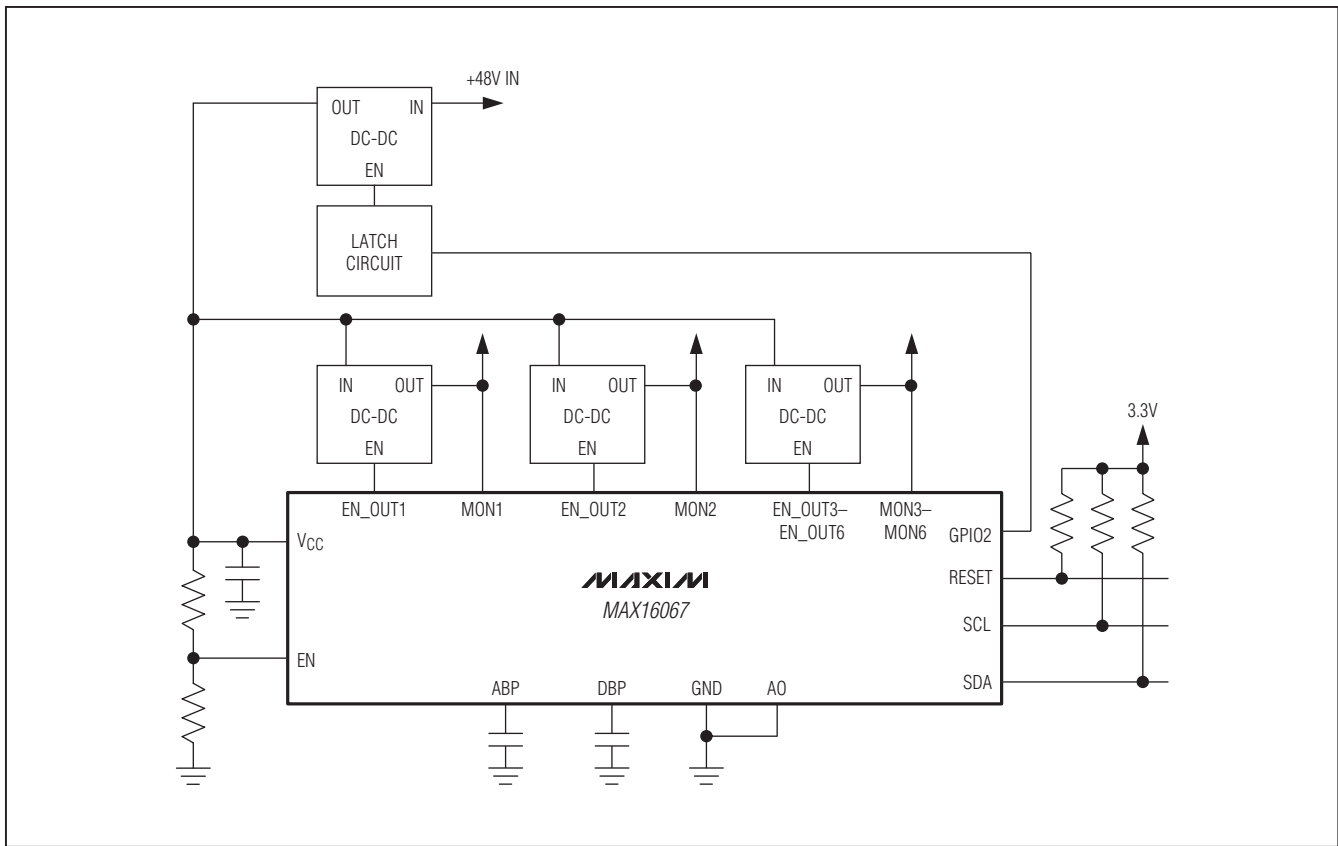
寄存器(续)

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
TIMEOUTS			
273	073	R/W	Watchdog independent mode, margin enabled, soft RESET functionality
274	074	R/W	ADC fault deglitch/autoretry configuration
275	075	R/W	WDI toggle/fault timeout, reverse sequencing bit
276	076	R/W	WDRESET, WD timers
277	077	R/W	Sequence delay for Slot 0
278	078	R/W	Sequence delay for Slot 1
279	079	R/W	Sequence delay for Slot 2
27A	07A	R/W	Sequence delay for Slot 3
27B	07B	R/W	Sequence delay for Slot 4
27C	07C	R/W	Sequence delay for Slot 5
27D	07D	R/W	Sequence delay for Slot 6
MISCELLANEOUS			
27E	07E	R/W	Assign MON_ input from Slot 1 to Slot 6 or for monitoring
27F	07F	R/W	Assign MON_ input from Slot 1 to Slot 6 or for monitoring
280	080	R/W	Assign MON_ input from Slot 1 to Slot 6 or for monitoring
281–283	081–083	—	Reserved
284	084	R/W	Assign EN_OUT_ from Slot 1 to Slot 6
285	085	R/W	Assign EN_OUT_ from Slot 1 to Slot 6
286	086	R/W	Assign EN_OUT_ from Slot 1 to Slot 6
287–289	087–089	—	Reserved
28A	08A	R/W	Customer use (version)
28B	08B	R/W	PEC enable/SMBus address
28C	08C	R/W	Lock bits
28D	08D	R	Revision code
USER FLASH			
300	39F	R/W	User flash
3A0	3AF	—	Reserved
3B0	3FF	R/W	User flash

6通道、闪存配置系统管理器， 提供非易失故障寄存器

典型工作电路

MAX16067



芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
32 TQFN-EP	T3255+4	21-0140	90-0012

6通道、闪存配置系统管理器， 提供非易失故障寄存器

修订历史

修订号	修订日期	说明	修改页
0	10/09	最初版本。	—
1	2/10	更新了Absolute Maximum Ratings和表19。	2, 23
2	6/10	更新了应用、看门狗定时器的独立工作模式、SMBus兼容串行接口、START和STOP条件、读字节、写数据块、读数据块、JTAG串行接口、指令寄存器和写闪存限制部分、以及图12、表30和寄存器表。	1, 28, 30, 34–37, 40, 41, 46

Maxim北京办事处

北京8328信箱 邮政编码 100083
免费电话: 800 810 0310
电话: 010-6211 5199
传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。