

可提供评估板

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

概述

MAX1586/MAX1587是经过优化的电源管理IC，尤其适用于Intel XScale®微处理器设备，包括第三代智能手机、PDA、互联网设备及其他需要超强计算和多媒体处理能力的低功耗移动设备。

这些芯片集成了7路高性能、低工作电流的电源，以及监测和管理功能。器件包括3个降压型DC-DC输出、3个线性稳压器和一个常开电源输出。DC-DC转换器输出可为I/O、DRAM、CPU内核供电。I/O电源可以预置为3.3V，或可调输出。后缀为A或C的器件DRAM电源预置为1.8V或2.5V，而MAX1586B的DRAM电源预置为3.3V或2.5V，这些器件的DRAM电源均可通过外部电阻进行调节。CPU内核电源可通过串口编程，用于动态电压管理，后缀为C的器件可输出0.9A电流。线性稳压输出为SRAM、PLL、USIM供电。

为了降低静态电流，主要电源都具有旁路“休眠”LDO，在输出电流非常低时投入使用。其他功能包括：各个DC-DC转换器可进行独立的开/关控制、低电池电压和电池失效检测、复位和电源就绪输出、备份电池输入和2线串行接口。

所有的DC-DC转换器采用高速1MHz PWM开关以及更小尺寸的外围元件。它们采用固定频率PWM控制，在轻载时可自动由PWM模式切换至跳频模式，以降低工作电流，延长电池使用寿命。内核电源在任何负载下均可工作在强制PWM模式，以降低噪声。2.6V至5.5V输入电压范围允许使用单节锂(Li+)电池、3节NiMH电池或稳定的5V电源输入。MAX1587采用小巧的6mm x 6mm、40引脚薄型QFN封装。MAX1586还具有一个附加的、用于VCC_USIM的线性稳压器(V6)，以及低电池电压和电池失效比较器。MAX1586采用7mm x 7mm、48引脚薄型QFN封装。

应用

PDA、掌上型电脑及无线手持设备
第三代智能手机
互联网设备及网络书(web-book)

特性

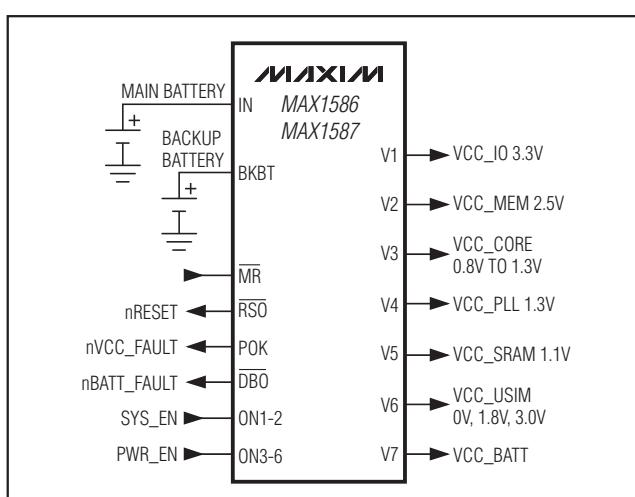
- ◆ 单个封装中集成有6个稳压器
 - 用于I/O的1.3A降压型DC-DC
 - 用于存储器的0.9A降压型DC-DC
 - 用于CORE(内核)的串口可编程降压型DC-DC，输出可达0.9A
 - 用于SRAM、PLL和USIM的3路LDO输出
 - 用于VCC_BATT的常开电源输出
- ◆ 低工作电流
 - 60µA的休眠模式(LDO休眠)
 - 130µA的DC-DC工作电流(内核关断)
 - 所有稳压器工作，空载时的电流为200µA
 - 5µA的关断电流
- ◆ 针对XScale处理器进行了优化
- ◆ 备份电池输入
- ◆ 1MHz PWM开关允许使用更小的外围元件
- ◆ 微型6mm x 6mm、40引脚和7mm x 7mm、48引脚薄型QFN封装

定购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX1586AETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586BETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586CETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1587AETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm
MAX1587CETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm

引脚配置和选型指南在数据资料的最后给出。

简化功能框图



Intel XScale是Intel Corp.的注册商标。



本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ABSOLUTE MAXIMUM RATINGS

IN, IN45, IN6, \overline{MR} , \overline{LBO} , \overline{DBO} , \overline{RSO} , POK, SCL, SDA, BKBT, V7, SLP, SRAD, PWM3 to GND	-0.3V to +6V
REF, CC, ON, FB, DBI, LBI, V1, V2, RAMP, BYP, MR to GND	-0.3V to (VIN + 0.3V)
PV1, PV2, PV3, SLPIN to IN	-0.3V to +0.3V
V4, V5 to GND	-0.3V to (VIN45 + 0.3V)
V6 to GND	-0.3V to (VIN6 + 0.3V)
PV1 to PG1	-0.3V to +6.0V
PV2 to PG2	-0.3V to +6.0V
PV3 to PG3	-0.3V to +6.0V
LX1 Continuous Current	-1.30A to +1.30A
LX2 Continuous Current	-0.9A to +0.9A

LX3 Continuous Current	-0.9A to +0.9A
PG1, PG2, PG3 to GND	-0.3V to +0.3V
V1, V2, V4, V5, V6 Output Short-Circuit Duration	Continuous
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
6mm x 6mm 40-Pin Thin QFN (derate 26.3mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	2105mW
7mm x 7mm 48-Pin Thin QFN (derate 26.3mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	2105mW
Operating Temperature Range	-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
Junction Temperature	+150 $^\circ\text{C}$
Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Lead Temperature (soldering, 10s)	+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(VIN = 3.6V, V_{BKBT} = 3.0V, V_{LBI} = 1.1V, V_{DBI} = 1.35V, circuit of Figure 5, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Input Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally	2.6	5.5		V
IN45, IN6 Input Voltage Range		2.4	5.5		V
IN Undervoltage-Lockout (UVLO) Threshold	V _{IN} rising	2.25	2.40	2.55	V
	V _{IN} falling	2.200	2.35	2.525	
Quiescent Current	Only V7 on, V _{IN} below DBI threshold V _{IN} = 3.0V No load (I _{PV1} + I _{PV2} + I _{PV3} + I _{IN} + I _{SLPIN} + I _{IN45} + I _{IN6})	MAX1586	32		μA
		MAX1587	5		
		MAX1586	130		
		MAX1587	130		
		MAX1586	60		
		MAX1587	60		
		MAX1586	225		
BKBT Input Current	All REGs on	MAX1587	200		μA
	ON1 = 0		4		
REF Output Voltage	ON1 = IN		0.8		V
	0 to 10 μA load	1.2375	1.25	1.2625	
SYNCHRONOUS-BUCK PWM REG1					
REG1 Voltage Accuracy	FB1 = GND, 3.6V \leq V _{PV1} \leq 5.5V, load = 0 to 1300mA	3.25	3.3	3.35	V
FB1 Voltage Accuracy	FB1 used with external resistors, 3.6V \leq V _{PV1} \leq 5.5V, load = 0 to 1300mA	1.231	1.25	1.269	V
FB1 Input Current	FB1 used with external resistors		100		nA
Error-Amplifier Transconductance	Referred to FB		87		μS
Dropout Voltage (Note 1)	Load = 800mA		180	280	mV
	Load = 1300mA		293	450	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
p-Channel On-Resistance	$I_{LX1} = -180\text{mA}$		0.18	0.3	Ω
	$I_{LX1} = -180\text{mA}$, $V_{PV1} = 2.6V$		0.21	0.35	
n-Channel On-Resistance	$I_{LX1} = 180\text{mA}$		0.13	0.225	Ω
	$I_{LX1} = 180\text{mA}$, $V_{PV1} = 2.6V$		0.15	0.25	
Current-Sense Transresistance			0.5		V/A
p-Channel Current-Limit Threshold		-1.55	-1.80	-2.10	A
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA
OUT1 Maximum Output Current	$2.6V \leq V_{PV1} \leq 5.5V$ (Note 3)	1.3			A
LX1 Leakage Current	$V_{PV1} = 5.5V$, LX1 = GND or PV1, $V_{ON1} = 0V$	-20	+0.1	+20	μA
SYNCHRONOUS-BUCK PWM REG2					
REG2 Voltage Accuracy	FB2 = GND, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	2.463	2.5	2.537	V
	MAX1586A, MAX1587A, FB2 = IN, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	1.773	1.8	1.827	
	MAX1586B, FB2 = IN, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	3.25	3.3	3.35	
FB2 Voltage Accuracy	FB2 used with external resistors, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	1.231	1.25	1.269	V
FB2 Input Current	FB2 used with external resistors, $V_{FB2} = 1.25V$		100		nA
Error-Amplifier Transconductance	Referred to FB		87		μS
Dropout Voltage	Load = 900mA (Note 1)		243	380	mV
p-Channel On-Resistance	$I_{LX2} = -180\text{mA}$		0.225	0.375	Ω
	$I_{LX2} = -180\text{mA}$, $V_{PV2} = 2.6V$		0.26	0.425	
n-Channel On-Resistance	$I_{LX2} = 180\text{mA}$		0.15	0.25	Ω
	$I_{LX2} = 180\text{mA}$, $V_{PV2} = 2.6V$		0.17	0.275	
Current-Sense Transresistance			0.7		V/A
p-Channel Current-Limit Threshold		-1.1	-1.275	-1.50	A
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA
OUT2 Maximum Output Current	$2.6V \leq V_{PV2} \leq 5.5V$ (Note 3)	0.9			A
LX2 Leakage Current	$V_{PV2} = 5.5V$, LX2 = GND or PV2, $V_{ON2} = 0V$	-10	+0.1	+10	μA
SYNCHRONOUS-BUCK PWM REG3					
REG3 Output Voltage Accuracy	REG3 from 0.7V to 1.475V, $2.6V \leq V_{PV3} \leq 5.5V$	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA	-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA	-1.5	+1.5	
Error-Amplifier Transconductance			68		μS

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
p-Channel On-Resistance	$ ILX_3 = -180\text{mA}$			0.225	0.375	Ω
	$ ILX_2 = -180\text{mA}$, $V_{PV3} = 2.6V$			0.26	0.425	
n-Channel On-Resistance	$ ILX_3 = 180\text{mA}$			0.15	0.25	Ω
	$ ILX_3 = 180\text{mA}$, $V_{PV3} = 2.6V$			0.17	0.275	
Current-Sense Transresistance	MAX1586A, MAX1586B, MAX1587A			1.1		V/A
	MAX1586C, MAX1587C			0.55		
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.7	-0.85	A
	MAX1586C, MAX1587C		-1.125	-1.35	-1.700	
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)			30		mA
OUT3 Maximum Output Current	2.6V $\leq V_{PV3} \leq$ 5.5V (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5			A
		MAX1586C, MAX1587C	0.9			
LX3 Leakage Current	$V_{PV3} = 5.5V$, $LX3 = \text{GND}$ or $PV2$, $V_{ON3} = 0V$		-10	+0.1	+10	μA
LDOS V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT						
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current			35			mA
V7 Output Current			30			mA
REG4 Output Voltage	Load = 0.1mA to 35mA		1.261	1.3	1.339	V
REG4 Noise	With 1 μF C_{OUT} and 0.01 μF C_{BYP}			15		μVRMS
REG5 Output Voltage	Load = 0.1mA to 35mA		1.067	1.1	1.133	V
IN45, IN6 Input Voltage Range			2.4	5.5		V
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	0V setting (either ON6 low or serial programmed)		0		V
		1.8V setting, load = 0.1mA to 35mA	1.746	1.8	1.854	
		2.5V setting, load = 0.1mA to 35mA	2.425	2.5	2.575	
		3.0V setting, load = 0.1mA to 35mA	2.91	3.0	3.09	
V7 Output Voltage	V1 on and in regulation			V_{V1}		V
	V1 off			V_{BKBT}		
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2		-3.0	+3.0		%
V1 and V2 SLEEP Dropout Voltage	LOAD = 20mA		75	150		mV
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA, 2.5V mode, load = 30mA		110	200		mV
V7 Switch Voltage Drop	LOAD = 20mA, $V_{BKBT} = V_{V1} = 3.0V$		100	200		mV
V4, V5, V6 Output Current Limit			40	90		mA
BKBT Leakage				1		μA
OSCILLATOR						
PWM Switching Frequency			0.93	1	1.07	MHz
SUPERVISORY/MANAGEMENT FUNCTIONS						
POK Trip Threshold (Note 4)	Rising		92	94.75	97	%
	Falling		88.5	90.5	92.5	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LBI Threshold (Falling) MAX1586 hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.6	3.69	V
	With resistors at LBI	0.98	1.00	1.02	
DBI Threshold (Falling) MAX1586 hysteresis is 5% (typ)	DBI = IN (for preset)	3.024	3.15	3.276	V
	With resistors at DBI	1.208	1.232	1.256	
RSO Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)	2.25	2.41	2.56	V
RSO Deassert Delay		61	65.5	70	ms
LBI Input Bias Current	MAX1586	-50	-5		nA
DBI Input Bias Current	MAX1586		15	50	nA
Thermal-Shutdown Temperature	T_J rising		+160		°C
Thermal-Shutdown Hysteresis			15		°C
LOGIC INPUTS AND OUTPUTS					
\overline{LBO} , \overline{DBO} , POK, \overline{RSO} , SDA Output Low Level	$2.6V \leq V7 \leq 5.5V$, sinking 1mA		0.4		V
\overline{LBO} , \overline{DBO} , POK, \overline{RSO} Output Low Level	$V7 = 1V$, sinking 100µA		0.4		V
\overline{LBO} , \overline{DBO} , POK, \overline{RSO} Output-High Leakage Current	Pin = 5.5V		0.2		µA
ON_, SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input High Level	$2.6V \leq V_{IN} \leq 5.5V$	1.6			V
ON_, SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input Low Level	$2.6V \leq V_{IN} \leq 5.5V$		0.4		V
ON_, SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input Leakage Current	Pin = GND, 5.5V	-1	+1		µA
SERIAL INTERFACE					
Clock Frequency			400		kHz
Bus-Free Time Between START and STOP		1.3			µs
Hold Time Repeated START Condition		0.6			µs
CLK Low Period		1.3			µs
CLK High Period		0.6			µs
Setup Time Repeated START Condition		0.6			µs
DATA Hold Time		0			µs
DATA Setup Time		100			ns
Maximum Pulse Width of Spikes that Must be Suppressed by the Input Filter of Both DATA and CLK Signals			50		ns
Setup Time for STOP Condition		0.6			µs

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Input Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally	2.6	5.5	V
IN45, IN6 Input Voltage Range		2.4	5.5	V
IN Undervoltage-Lockout (UVLO) Threshold	V _{IN} rising	2.25	2.55	V
	V _{IN} falling	2.200	2.525	
SYNCHRONOUS-BUCK PWM REG1				
REG1 Voltage Accuracy	FB1 = GND, $3.6V \leq V_{PV1} \leq 5.5V$, load = 0 to 1300mA	3.25	3.35	V
	FB1 = IN, $3.6V \leq V_{PV1} \leq 5.5V$, load = 0 to 1300mA	2.955	3.045	
FB1 Voltage Accuracy	FB1 used with external resistors, $3.6V \leq V_{PV1} \leq 5.5V$, load = 0 to 1300mA	1.231	1.269	V
FB1 Input Current	FB1 used with external resistors		100	nA
Dropout Voltage	Load = 800mA (Note 1)		280	mV
	Load = 1300mA (Note 1)		450	
p-Channel On-Resistance	$ I_{LX1} = -180\text{mA}$		0.3	Ω
	$ I_{LX1} = -180\text{mA}$, $V_{PV1} = 2.6V$		0.35	
n-Channel On-Resistance	$ I_{LX1} = 180\text{mA}$		0.225	Ω
	$ I_{LX1} = 180\text{mA}$, $V_{PV1} = 2.6V$		0.25	
p-Channel Current-Limit Threshold		-1.55	-2.10	A
OUT1 Maximum Output Current	$2.6V \leq V_{PV1} \leq 5.5V$ (Note 3)	1.30		A
LX1 Leakage Current	$V_{PV1} = 5.5V$, LX1 = GND or PV1, $V_{ON1} = 0V$	-10	+10	μA
SYNCHRONOUS-BUCK PWM REG2				
REG2 Voltage Accuracy	FB2 = GND, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	2.463	2.537	V
	MAX1586A, MAX1587A, FB2 = IN, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	1.773	1.827	
	MAX1586B, FB2 = IN, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	3.25	3.35	
FB2 Voltage Accuracy	FB2 used with external resistors, $3.6V \leq V_{PV2} \leq 5.5V$, load = 0 to 900mA	1.231	1.269	V
FB2 Input Current	FB2 used with external resistors, $V_{FB2} = 1.25V$		100	nA
Dropout Voltage	Load = 900mA (Note 1)		380	mV
p-Channel On-Resistance	$ I_{LX2} = -180\text{mA}$		0.375	Ω
	$ I_{LX2} = -180\text{mA}$, $V_{PV2} = 2.6V$		0.425	
n-Channel On-Resistance	$ I_{LX2} = -180\text{mA}$		0.25	Ω
	$ I_{LX2} = -180\text{mA}$, $V_{PV2} = 2.6V$		0.275	
p-Channel Current-Limit Threshold		-1.1	-1.50	A
OUT2 Maximum Output Current	$2.6V \leq V_{PV2} \leq 5.5V$ (Note 3)	0.9		A
LX2 Leakage Current	$V_{PV2} = 5.5V$, LX2 = GND or PV2, $V_{ON2} = 0V$	-10	+10	μA

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS		MIN	MAX	UNITS
SYNCHRONOUS-BUCK PWM REG3					
REG3 Output Voltage Accuracy	REG3 from 0.7V to 1.475V, 2.6V ≤ $V_{PV3} \leq 5.5V$	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA	-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA	-1.5	+1.5	
p-Channel On-Resistance	$I_{LX3} = -180\text{mA}$			0.375	Ω
	$I_{LX2} = -180\text{mA}$, $V_{PV3} = 2.6V$			0.425	
n-Channel On-Resistance	$I_{LX3} = 180\text{mA}$			0.25	Ω
	$I_{LX3} = 180\text{mA}$, $V_{PV3} = 2.6V$			0.275	
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.85	A
	MAX1586C, MAX1587C		-1.125	-1.700	
OUT3 Maximum Output Current	2.6V ≤ $V_{PV3} \leq 5.5V$ (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5		A
		MAX1586C, MAX1587C	0.9		
LX3 Leakage Current	$V_{PV3} = 5.5V$, LX3 = GND or PV2, $V_{ON3} = 0V$		-10	+10	μA
LDOs V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT					
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current			35		mA
V7 Output Current			30		mA
REG4 Output Voltage	Load = 0.1mA to 35mA		1.254	1.346	V
REG5 Output Voltage	Load = 0.1mA to 35mA		1.061	1.139	V
IN45, IN6 Input Voltage Range			2.4	5.5	V
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	1.8V setting, load = 0.1mA to 35mA	1.737	1.863	V
		2.5V setting, load = 0.1mA to 35mA	2.412	2.588	
		3.0V setting, load = 0.1mA to 35mA	2.895	3.105	
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2		-3.5	+3.5	%
V1 and V2 SLEEP Dropout Voltage	Load = 20mA			150	mV
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA; 2.5V mode, load = 30mA			200	mV
V7 Switch Voltage Drop	Load = 20mA, $V_{BKBT} = V_{V1} = 3.0V$			200	mV
V4, V5, V6 Output Current Limit			40		mA
BKBT Leakage				1	μA
OSCILLATOR					
PWM Switching Frequency			0.93	1.07	MHz
SUPERVISORY/MANAGEMENT FUNCTIONS					
POK Trip Threshold (Note 4)	Rising		92	97	%
	Falling		88.5	92.5	
LBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.69	V
		With resistors at LBI	0.98	1.02	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS		MIN	MAX	UNITS
DBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	DBI = IN (for preset)	2.993	3.307	V
		With resistors at LBI	1.208	1.256	
RSO Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)		2.25	2.60	V
RSO Deassert Delay			62	69	ms
LBI Input Bias Current	MAX1586		-50		nA
DBI Input Bias Current	MAX1586			75	nA
LOGIC INPUTS AND OUTPUTS					
LBO, \overline{DBO} , POK, \overline{RSO} , SDA Output Low Level	2.6V ≤ V_7 ≤ 5.5V, sinking 1mA			0.4	V
LBO, \overline{DBO} , POK, \overline{RSO} , SDA Output Low Level	$V_7 = 1V$, sinking 100µA			0.4	V
LBO, \overline{DBO} , POK, \overline{RSO} Output-High Leakage Current	Pin = 5.5V			0.2	µA
ON __ , SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input High Level	2.6V ≤ V_{IN} ≤ 5.5V		1.6		V
ON __ , SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input Low Level	2.6V ≤ V_{IN} ≤ 5.5V			0.4	V
ON __ , SCL, SDA, \overline{SLP} , PWM3, \overline{MR} , SRAD Input Leakage Current	Pin = GND, 5.5V		-1	+1	µA
SERIAL INTERFACE					
Clock Frequency			400		kHz
Bus-Free Time Between START and STOP			1.3		µs
Hold Time Repeated START Condition			0.6		µs
CLK Low Period			1.3		µs
CLK High Period			0.6		µs
Setup Time Repeated START Condition			0.6		µs
DATA Hold Time			0		µs
DATA Setup Time			100		ns
Setup Time for STOP Condition			0.6		µs

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

Note 1: Dropout voltage is guaranteed by the p-channel switch resistance and assumes a maximum inductor resistance of 45mΩ.

Note 2: The PWM-skip-mode transition has approximately 10mA of hysteresis.

Note 3: The maximum output current is guaranteed by the following equation:

$$I_{OUT(MAX)} = \frac{I_{LIM} - \frac{V_{OUT} (1 - D)}{2 \times f \times L}}{1 + (R_N + R_L) \frac{(1 - D)}{2 \times f \times L}}$$

where:

$$D = \frac{V_{OUT} + I_{OUT(MAX)} (R_N + R_L)}{V_{IN} + I_{OUT(MAX)} (R_N - R_P)}$$

and R_N = n-channel synchronous rectifier $R_{DS(ON)}$

R_P = p-channel power switch $R_{DS(ON)}$

R_L = external inductor ESR

$I_{OUT(MAX)}$ = maximum required load current

f = operating frequency minimum

L = external inductor value

I_{LIM} can be substituted for $I_{OUT(MAX)}$ (desired) when solving for D. This assumes that the inductor ripple current is small relative to the absolute value.

Note 4: POK only indicates the status of supplies that are enabled (except V7). When a supply is turned off, POK does not trigger low. When a supply is turned on, POK immediately goes low until that supply reaches regulation. POK is forced low when all supplies (except V7) are disabled.

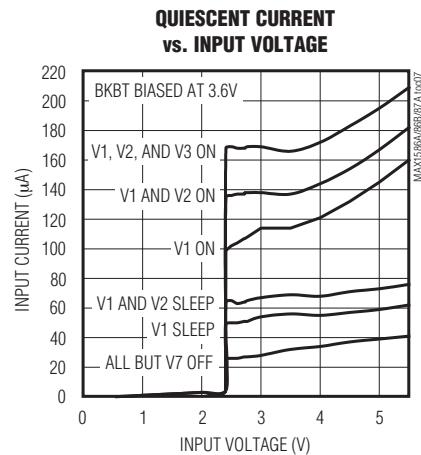
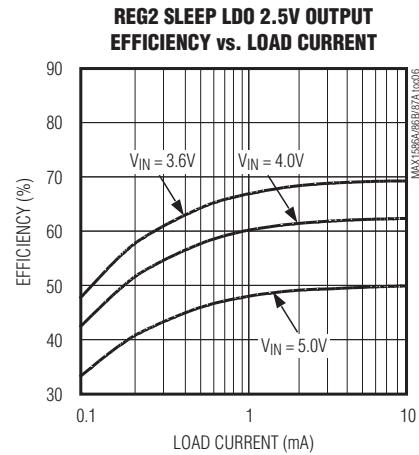
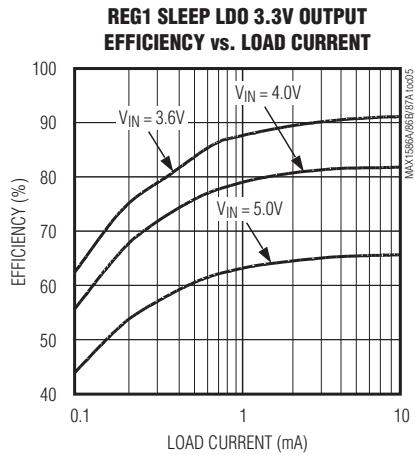
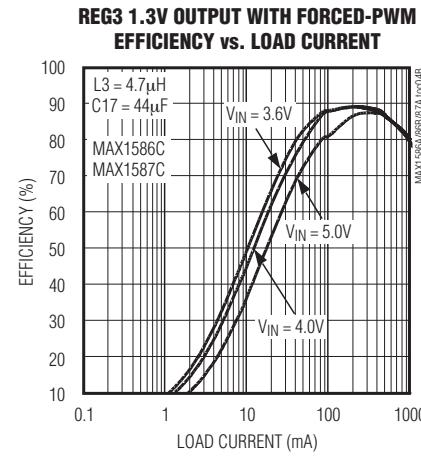
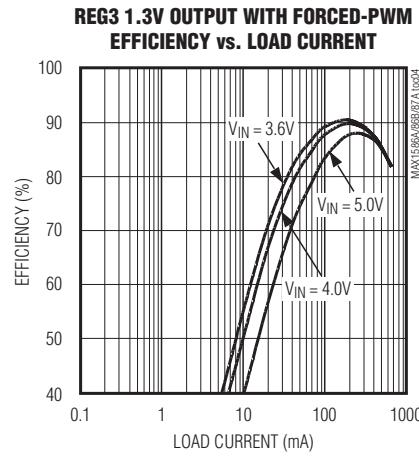
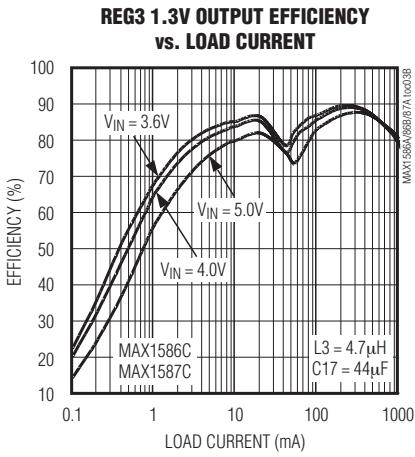
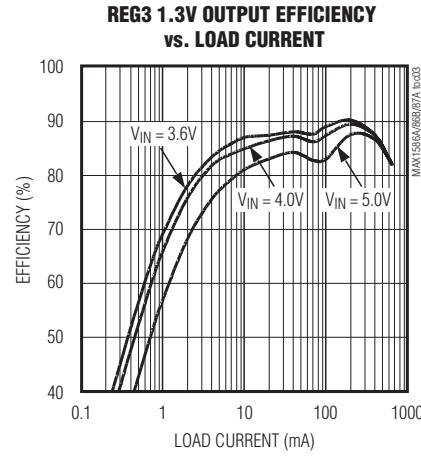
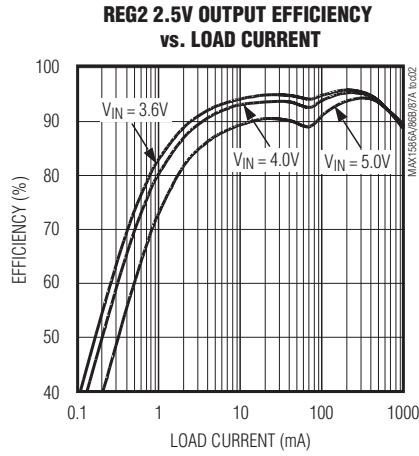
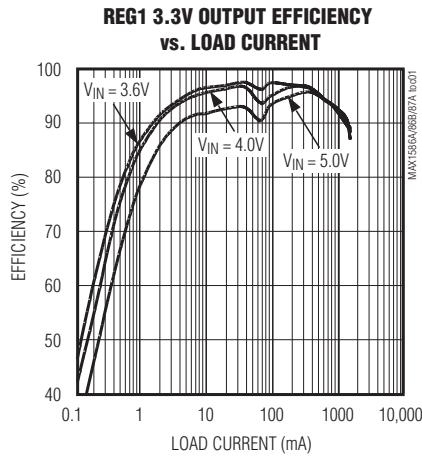
Note 5: Specifications to -40°C are guaranteed by design, not production tested.

高效、低 I_Q 、具有动态内核的 电源管理IC(PMIC)，适合于PDA和智能电话

MAX1586A/MAX1586C/MAX1587A/MAX1587C

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)

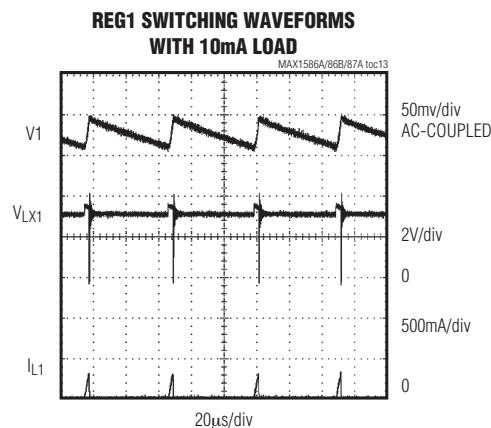
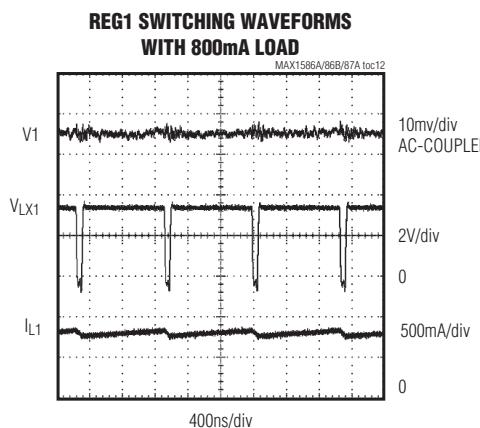
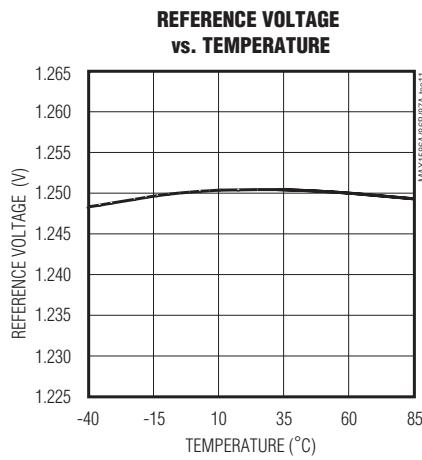
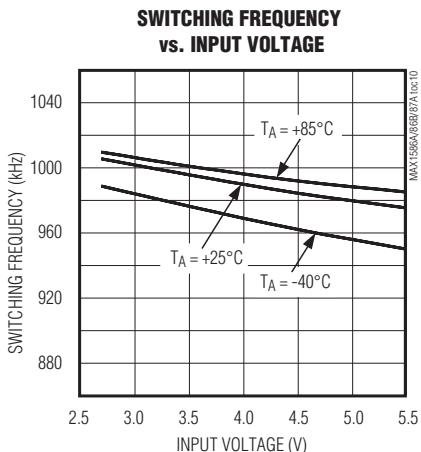
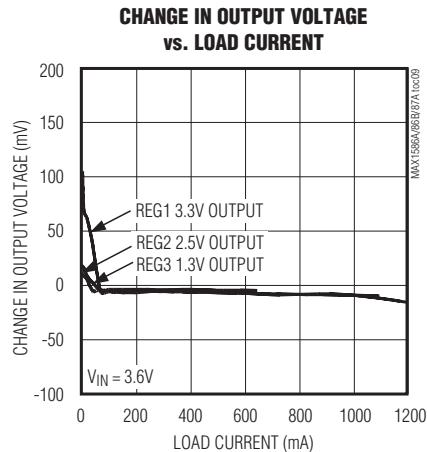
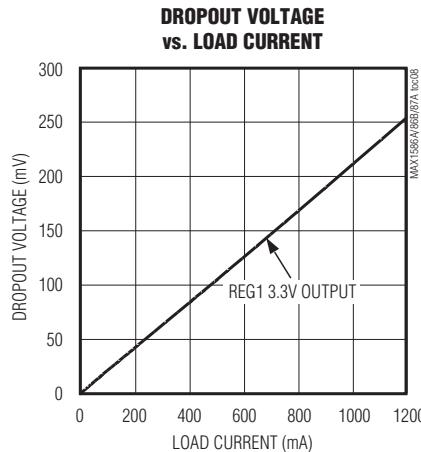
典型工作特性



高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

典型工作特性(续)

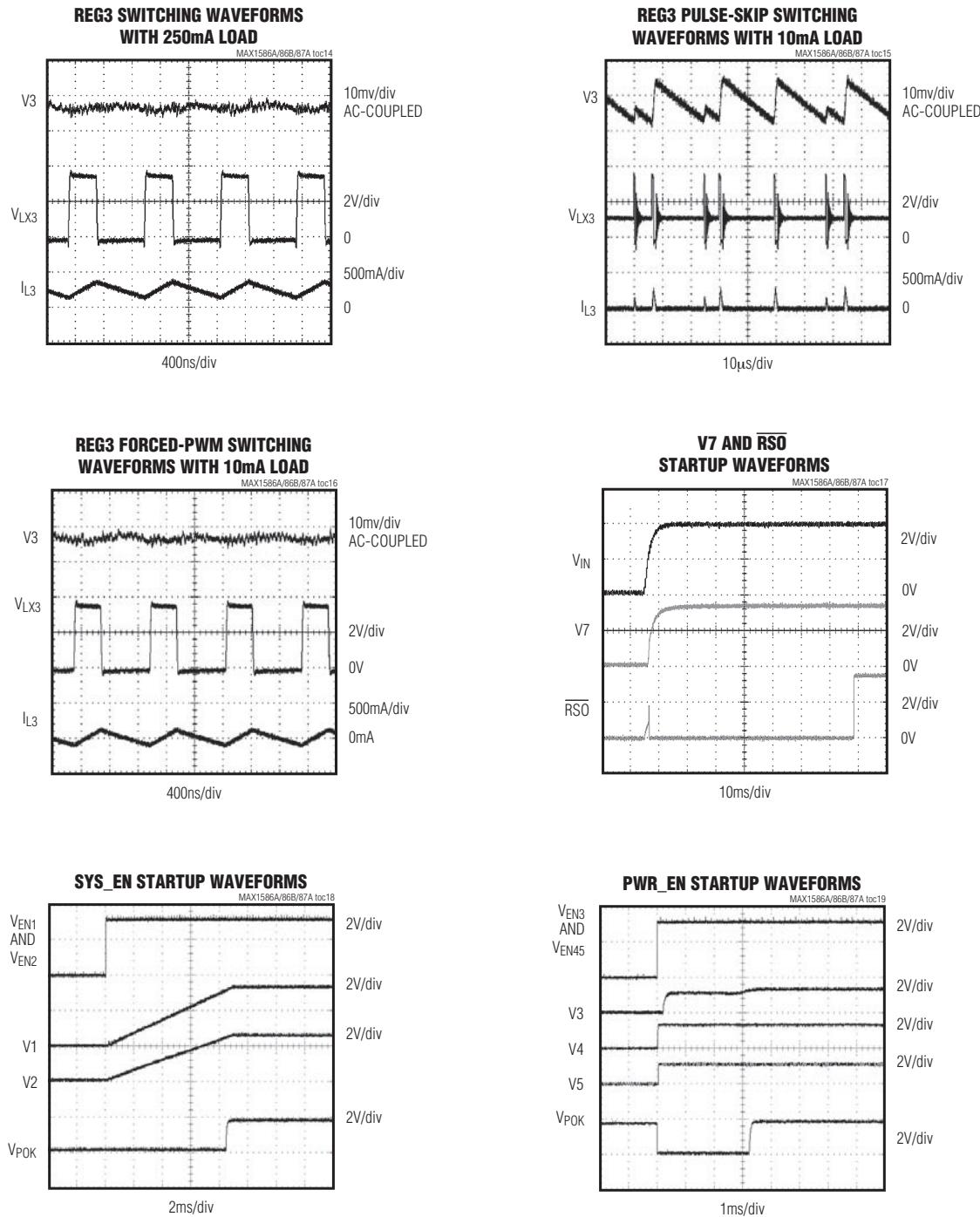
(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)



高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

典型工作特性(续)

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)

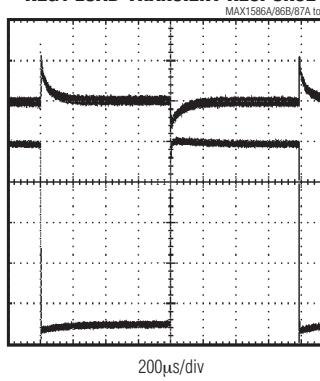


高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

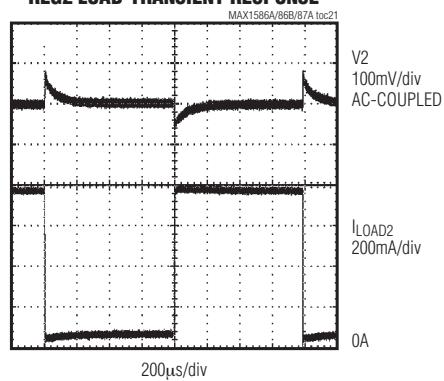
典型工作特性(续)

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)

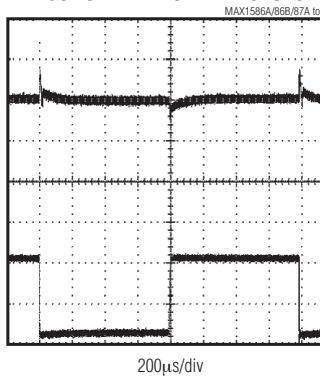
REG1 LOAD-TRANSIENT RESPONSE



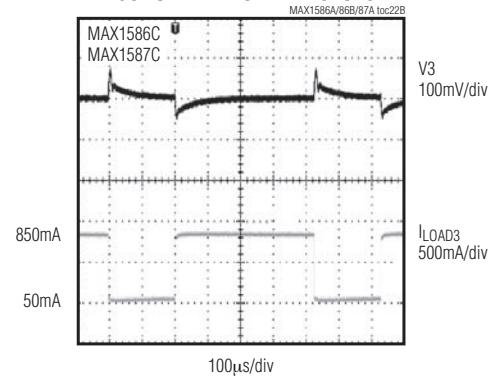
REG2 LOAD-TRANSIENT RESPONSE



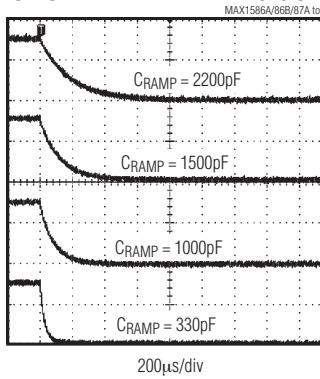
REG3 LOAD-TRANSIENT RESPONSE



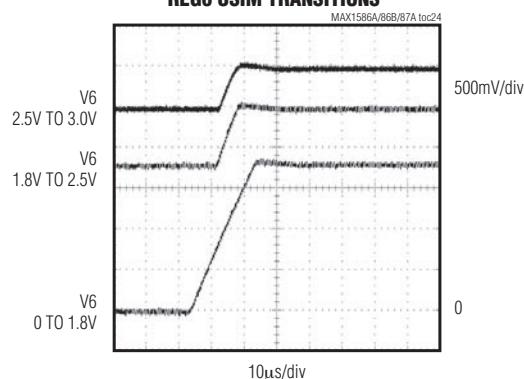
REG3 LOAD-TRANSIENT RESPONSE



REG3 OUTPUT VOLTAGE CHANGING FROM 1.3V TO 1.0V WITH DIFFERENT VALUES OF CRAMP



REG6 USIM TRANSITIONS



高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

引脚说明

引脚		名称	功能
MAX 1586	MAX 1587		
1	—	LBI	Dual Mode™ (双模式)、低电池电压检测输入。连接至IN引脚，设置低电池电压门限为3.6V (无需外接电阻)；将LBI连接至电阻分压器，以调节LBI门限。当 V_{IN} 低于设置门限时， \overline{LBO} 输出为低；当 V_{IN} 低于失效电池(DBI)门限或所有的调节器REG都被禁用时， \overline{LBO} 输出无效，且强制为低。
2	40	CC1	REG1补偿节点。在CC1和GND之间连接串联的电阻和电容，以补偿调节回路，参见补偿及稳定性部分。
3	1	FB1	REG1反馈输入。FB1连接至GND，设定V1为3.3V输出；或将FB1连接至外部反馈电阻，以设定其他输出电压。
4	2	BKBT	备份电池输入。此输入还可连接外部升压转换器输出。
5	3	V7	亦称为VCC_BATT。只要存在主电源或备份电源，则V7始终保持输出。这也是第一个上电工作的稳压器。V7有以下两种状态： 1) 当ON1为高且V1处于调节范围时，V7跟踪V1输出； 2) 当ON1为低，或V1超出调节范围时，V7跟踪VBKBT输出。
6	4	V1	REG1电压检测输入。直接与REG1输出电压连接。通过FB1设定输出电压为3.3V或电阻可调输出。
7	5	SLPIN	V1和V2休眠稳压器输入。V1和V2的待机稳压器输入，连接SLPIN至IN。
8	6	V2	REG2电压检测输入。直接与REG2输出电压连接。通过FB2设定输出电压为1.8V/2.5V (MAX1586A、MAX1587A)，3.3V/2.5V (MAX1586B)或电阻可调输出。
9	7	FB2	REG2反馈输入。FB2连接至GND，设定V2为2.5V (所有型号)。连接至IN，设定MAX1586A和MAX1587A的V2输出为1.8V，MAX1586B的V2输出为3.3V，或连接至外部反馈电阻，以设定其他输出电压。
10	8	CC2	REG2补偿节点。在CC2和GND之间连接串联的电阻和电容，以补偿调节回路，参见补偿及稳定性部分。
11	9	POK	电源就绪(POK)输出。当V1~V6输出中的任何一路低于其调节门限时，POK漏极开路输出低。当所有工作电源的输出都处于调节范围内时，POK呈现高阻态。即使在V7低至1V，POK也能够保持有效低输出。当REG3在通过串口编程设定电压出现瞬变时，POK不指示输出失效状态。POK也不指示任何已关断的REG通道，除非所有REG通道(V1~V6)都关断，才将POK拉低。如果 $V_{IN} < V_{UVLO}$ ，则POK也会为低。POK可以连接至nVCC_FAULT。
12	10	SCL	串行时钟输入。
13	11	SDA	串行数据输入。在SCL上升沿读数据。串行数据编程设定REG3 (内核)和REG6 (VCC_USIM)输出电压，即使在关断状态下，也能设定REG3和REG6，但至少应有一个ON_引脚为逻辑高，以激活串行接口。上电后，REG3缺省输出为1.3V，而REG6为0V。
14	12	PWM3	强制V3在任何负载下都工作于PWM (脉宽调制)模式。将PWM3连接至GND，则为正常工作模式(在轻负载下工作于跳频工作模式)。将PWM3置于高电平，仅有V3在任何负载下都工作于PWM模式。
15	—	\overline{LBO}	低电池电压输出。当 V_{IN} 低于LBI设置门限时，漏极开路输出低电平。

Dual Mode是Maxim Integrated Products, Inc.的商标。

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

引脚说明(续)

引脚		名称	功能
MAX 1586	MAX 1587		
16	13	PV2	REG2电源输入。使用一个4.7 μ F以上的低ESR (等效串联电阻)电容旁路至PG2。PV1、PV2、PV3及IN必须外接在一起。
17	14	LX2	REG2开关点。连接至REG2电感。
18	15	PG2	REG2功率地。直接与功率地层连接。PG1、PG2、PG3及GND采用单点连接，并尽可能地靠近IC。
19	16	IN	主电池输入。此输入为IC提供电源。
20	17	RAMP	V3斜率控制。RAMP和GND之间连接的电容设置在V3变化后内部斜坡的变化率。RAMP的输出阻抗为100k Ω ，FB3调节点为 $1.28 \times V_{RAMP}$ 。
21	18	GND	模拟地。
22	19	REF	基准输出。1.25V基准输出，通过0.1 μ F或更大的电容来旁路至GND。
23	20	BYP	低噪声LDO旁路。V4 LDO的低噪声旁路引脚。在BYP与GND之间连接一个0.01 μ F的电容。
24	—	\overline{DBO}	电池失效或无电池指示输出。当 V_{IN} 低于DBI所设置的门限时， \overline{DBO} 漏极开路输出低电平。 \overline{DBO} 不会禁止任何一路MAX1586/MAX1587稳压器输出， \overline{DBO} 通常连接至Intel CPU的nBATT_FAULT引脚。
25	21	ON2	REG2开/关控制输入。高电平允许输出。当使能输出时，REG2软启动输出。ON2具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2及ON6通常连接至SYS_EN。
26	—	ON4	REG4开/关控制输入。高电平允许输出。当使能输出时，REG4输出有效。ON4具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON4通常连接至PWR_EN。
27	23	V4	亦称为VCC_PLL。用于PLL的1.3V/35mA线性稳压器输出。稳压器输入为IN45。
28	24	IN45	V4和V5 LDO的电源输入。一般连接至V2，但亦可与IN或其他介于2.5V至 V_{IN} 之间的电源连接。
29	25	V5	亦称为VCC_SRAM。用于CPU SRAM的1.1V/35mA线性稳压器输出。稳压器输入为IN45。
30	—	ON5	REG5开/关控制输入。高电平允许输出。当使能时，MAX1586/MAX1587软启动REG5输出。ON5具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON5通常连接至PWR_EN。
31	26	PG3	REG3功率地。直接与功率地层连接。PG1、PG2、PG3及GND采用单点连接，并尽可能地靠近IC。
32	27	LX3	REG3开关点。连接至REG3电感。
33	28	PV3	REG3电源输入。使用一个4.7 μ F或更大的低ESR陶瓷电容旁路至PG3。PV1、PV2、PV3和IN必须外接在一起。
34	34	ON3	REG3 (内核)开/关控制输入。高电平允许输出。当使能输出时，软启动REG3输出。ON3具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON3通常连接至CPU SYS_EN。

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

引脚说明(续)

引脚		名称	功能
MAX 1586	MAX 1587		
35	29	SRAD	串行地址位。SRAD允许改变MAX1586/MAX1587的串行地址，以避免与总线上的其他器件地址发生冲突。如果SRAD = GND，则A1 = 0；如果SRAD = IN，则A1 = 1。
36	30	\overline{RSO}	漏极开路复位输出。当V7超过2.55V (典型的上升门限)时并不立即释放复位状态，在释放前保持65ms延时。 \overline{RSO} 通常连接至CPU的nRESET引脚。
37	31	\overline{MR}	手动复位输入。低电平输入使 \overline{RSO} 输出低，并将V3输出复位为其缺省的1.3V设置，但不影响MAX1586/MAX1587的其他功能。
38	32	CC3	REG3补偿节点。在CC3和GND之间连接串联的电阻和电容，以补偿调节回路，参见补偿及稳定性部分。
39	33	FB3	REG3反馈检测输入。直接与REG3输出电压连接，输出电压由串行接口设置。
40	—	ON6	REG6开/关控制输入。高电平允许输出。当使能输出时，REG6输出有效。ON6具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2及ON6通常连接至SYS_EN。
41	—	V6	亦称为VCC_USIM，为线性稳压器输出。该输出电压可通过I ² C串行接口设置为0V、1.8V、2.5V或3.0V，其缺省电压为0V。当ON6为高时，将激活REG6。
42	—	IN6	V6 LDO电源输入。一般与V1连接，但亦可与IN连接。
43	36	PG1	REG1功率地。直接与功率地层连接。PG1、PG2、PG3及GND采用单点连接，并尽可能地靠近IC。
44	37	LX1	REG1开关点。与REG1电感连接。
45	38	PV1	REG1电源输入。使用一个4.7μF或更大的低ESR陶瓷电容旁路至PG2。PV1、PV2、PV3及IN必须外接在一起。
46	35	ON1	REG1开/关控制输入。高电平允许输出。当使能时，REG1软启动输出。ON1具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2及ON6通常连接至SYS_EN。
47	39	\overline{SLP}	休眠控制输入。 \overline{SLP} 选择ON1和ON2打开哪一种稳压器。 \overline{SLP} = 高时为正常工作模式(ON1和ON2使能V1和V2的DC-DC转换器)。 \overline{SLP} = 低时为休眠工作模式(ON1和ON2使能V1和V2的LDO)。
48	—	DBI	Dual Mode (双模式)。失效电池检测输入。将DBI与IN连接，失效电池下降门限设置为3.15V (无需电阻)；将DBI连接至电阻分压器，以可调DBI门限。
—	22	ON45	REG4和REG5开/关控制输入。高电平允许输出。当使能时，REG4和REG5输出有效。ON45具有滞回，故采用RC电路就可以实现相对于其他输入的电源顺序控制。ON45通常连接至PWR_EN。
EP	EP	EP	裸露金属焊盘。将裸焊盘连接至地。裸焊盘的地连接并不能够取代器件的引脚地和严格的地线层连接。

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

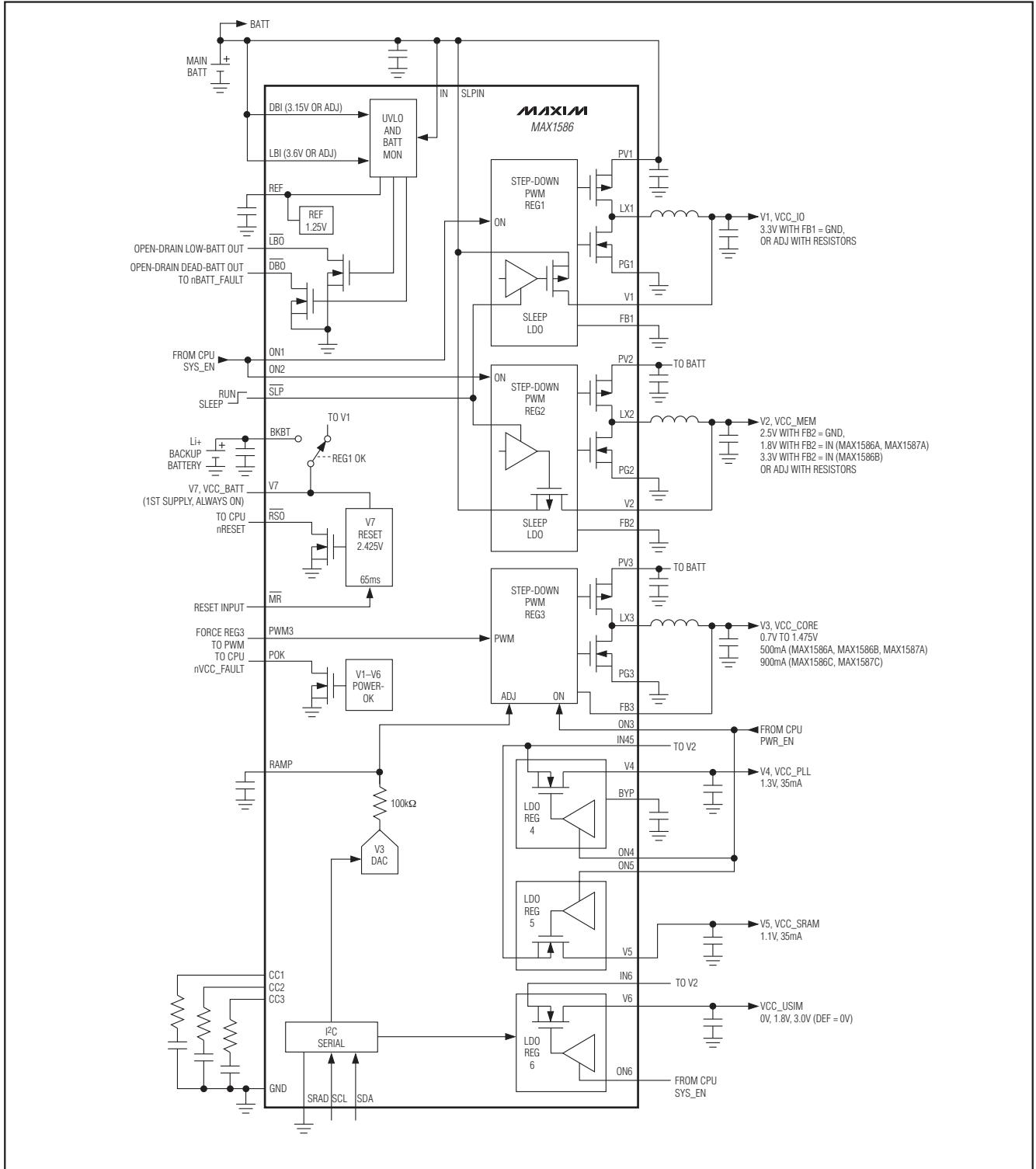


图1. MAX1586功能框图(MAX1587省略了某些功能，参见引脚说明部分)

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

详细说明

MAX1586/MAX1587是经过优化的电源管理IC，尤其适合Intel XScale微处理器设备，包括第三代智能手机、PDA、互联网设备及其他需要超强计算和多媒体处理能力的低功耗移动设备。MAX1586A/MAX1586B/MAX1587A遵循“Intel处理器电源”规范。

这些芯片集成了7路高性能、低工作电流电源，以及监测和管理功能。稳压器输出包括3个降压型DC-DC输出(V1、V2及V3)、3个线性稳压器(V4、V5及V6)和一个常开电源输出V7 (Intel VCC_BATT)。V1降压型DC-DC输出为I/O和外围器件提供3.3V或可调输出电压。MAX1586A及MAX1587A的V2降压型DC-DC转换器预设为1.8V或2.5V，而MAX1586B的V2输出则预设为3.3V或2.5V。所有器件的V2还都可以采用外部电阻调节。V3降压型DC-DC转换器为微处理器内核提供串口可编程的电源输出。三个线性稳压器(V4、V5及V6)为PLL、SRAM及USIM提供电源。

为了降低休眠状态下的静态电流，V1和V2都具有旁路“休眠”LDO，在输出电流非常低时投入使用，以尽可能降低电池输出电流。其他功能包括：各个DC-DC转换器可进行独立的开/关控制、低电池电压和电池失效检测、电源就绪输出、备份电池输入和2线串行接口。

所有的DC-DC转换器采用高速1MHz PWM开关以及更小尺寸的外围元件。它们采用固定频率PWM控制，在轻载时可自动由PWM模式切换至跳频模式，以降低工作电流，延长电池使用寿命。内核电源V3在任何负载下均可工作在强制PWM模式下。2.6V至5.5V输入电压范围允许使用单节锂(Li+)电池、3节NiMH电池或稳定的5V电源输入。

以下电源说明包括Intel对不同电压的表示方法(括号中的内容)，例如，MAX1586/MAX1587的V1输出在Intel文档中对应于VCC_IO，参见图1。

V1及V2 (VCC_IO、VCC_MEM) 降压型DC-DC转换器

V1为1MHz电流型降压转换器。V1输出电压可预置成3.3V，或用一个电阻分压器进行调节。V1能够输出高达1300mA的负载电流。

V2也是一种1MHz电流模式降压转换器。MAX1586A及MAX1587A的V2降压型DC-DC转换器可预置为1.8V或2.5V，而MAX1586B的V2可预置为3.3V或2.5V。所有器件的V2均可采用外部电阻进行调节。V2能够输出高达900mA的负载电流。

在中等至重负载条件下，这两种转换器采用固定频率和调制脉宽的低噪声PWM工作模式。由固定工作频率所产生的开关谐波是一致的，易于滤除。在轻负载(一般低于30mA)情况下，通过采用Idle Mode™(空闲)工作模式提高效率，转换器仅在需要为负载提供电流时才进行开关工作。

同步整流

内部n沟道同步整流器无需使用外部肖特基二极管，提高了效率。同步整流器在每周期的后半周期(关断时间)打开。在此期间，电感上的电压被反向，电感电流下降。在标准工作模式下(即非强制PWM模式下)，同步整流器在每个周期结束(即另一开关周期的开始时刻)或当电感电流接近于0时关闭。

100%占空比工作

如果电感电流在闭合时间内爬升不够，不足以满足负载电流的需求，则开关一直接通，占空比为100%。这样在输入电压接近稳压输出值时，也能够使输出电压处于稳压范围。对于V1，当负载电流为800mA时，其压差约为180mV；对于V2，当负载电流为800mA时，其压差约为220mV。电压跌落时，高边p沟道MOSFET打开，此时控制器进入低耗流模式。器件保持此工作模式，直至稳压器通路不再有电压跌落。

休眠LDO

除高效率降压型转换器外，V1和V2亦可由低静态电流、低压差(LDO)线性稳压器供电，以用于休眠模式或负载电流极低的情况。休眠LDO能够输出35mA的电流。为了启用休眠LDO，需要将SLP拉低。当SLP为高时，则使能开型降压转换器。休眠LDO的输出电压被设置成与开关型降压转换器的输出电压一致，详见设置输出电压部分。SLPIN为V1和V2休眠LDO的输入，必须与IN连接。

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

V3 (VCC_CORE)降压型DC-DC转换器

V3为1MHz电流型降压转换器。MAX1586A、MAX1586B和MAX1587A的V3可提供高达500mA的电流，而MAX1586C和MAX1587C则可提供高达1A的电流。

V3输出可通过I²C串行接口在0.7V和1.475V之间设置，间隔25mV。上电和复位后的缺省电压为1.3V。细节详见串行接口部分。参见应用信息了解如何增加V3输出电压。

REG3上的强制PWM

在中等至重负载条件下，V3采用固定频率和调制脉宽的低噪声PWM工作模式。由固定工作频率所产生的开关谐波是一致的，易于滤除。

在轻负载(< 30mA)和PWM3处于低电平的情况下，通过采用Idle Mode(空闲)工作模式提高效率，转换器仅在需要为负载提供电流时才进行开关工作。当PWM3为高时，V3在任何负载下都工作于低噪声的强制PWM模式。

线性稳压器(V4、V5及V6)

V4 (VCC_PLL)

V4为一个线性稳压器，它提供固定1.3V输出及35mA负载电流。V4及V5线性稳压器的电源输入为IN45，它一般与V2连接。将ON4驱动为高，可启用MAX1586上的V4，驱动为低则可将其关断。在MAX1587上，V4及V5引脚为联动。将ON45驱动为高可同时启用V4及V5，驱动为低则可同时将它们关断。预计V4将与VCC_PLL连接。

V5 (VCC_SRAM)

V5为一个线性稳压器，提供1.1V的固定输出和多达35mA的负载电流。V4和V5线性稳压器的电源输入为IN45，通

常连接至V2。ON5置高，将使能MAX1586的V5，驱动为低则将其关断。MAX1587的V4和V5使能端组合在一起，将ON45驱动为高，可同时使能V4和V5，驱动为低则可将它们都关断。V5通常与VCC_SRAM连接。

V6 (VCC_USIM—MAX1586)

V6为MAX1586的一个线性稳压器，提供多达35mA的负载电流。V6输出电压可用I²C串行接口设置为0V、1.8V、2.5V或3.0V，其上电缺省电压为0V。关于调节电压的详情，请参见串行接口部分。V6线性稳压器的电源输入为IN6，通常连接至V1。将ON6驱动为高，使能V6，驱动为低则可将其关断。V6通常与VCC_USIM连接。

V7常开电源输出(VCC_BATT)

如果V1被启用且处于稳压范围，或者存在备份电源，则V7保持有效。当ON1为高，且V1处于稳压范围内，V7通过一个内部MOSFET开关从V1获取电源。当ON1为低或V1超出稳压范围时，V7通过另一个片内MOSFET开关从BKBT获取电源。V7可提供多达30mA的负载电流。它通常连接至Intel CPU的VCC_BATT引脚。

由于系统应用中的差异，使用BKBT和V7的方法也会不同。有关如何使用BKBT和V7的信息，请参见备份电池与V7配置部分。

不同状态下的静态工作电流

MAX1586/MAX1587在所有典型工作模式下能够获得最高效率和最小工作电流，包括休眠及深度休眠模式，其工作状态列于表1中。

表1. 不同状态下的静态工作电流

OPERATING POWER MODE	DESCRIPTION	TYPICAL MAX1586/MAX1587 NO-LOAD OPERATING CURRENT
RUN	All supplies on and running	
IDLE	All supplies on and running, peripherals on	200 μ A MAX1587, 225 μ A MAX1586
SENSE	All supplies on, minimal loading, peripherals monitored	
STANDBY	All supplies on, minimal loading, peripherals not monitored	
SLEEP	PWR_EN controlled voltages (V3, V4, V5) are off. V1 and V2 on.	60 μ A if V1 and V2 SLEEP LDOs on; 130 μ A if V1, V2 step-down DC-DCs enabled
DEEP SLEEP	All supplies off except V7. V7 biased from backup battery.	5 μ A MAX1587 if V _{IN} > DBI threshold; 32 μ A MAX1586 if V _{IN} > DBI threshold; 4 μ A if V _{IN} < DBI threshold

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

电压监视、复位及欠压锁定功能

欠压锁定

当输入电压低于2.35V时(典型值)，欠压锁定(UVLO)电路将禁用IC。在UVLO情况下输入将处于高阻抗，以降低电池负载。所有串口寄存器在低至2.35V的输入电压条件下都保持不变。

复位输出(\overline{RSO})及 \overline{MR} 输入

当 \overline{MR} 为低或当 V_7 低于2.425V时，复位输出(\overline{RSO})为低。 V_7 由 V_1 (当启用时)或备份电池输入(BKBT)来提供电源。当出现下列情况时， \overline{RSO} 将输出低电平：

- 1) 在没有独立的备份电池条件下，电源首次接入时(在IN和BKBT之间外接二极管)；
- 2) 在没有独立的备份电池条件下，电源断电时(在IN和BKBT之间外接二极管)；
- 3) 如果 V_1 关断或超出稳压范围，备份电池低于2.425V；
- 4) 当手动复位按钮按下时(\overline{MR} 变低)。

当 $V_{IN} > 2.4V$ 时，内部定时器在 V_7 超过2.3V后延时65ms释放 \overline{RSO} 。但如果 V_7 超过2.3V时 $V_{IN} < 2.4V$ ，或 V_{IN} 与 V_7 同时升高，则 \overline{RSO} 会被立即释放而不经过65ms的延时。第二种情况无延时是由于时钟电路被禁用以减小 V_{IN} 欠压锁定期间的工作电流。

如果在 V_{IN} 与 V_7 的任何上电顺序下都要求延时65ms释放 \overline{RSO} ，则需使用图2所示电路。 IN 与 \overline{MR} 间的RC延时使得 \overline{MR} 在 V_{IN} 上电后才会上升。无论 V_7 与 V_{IN} 上电顺序如何，65ms定时器都有效，而且直到二者都上电65ms后才会释放。仅 V_7 输出会影响 \overline{RSO} 。 \overline{RSO} 不响应 V_1 – V_6 ，它们由POK监视。如果BKBT不供电，则 \overline{RSO} 无效并处于高阻状态。

\overline{MR} 为用于硬件复位的手动复位输入。 \overline{MR} 置低使 \overline{RSO} 输出为低至少65ms，并将 V_3 复位为其1.3V的缺省设置， \overline{MR} 不影响MAX1586/MAX1587的其它功能。

失效电池及低电池电压比较器—DBI、LBI (MAX1586)

DBI和LBI输入监测输入电源(通常为电池)，触发 \overline{DBO} 和 \overline{LBO} 输出。当电池(V_{IN})放电至失效电池门限时，失效电池比较器将触发 \overline{DBO} 输出。在DBI与IN连接时，将选择3.15V的工厂设置门限；也可用DBI端的电阻分压器来设定门限值。在LBI与IN连接时，将选择低电池电压比较器的工厂设置门限为3.6V；也可用LBI端的电阻分压器来设定门限。

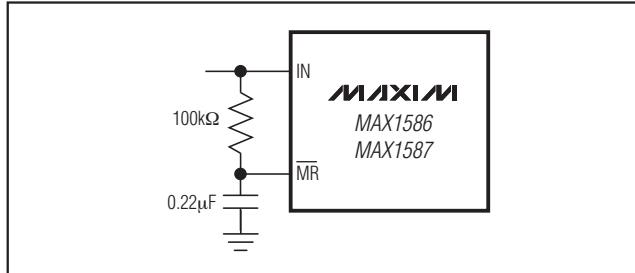


图2. IN 与 \overline{MR} 间的RC延时能确保无论 V_{IN} 与 V_7 上电顺序如何 \overline{RSO} 65ms的释放延时均有效。

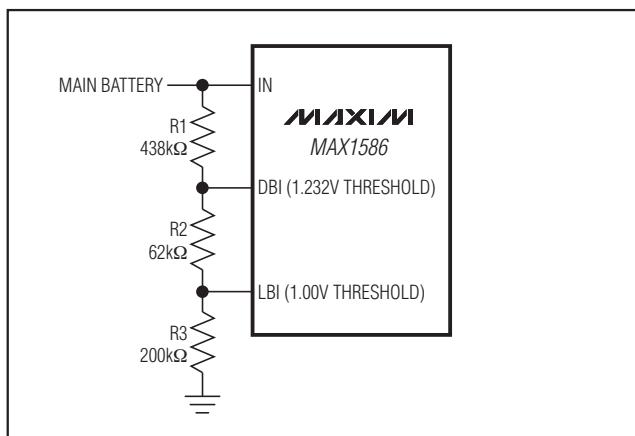


图3. 用一串电阻设置低电池电压及失效电池门限。所示参数将设置3.3V的DBI门限和3.5V的LBI门限(对于工厂预置门限，则无需使用外接电阻)。

3个电阻构成的分压器(图3中的R1、R2及R3)可以同时设定DBI和LBI门限，依据下列等式计算：

1) 选择R3小于250kΩ。

$$2) R1 = R3 \frac{V_{LB}}{V_{LBITH}} \left(1 - \frac{V_{DBITH}}{V_{DB}} \right)$$

$$3) R2 = R3 \times \left(\frac{V_{DBITH}}{V_{LBITH}} \frac{V_{LB}}{V_{DB}} - 1 \right)$$

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

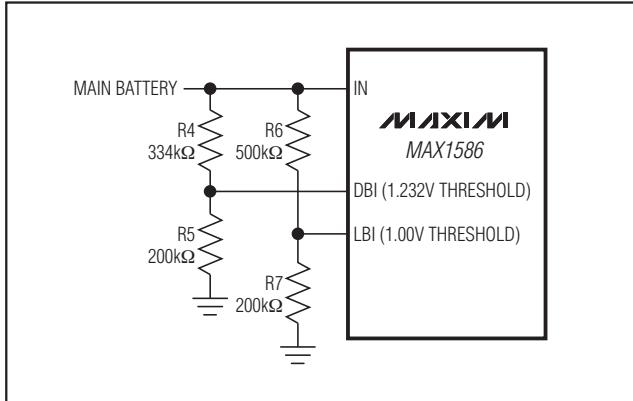


图4. 利用单独的电阻分压器设置低电池电压及失效电池门限。图中将DBI门限设为3.3V，将LBI门限设为3.5V(对于工厂预置门限无需用电阻)。

其中 V_{LB} 为要求的低电池电压， V_{DB} 为要求的失效电池电压。 V_{LBITH} 为LBI门限(典型值为1.0V)， V_{DBITH} 为DBI门限(典型值为1.232V)。

另一种方式，LBI和DBI也可用单独的2个电阻构成的分压器进行设置。将分压器电阻链中的下端电阻选择为250kΩ或更小值(图4中的R5和R7)。则电阻链中的上端电阻可看作各个门限值的函数，即：

$$R4 = R5 \times \left(\frac{V_{DB}}{V_{DBITH}} - 1 \right)$$

$$R6 = R7 \times \left(\frac{V_{LB}}{V_{LBITH}} - 1 \right)$$

当用电阻来设置 V_{LB} 时，LBI的门限为1.00V。当用电阻来设置 V_{DB} 时，DBI的门限为1.232V。也可只对DBI或LBI之一进行门限设置，而其他门限值通过输入连至IN来选择工厂预置门限。

如果BKBT没有加电，则 \overline{DBO} 不起作用，且为高阻态。 \overline{DBO} 通常连接至Intel CPU的nBATT_FAULT。同样，如果BKBT没有供电，则 \overline{LBO} 也不起作用，且为高阻态。

电压就绪输出(POK)

POK为漏极开路输出，当任何使能的稳压器(V1-V6)低于其稳压门限时，POK输出低。POK不监视V7。当所有使能的稳压器输出电压处于10%稳压范围内时，POK为高阻态。当V3在串口设置的电压之间转换时，或当任何一个稳压器被关断时，POK不指示失效状态。当任何一个稳压器打开时POK立即变低，但当稳压器进入稳压范围后，将返回高阻态。当所有稳压器(V1-V6)关断时，POK变低。如果输入电压低于UVLO门限，POK也为低，且一直保持低电平输出，并在 V_{IN} 低至1V时仍保持有效。如果BKBT未供电，则POK不起作用，且为高阻态。

与处理器的连接和电源排序

典型的处理器连接只有电源控制引脚，通常标记为PWR_EN和SYS_EN。为获得最大的灵活性，MAX1586/MAX1587提供了众多的开/关控制引脚。在典型应用中，这些引脚很多都被连接在一起。ON1、ON2及ON6一般与SYS_EN连接，而ON3、ON4及ON5则一般与PWR_EN连接。当有主或备份电池连接时，V7保持常开。MAX1586/MAX1587内部不进行电源排序，但所有ON_输入均具有滞回，可以连接RC网络，以设置电源顺序。与Intel CPU的典型连接，一般无需进行外部顺序控制。

备份电池输入

备份电池输入(BKBT)在V1被禁用时为V7提供备份电源。通常将主电源或可充电备份电池与此引脚连接。如果没有备份电池，则BKBT应通过一个二极管连接至IN，或连接至一个外部稳压电源。有关如何使用BKBT及V7的更多信息，请参见备份电池与V7配置部分。

串行接口

I²C兼容的2线串行接口控制MAX1587的REG3，以及MAX1586的REG3和REG6。当 V_{IN} 超过2.40V UVLO门限、且ON1-ON6中至少有一个使能时，串行接口就可以工作。当没有稳压器被使能时，串行接口将关断，以尽可能减小关断漏电流。

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

表2. V3和V6串口编程代码

D7	D6	D5 0 = PROG V3 1 = PROG V6	D4	D3	D2	D1	D0	OUTPUT (V)	DESCRIPTION
X	X	0	0	0	0	0	0	0.700	V3, CORE VOLTAGES
		0	0	0	0	0	1	0.725	
		0	0	0	0	1	0	0.750	
		0	0	0	0	1	1	0.775	
		0	0	0	1	0	0	0.800	
		0	0	0	1	0	1	0.825	
		0	0	0	1	1	0	0.850	
		0	0	0	1	1	1	0.875	
		0	0	1	0	0	0	0.900	
		0	0	1	0	0	1	0.925	
		0	0	1	0	1	0	0.950	
		0	0	1	0	1	1	0.975	
		0	0	1	1	0	0	1.000	
		0	0	1	1	0	1	1.025	
		0	0	1	1	1	0	1.050	
		0	1	0	0	0	0	1.100	
		0	1	0	0	0	1	1.125	
		0	1	0	0	1	0	1.150	
		0	1	0	0	1	1	1.175	
		0	1	0	1	0	0	1.200	
		0	1	0	1	0	1	1.225	
		0	1	0	1	1	0	1.250	
		0	1	0	1	1	1	1.275	
		0	1	1	0	0	0	1.300	V6, USIM VOLTAGES [MAX1586 ONLY]
		0	1	1	0	0	1	1.325	
		0	1	1	0	1	0	1.350	
		0	1	1	0	1	1	1.375	
		0	1	1	1	0	0	1.400	
		0	1	1	1	0	1	1.425	
		0	1	1	1	1	0	1.450	
		0	1	1	1	1	1	1.475	
		1	X	X	X	0	0	0	
		1	X	X	X	0	1	1.8	
		1	X	X	X	1	0	2.5	
		1	X	X	X	1	1	3.0	

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

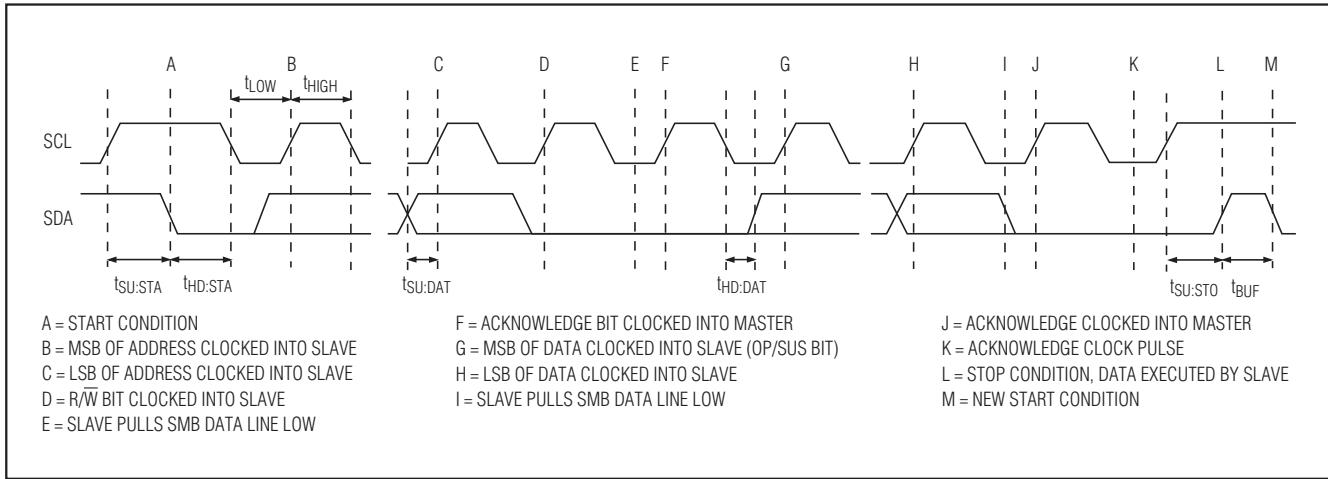


图5. I^2C 兼容的串行接口时序图

串行接口由串行数据线(SDA)及串行时钟线(SCL)组成，采用标准的 I^2C 兼容写字节命令。图5为 I^2C 协议时序图。MAX1586/MAX1587为从器件，依赖主机产生时钟信号。主机(通常为微处理器)启动总线上的数据传输，产生SCL，以允许传输数据。通过发送严格的地址和随后的8位数码(见表2)，实现主机和MAX1586/MAX1587之间的通讯。每个发送序列的帧格式还包括起始条件START(A)和停止条件STOP(L)。总线上发送的字为8位，加上一位应答时钟脉冲。

表2列出了用来编程V3和V6的串行数码。V3和V6的缺省上电电压分别为1.3V和0V。

位传输

每一个SCL时钟周期传输一个数据位。SDA上的数据在SCL时钟脉冲的高电平期间必须保持稳定。SCL为高时SDA电平变化代表控制信号(参见START与STOP条件部分)。当总线不忙时，SDA和SCL应该保持高电平。

START与STOP条件

当串行接口空闲时，SDA和SCL都处于高电平。主机通过发出START条件来启动通讯。START条件是在SCL为高、SDA由高至低跳变而产生的。STOP是在SCL为高、SDA由低至高跳变而产生的(图5)。主机发出的START条件给MAX1586/MAX1587，以表明数据传输开始。通过发送不应答信号和随后的STOP条件，主机将停止传输(参见应答位(ACK)部分)。STOP条件释放总线。

当检测到STOP条件或错误地址时，MAX1586/MAX1587在内部将SCL与串行接口断开，直至下一个START条件为止，以尽可能降低数字噪声和穿通。

应答位(ACK)

应答位(ACK)是第9位，紧跟在每一个8位数据字之后，且总是由接收器件产生ACK。MAX1586/MAX1587在接收一个地址或数据时，通过在第9个时钟周期内拉低SDA，产生ACK信号。监测ACK信号可发现不成功的数据传输。如果接收器件忙，或系统发生故障，则会出现不成功的数据传输。在出现不成功的数据传输情况下，总线主机应该稍后重试传输数据。

串行地址

通过发出一个START条件和随后的7位从机地址(表3)，总线主机启动与从器件的通讯。在空闲时，MAX1586/MAX1587等待START条件和随后的从机地址。串行接口逐位比较地址，一旦检测到错误地址，就立刻关断接口。

表3. 串行地址

SRAD	A7	A6	A5	A4	A3	A2	A1	A0 RD/W
0	0	0	1	0	1	0	0	0
1	0	0	1	0	1	0	1	0

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

地址字的LSB(最低有效位)为读/写(R/W)位。R/W指示主机正在进行读或写操作(RD/W为0表示写，为1则表示读)。MAX1586/MAX1587只支持发字节格式，因此，要求RD/W为0。

当接收到适当地址后，MAX1586/MAX1587会在下一个时钟周期拉低SDA，发出一个ACK信号。MAX1586/MAX1587具有两个用户可编程地址(表3)。地址位A7~A2固定，而A1则可用SRAD来控制。将SRAD与GND连接可设置A1 = 0；将SRAD与IN连接则可设置A1 = 1。

V3输出斜率控制

当通过串口动态调节V3时，输出电压的变化斜率由RAMP和地之间的连接电容(C_{RAMP})控制。电压变化斜率可用传统的RC常数来表示：

$$V_o(t) = V_o(0) + dV(1 - \exp(-t/(100k\Omega C_{RAMP})))$$

一种近似方法是，V3从10%至90%的电压变化，所花时间大约为2.2倍的RC时间常数。例如，当C_{RAMP} = 1500pF时，此时间为330μs。对于从1V至1.3V的变化，等于1mV/μs的变化斜率。对于设置其它不同变化斜率的例子，请参见典型工作特性部分。

外接RAMP端的最大电容值可以为2200pF。如果使用更大的电容值，则V3变化规律仍符合上述等式，但当V3首次被启用时，在V3达到其最终电压之前，POK指示电压处于稳压范围。

RAMP引脚实际上是REG3的基准。FB3调节至1.28倍的RAMP端电压。

设计步骤

设置输出电压

输出V1及V2具有预置输出电压，但亦可采用电阻分压器进行调节。要设置V1为3.3V，可将FB1与GND连接。MAX1586A及MAX1587A的V2可预置为1.8V或2.5V。要将MAX1586A和MAX1587A的V2设置为1.8V，可将FB2与IN连接；要设置为2.5V，可将FB2与GND连接。MAX1587B的V2则可预置为3.3V或2.5V。要将MAX1587B的V2设置成3.3V，可将FB2与IN连接；要设置为2.5V，可将FB2与GND连接。

要想将V1或V2设置为预置输出电压以外的电压，可将电阻分压器从输出电压连接至相应的FB输入端。FB_输入偏置电流小于100nA，故可以选择低端(FB_至GND)电阻(R_L)

为100kΩ或更小值，然后再按下式计算高端(输出至FB_)电阻(R_H)：

$$R_H = R_L [(V_{OUT}/1.25) - 1]$$

V3(VCC_CORE)输出电压可通过I²C串行接口，以25mV间隔在0.7V至1.475V之间进行设置，详情请参见串行接口部分。

线性稳压器V4提供固定1.3V输出电压，线性稳压器V5提供固定1.1V输出电压，V4和V5电压均不能够调节。

线性稳压器V6(VCC_USIM)的输出电压可通过I²C串行接口来设置成0V、1.8V、2.5V或3.0V。详情请参见串行接口部分。

当ON1为高及V1处于稳压范围内时，线性稳压器V7(VCC_BATT)跟踪V1端的电压。当ON1为低或V1超出稳压范围时，V7切换至备份电池(V_{BKBT})。

电感选择

降压转换器所需的外部元件有电感、输入和输出滤波电容以及RC补偿网络。

MAX1586/MAX1587降压转换器在连续的电感电流条件下提供最佳的转换效率，合适的电感值(L_{IDEAL})可由下式得出：

$$L_{IDEAL} = [2(V_{IN}) \times D(1 - D)] / (I_{OUT(MAX)} \times f_{OSC})$$

以上选择峰峰值电感电流为1/2的直流电感电流，其中D为占空比：

$$D = V_{OUT}/V_{IN}$$

给定L_{IDEAL}，则峰峰值电感纹波电流为0.5 × I_{OUT}，峰值电感电流则为1.25 × I_{OUT(MAX)}。保证电感饱和电流超过峰值电感电流，且额定最大直流电感电流超过最大输出电流(I_{OUT(MAX)})。可以采用大于L_{IDEAL}的电感值来优化效率，或获得最大可能的输出电流。在给定负载条件下，较大的电感值可在较低的电感峰值电流满足负载要求。通常，对于大约两倍于L_{IDEAL}的电感值，输出电流和效率都能得到提高。但如果电感值过大，则电感尺寸增大，或者由于增加的电感电阻引起效率下降，超出了低峰值电流所提高的效率。

较低的电感值允许较小的电感尺寸，但也会给定负载带来较大的峰值电感电流。因此可能需要使用更大的输出电容，以抑制较大峰值电流所增加的输出纹波。

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

电容选择

DC-DC转换器中的输入电容可以降低从电池或其他输入电源上拉出的峰值电流，并减少控制器的开关噪声。在开关频率下，输入电容阻抗应小于输入电源的阻抗，使高频开关电流不通过输入电源。

输出电容可减少输出纹波，保证控制环路的稳定性。输出电容在开关频率下还必须具有较低的阻抗。陶瓷、聚合物及钽电容都可以使用，其中陶瓷电容具有最低的ESR和最低的高频阻抗。

使用陶瓷输出电容的输出纹波近似为：

$$V_{\text{RIPPLE}} = I_L(\text{PEAK}) [1/(2\pi \times f_{\text{OSC}} \times C_{\text{OUT}})]$$

如果电容具有较大的ESR，则由电容ESR所产生的输出纹波成分为：

$$V_{\text{RIPPLE}(\text{ESR})} = I_L(\text{PEAK}) \times \text{ESR}$$

有关输出电容的更多细节，请参见补偿及稳定性部分。

补偿及稳定性

与REG1、REG2及REG3补偿有关的特征参数包括：

- 1) 跨导(从FB_至CC_)，gm_{EA}
- 2) 检流放大器互阻，R_{CS}
- 3) 反馈调整电压，V_{FB}(1.25V)
- 4) 降压输出电压，V_{OUT}，单位V
- 5) 输出负载等效电阻，R_{LOAD}=V_{OUT}/I_{LOAD}

降压补偿的关键步骤包括：

- 1) 设置RC补偿零点，抵消R_{LOAD}C_{OUT}极点；
- 2) 设置回路交越点近似为(或低于)1/10的开关频率。

例如，对于REG2，若V_{IN(MAX)}=5V、V_{OUT}=2.5V及I_{OUT}=800mA，则R_{LOAD}=3.125Ω；对于REG2，R_{CS}=0.75V/A及gm_{EA}=87μS。

选择交越频率f_C≤f_{OSC}/10。选择100kHz，然后再计算补偿电容C_C值：

$$\begin{aligned} C_C &= (V_{FB}/V_{OUT}) \times (R_{LOAD}/R_{CS}) \times (gm_{EA}/(2\pi \times f_C)) \\ &= (1.25/2.5) \times (3.125/0.75) \times (87 \times 10^{-6}/(6.28 \times 100,000)) = 289\text{pF} \end{aligned}$$

选择330pF，即最接近的标准电容值。

现在来选择补偿电阻R_C，以满足瞬间跌落要求。例如，如果对于期望的阶跃负载，允许3%的瞬间跌落，则误差放大器输入将偏离0.03×1.25V或37.5mV。误差放大器将驱动37.5mV×gm_{EA}，即I_{EAO}=37.5mV×87μS=3.26μA的电流

表4. 补偿参数

PARAMETER	REG1	REG2	REG3
Error-Amplifier Transconductance, gm _{EA}	87μS	87μS	68μS
Current-Sense Amp Transresistance, R _{CS}	0.5V/A	0.75V/A	1.25V/A

表5. 典型补偿参数值

COMPONENT OR PARAMETER	REG1	REG2	REG3
V _{OUT}	3.3V	2.5V	1.3V
Output Current	1300mA	900mA	500mA
Inductor	3.3μH	6.8μH	10μH
Load-Step Droop	3%	3%	3%
Loop Crossover Freq (f _C)	100kHz	100kHz	100kHz
C _C	330pF	270pF	330pF
R _C	240kΩ	240kΩ	240kΩ
C _{OUT}	22μF	22μF	22μF

流过R_C，以提供瞬态增益。可从下式中求出R_C值，将满足阶跃负载变化的要求：

$$R_C = R_{CS} \times |I_{IND(PK)}|/|I_{EAO}|$$

其中I_{IND(PK)}为峰值电感电流。在降压型DC-DC转换器中，如果使用L_{IDEAL}，则电感峰值电流与输出电流的关系为：

$$|I_{IND(PK)}| = 1.25 \times |I_{OUT}|$$

因此对于800mA输出负载，若V_{IN}=3.6V，V_{OUT}=2.5V，则：

$$R_C = R_{CS} \times |I_{IND(PK)}|/|I_{EAO}| = (0.75V/A) \times (1.25 \times 0.8A)/3.26μA = 230kΩ$$

我们选择240kΩ。请注意，在这种情况下，电感没有限制响应时间，因为其上升斜率达到了(V_{IN}-V_{OUT})/L，或(3.6V-2.5V)/3.3μH=242mA/μs。

然后再选择输出滤波电容，以便C_{OUT} R_{LOAD}极点抵消R_C C_C零点：

$$C_{OUT} \times R_{LOAD} = R_C \times C_C$$

例如：

$$R_{LOAD} = V_{OUT} \times I_{LOAD} = 2.5V/0.8A = 3.125Ω$$

$$C_{OUT} = R_C \times C_C/R_{LOAD} = 240kΩ \times 330pF/3.125Ω = 25μF$$

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

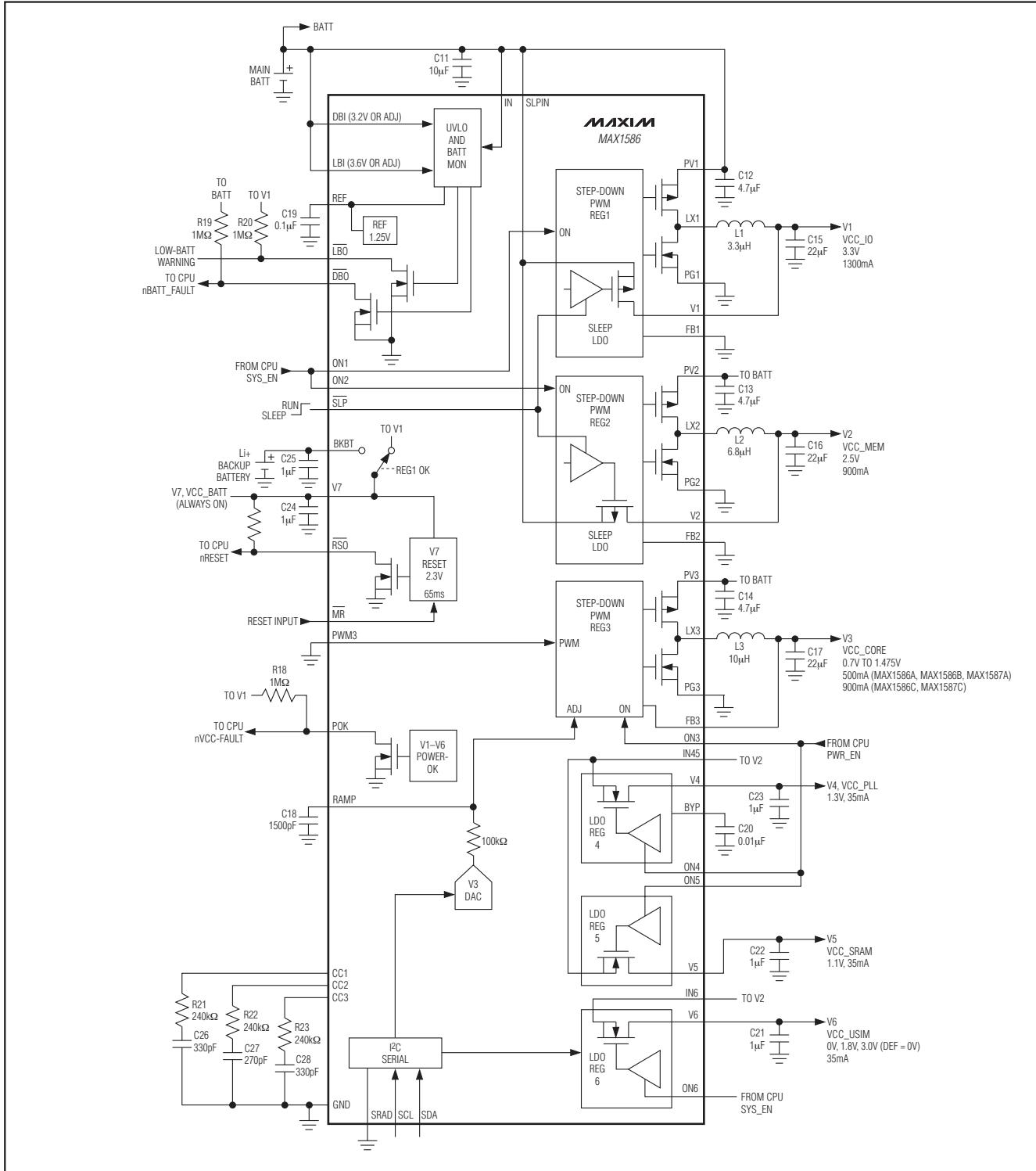


图6. MAX1586典型应用电路(MAX1587省略了一些功能，参见引脚说明部分)

高效、低 I_Q 、具有动态内核的电源管理IC(PMIC)，适合于PDA和智能电话

我们选择22μF。

然后再用 C_{OUT} 来重新计算 R_C :

$$R_C = C_{OUT} \times R_{LOAD}/C_C = 208\text{k}\Omega$$

请注意，极点抵消无须特别精确， $R_C \times C_C$ 只需等于0.75至1.25倍 $R_{LOAD} \times C_{OUT}$ 即可，这在元件选择时提供了灵活性。

如果输出滤波电容具有较大的ESR，则零点出现在：

$$Z_{ESR} = 1/(2\pi \times C_{OUT} \times R_{ESR})$$

如果 $Z_{ESR} > f_C$ ，则可将其忽略，使用陶瓷或聚合物输出电容时，就会出现这种情况。如果 $Z_{ESR} < f_C$ ，则应通过 C_C 与GND之间连接的电容 C_P 确定一个极点，抵消该零点：

$$C_P = C_{OUT} \times R_{ESR}/R_C$$

如果计算出 $C_P < 10\text{pF}$ ，则可将其忽略。

优化瞬态响应

在要求优化负载瞬态响应、采用最小器件值的应用中，可通过增加输出滤波电容，以增加补偿RC中的R值。由上述计算公式可以看出，输出电容加倍可使补偿R加倍，进而使瞬态增益加倍。

应用信息

扩展最大核电压范围

V3输出可通过串行接口设置为0.7V至1.475V，间隔25mV。有些情况下可能需要更高的核电压。可按图7所示增加两个电阻来增大V3电压范围。

R24和R25提供了一些增益。增加这两个电阻后，内部设置为1.475V输出时，可在V3得到更高一些的实际输出。图7所示电阻设置产生的最大输出电压分别为1.55V、1.6V或1.65V。同时各级输出和级间间隔均有所增加。

图7所示V3每一级编程电压输出为：

$$V3 = V3_{PROG} + R24[(V3_{PROG}/R25) + (V3_{PROG}/185.5\text{k}\Omega)]$$

其中V3为实际输出电压， $V3_{PROG}$ 为按表2的“OUTPUT (V)”设置的原始编程电压输出。185.5kΩ为FB3引脚的内部电阻。

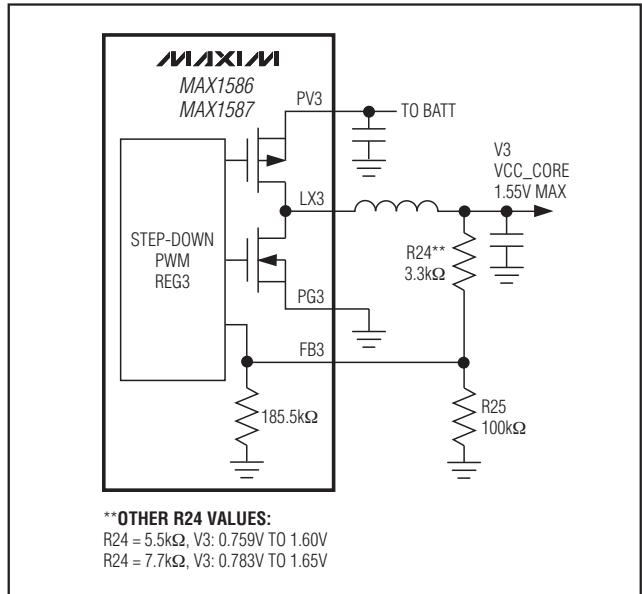


图7. 通过电阻R24和R25增加最大核电压范围。如图所示，最大核电压由1.475V增大到1.55V。

备份电池与V7配置

MAX1586/MAX1587包括一个备份电池连接(BKBT)及输出(V7)，这些都能以不同的方式用于各种不同的系统配置中。

主备份电池

连接主纽扣锂电池(非充电电池)的方式如图6所示。锂电池直接与BKBT连接。向CPU的VCC_BATT供电的V7来自V1(如果使能)或备份电池。此时假设无论何时主电池都有效，且V1打开(用它的DC-DC转换器或休眠LDO)，为V7提供电源。

无备份电池(或其它备份方案)

如果未使用备份电池，或在选用另一种备份和VCC_BATT方案中未使用MAX1586/MAX1587，则应使用一个小型硅二极管(1N4148或类似型号，如图8所示)连接在IN和BKBT之间。当未使用备份电池时，仍必须对BKBT供电，因为 \overline{DBO} 、 \overline{RSO} 及POK均需要该电源才能起作用。如果未对BKBT供电，则这些输出将不起作用，且为高阻态。

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC)，适合于PDA和智能电话

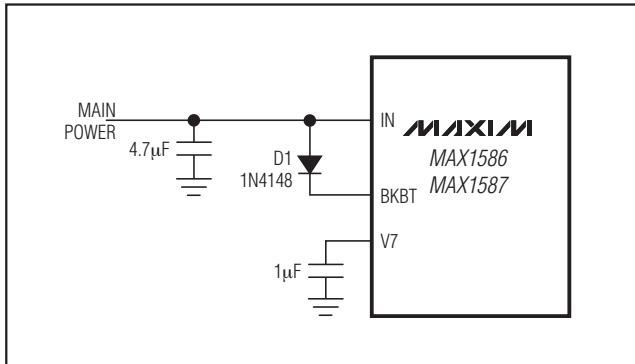


图8. 当未使用备份电池、或其它替代备份方案(未包括MAX1586/MAX1587)时的BKBT连接。

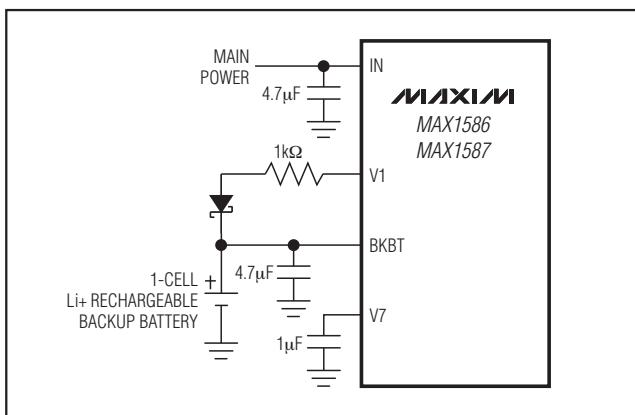


图9. 当主电池容量不够时，采用一节可充电锂电池提供更大的备份功率。当V1有效时，即可将该充电电池充至3.3V。此外，如果IN电压适合电池类型，亦可从IN端向电池充电。

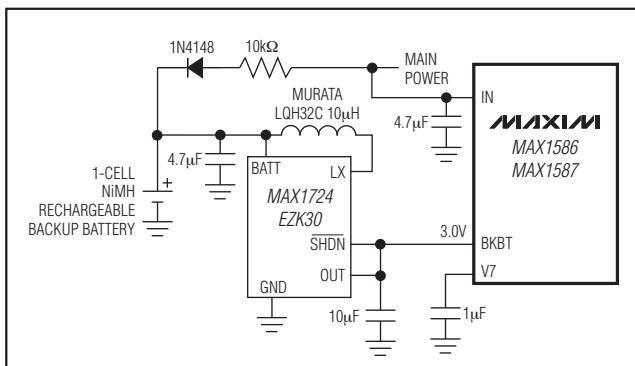


图10. 通过采用低功耗DC-DC转换器升压，可用一节镍氢电池来提供备份电源。当主电源接通时，可用一个串联电阻及二极管对电池进行涓流充电。

可充电Li+备份电池

如果要求更大的备份功率而主电池容量又不够，则可采用图9所示的可充电锂电池。当3.3V V1有效时，可用一个串联电阻及二极管向锂电池充电。除了供电V7外，充电电池还可能为其他电源供电。

可充电镍氢(NiMH)备份电池

在一些系统中，要求用镍氢电池作为备份电池。通常需要使用多节电池，因为典型的镍氢电池电压仅为1.2V。通过增加一个小型升压DC-DC转换器(MAX1724)，可将低电池电压升高至3V，以向BKBT供电(图10)。DC-DC转换器的低工作电流(典型为1.5μA)允许其持续工作，因此3V BKBT总是存在。当主电源接通时，可通过一个串联电阻及二极管对电池进行涓流充电。

PCB布局及布线

良好的PCB布局对于实现最佳性能尤其重要。承载非连续电流的导线和任何大电流路径，都必须尽可能地短而宽。包括参考地和信号地的独立低噪声地线层应该与功率地层在一点连接，以尽可能地减小功率地电流的影响。通常，地线层最好在IC处连接在一起。

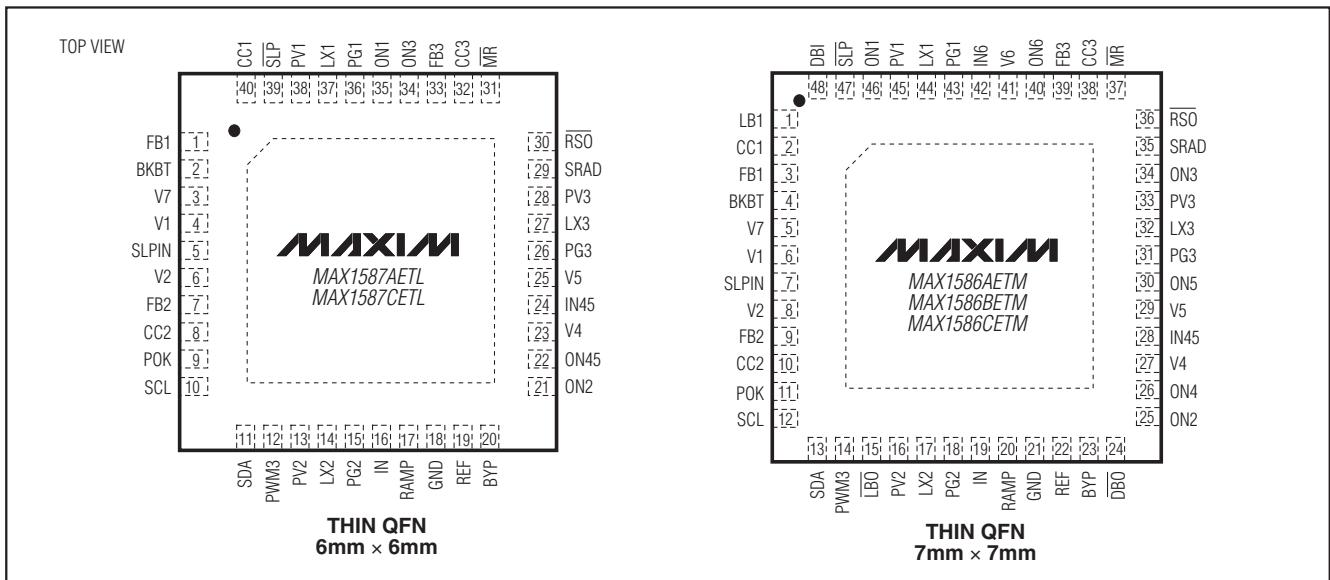
应将电压反馈网络靠近IC，最好能在距离FB_引脚0.2英寸(5mm)范围内。应使高压摆率dV/dt(开关节点)的节点尽可能小，且布线时还应使其远离FB_这样的高阻抗节点。有关PCB完整的布局实例，请参见MAX1586或MAX1587评估板数据资料。

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

选型指南

PART	REG2 PRESET VOLTAGE (ALSO ADJUSTABLE)	REG3 (VCC_CORE) OUTPUT CURRENT	OTHER FUNCTIONS
MAX1586A	1.8V, 2.5V	0.5A	VCC_USIM (V6) linear regulator, LBO and DBO battery monitors
MAX1586B	3.3V, 2.5V	0.5A	
MAX1586C	1.8V, 2.5V	0.9A	
MAX1587A	1.8V, 2.5V	0.5A	
MAX1587C	1.8V, 2.5V	0.9A	—

引脚配置



芯片信息

PROCESS: BiCMOS

封装信息

(如需最近的封装外形信息和焊盘布局，请查询
china.maxim-ic.com/packages。)

封装类型	封装编码	文档编号
40引脚薄型QFN	T4066-5	21-0141
48引脚薄型QFN	T4877-6	21-0144

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

修订历史

修订号	修订日期	说明	修改页
3	12/08	更正了失效电池及低电池电压比较器—DBI、LBI (MAX1586)部分中的电阻计算公式。	20, 21
4	4/09	更正了文字上的小错误。	20, 21, 23, 25, 27

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

30 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2009 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。