

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC，内置基准和I²C接口

概述

MAX5803/MAX5804/MAX5805单通道、低功耗、8/10/12位电压输出数/模转换器(DAC)带有输出缓冲器和可选的2.048V、2.500V或4.096V基准。MAX5803/MAX5804/MAX5805采用2.7V至5.5V宽电压范围供电，具有极低功耗(< 1mW)，适用于大多数低压应用。外部精密基准输入用于支持满幅工作，对外部基准具有100k Ω (典型值)的等效负载阻抗。

MAX5803/MAX5804/MAX5805采用I²C兼容、2线接口，可在高达400kHz时钟速率下工作。DAC带有缓冲输出，提供155 μ A (3V下的典型值)的低电源电流以及 ± 0.5 mV (典型值)的低失调误差。上电时，MAX5803/MAX5804/MAX5805将DAC输出复位至零，为系统提供附加保护，尤其适合电磁阀或其它需要在上电时置于关闭状态的传感器。内部基准在初始上电时处于关断状态，允许采用外部基准。

MAX5803/MAX5804/MAX5805包括用户可配置的低电平有效异步输入AUX，提供额外的灵活性。该输入可以设置为异步清零(CLR)或临时屏蔽(GATE)DAC输出功能，使其置于用户可编程的数值。器件还提供专用的低电平有效异步LDAC输入，允许同时刷新多颗器件的输出。

MAX5803/MAX5804/MAX5805采用10引脚TDFN/ μ MAX®封装，工作在-40°C至+125°C温度范围。

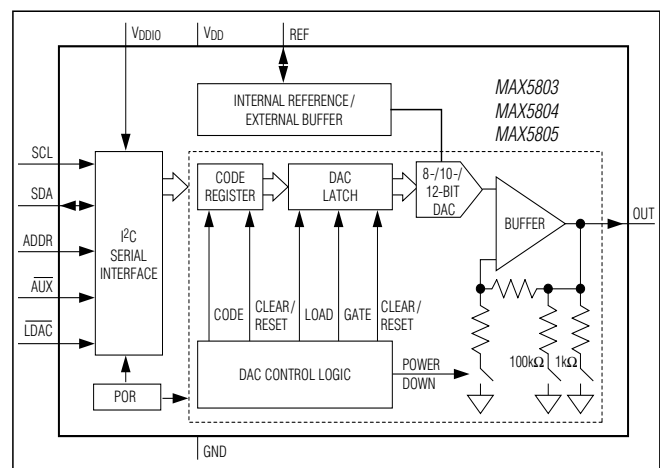
应用

可编程电压及电流源
增益与失调调节
自动调整和光学控制
功率放大器控制和偏置
过程控制和伺服环路
便携式仪表
数据采集

优势与特性

- ◆ 单通道高精度DAC
 - ◇ 12位精度，无需调整
 - ◇ ± 1 LSB INL，带缓冲电压输出
 - ◇ 整个工作条件下单调
- ◆ 三种可选的内部精密基准
 - ◇ 2.048V、2.500V或4.096V
- ◆ 内部输出缓冲器
 - ◇ 采用外部基准支持满幅工作
 - ◇ 6.3 μ s建立时间
 - ◇ 输出可直接驱动2k Ω 负载
- ◆ 小尺寸、10引脚2mm $\times$ 3mm TDFN和3mm $\times$ 5mm μ MAX封装
- ◆ 2.7V至5.5V宽电源范围
- ◆ 灵活的1.8V至5.5V V_{DDIO}
- ◆ 兼容于400kHz I²C高速2线串口，可回读数据
- ◆ 上电复位至零刻度DAC输出
- ◆ 用户可配置异步I/O功能：CLR、LDAC、GATE
- ◆ 软件可选择三种关断输出阻抗：1k Ω 、100k Ω 或高阻
- ◆ 3V供电时，DAC电源电流低至155 μ A

功能框图



μ MAX是Maxim Integrated Products, Inc. 的注册商标。

订购信息在数据资料的最后给出。

相关型号以及配合该器件使用的推荐产品，请参见：china.maximintegrated.com/MAX5803.related。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND.....-0.3V to +6V
V_{DDIO} to GND.....-0.3V to +6V
OUT, REF to GND.....-0.3V to lower of (V_{DD} + 0.3V) and +6V
SCL, SDA, AUX, LDAC to GND.....-0.3V to +6V
ADDR to GND.....-0.3V to lower of
(V_{DDIO} + 0.3V) and +6V
Continuous Power Dissipation (T_A = +70°C)
TDFN (derate 14.9mW/°C above +70°C)..... 1188.7mW
μMAX (derate 8.8mW/°C above +70°C)..... 707.3mW

Maximum Continuous Current into Any Pin ±50mA
Operating Temperature Range..... -40°C to +125°C
Storage Temperature Range..... -65°C to +150°C
Lead Temperature (soldering, 10s)+300°C
Soldering Temperature (reflow)+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

TDFN

Junction-to-Ambient Thermal Resistance (θ_{JA})67.3°C/W

μMAX

Junction-to-Ambient Thermal Resistance (θ_{JA})113.1°C/W

Junction-to-Ambient Thermal Resistance (θ_{JC}).....42°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maximintegrated.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC PERFORMANCE (Note 3)						
Resolution and Monotonicity	N	MAX5803	8			Bits
		MAX5804	10			
		MAX5805	12			
Integral Nonlinearity (Note 4)	INL	MAX5803, 8 bits	-0.25	±0.05	+0.25	LSB
		MAX5804, 10 bits	-0.5	±0.2	+0.5	
		MAX5805, 12 bits	-1	±0.5	+1	
Differential Nonlinearity (Note 4)	DNL	MAX5803, 8 bits	-0.25	±0.05	+0.25	LSB
		MAX5804, 10 bits	-0.5	±0.1	+0.5	
		MAX5805, 12 bits	-1	±0.2	+1	
Offset Error (Note 5)	OE		-5	±0.5	+5	mV
Offset Error Drift				±10		μV/°C
Gain Error (Note 5)	GE		-1.0	±0.1	+1.0	%FS
Gain Temperature Coefficient		With respect to V _{REF}		±2.5		ppm of FS/°C
Zero-Scale Error			0		+10	mV
Full-Scale Error		With respect to V _{REF}	-0.5		+0.5	%FS

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 2.7V$ to $5.5V$, $V_{DDIO} = 1.8V$ to $5.5V$, $V_{GND} = 0V$, $C_L = 200pF$, $R_L = 2k\Omega$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DAC OUTPUT CHARACTERISTICS							
Output Voltage Range (Note 6)		No load		0		V _{DD}	V
		2kΩ load to GND		0		V _{DD} - 0.2	
		2kΩ load to V _{DD}		0.2		V _{DD}	
Load Regulation		V _{OUT} = V _{FS} /2	V _{DD} = 3V ±10%, I _{OUT} ≤ 5mA		300		μV/mA
			V _{DD} = 5V ±10%, I _{OUT} ≤ 10mA		300		
DC Output Impedance		V _{OUT} = V _{FS} /2	V _{DD} = 3V ±10%, I _{OUT} ≤ 5mA		0.3		Ω
			V _{DD} = 5V ±10%, I _{OUT} ≤ 10mA		0.3		
Capacitive Load Handling	C _L				500		pF
Resistive Load Handling	R _L			2			kΩ
Short-Circuit Output Current		V _{DD} = 5.5V	Sourcing (output short to GND)		30		mA
			Sinking (output shorted to V _{DD})		40		
DYNAMIC PERFORMANCE							
Voltage-Output Slew Rate	SR	Positive and negative			2.0		V/μs
Voltage-Output Settling Time		¼ scale to ¾ scale, to ≤ 1 LSB, MAX5803			2.8		μs
		¼ scale to ¾ scale, to ≤ 1 LSB, MAX5804			5.2		
		¼ scale to ¾ scale, to ≤ 1 LSB, MAX5805			6.3		
DAC Glitch Impulse		Major code transition			5.0		nV·s
Digital Feedthrough		Code = 0, all digital inputs from 0V to V _{DDIO}			0.5		nV·s
Power-Up Time		Startup calibration time (Note 7)			200		μs
		From power-down mode			60		μs
DC Power-Supply Rejection		V _{DD} = 3V ±10% or 5V ±10%			100		μV/V

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2k Ω , T_A = -40°C to +125°C, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Output Voltage-Noise Density (DAC Output at Midscale)		External reference	f = 1kHz		88		nV/ $\sqrt{\text{Hz}}$
			f = 10kHz		79		
		2.048V internal reference	f = 1kHz		108		
			f = 10kHz		98		
		2.5V internal reference	f = 1kHz		117		
			f = 10kHz		110		
Integrated Output Noise (DAC Output at Midscale)		External reference	f = 0.1Hz to 10Hz		10		$\mu\text{V}_{\text{P-P}}$
			f = 0.1Hz to 10kHz		72		
			f = 0.1Hz to 300kHz		298		
		2.048V internal reference	f = 0.1Hz to 10Hz		11		
			f = 0.1Hz to 10kHz		89		
			f = 0.1Hz to 300kHz		370		
		2.5V internal reference	f = 0.1Hz to 10Hz		12		
			f = 0.1Hz to 10kHz		99		
			f = 0.1Hz to 300kHz		355		
		4.096V internal reference	f = 0.1Hz to 10Hz		13		
			f = 0.1Hz to 10kHz		128		
			f = 0.1Hz to 300kHz		400		
Output Voltage-Noise Density (DAC Output at Full Scale)		External reference	f = 1kHz		113		nV/ $\sqrt{\text{Hz}}$
			f = 10kHz		100		
		2.048V internal reference	f = 1kHz		172		
			f = 10kHz		157		
		2.5V internal reference	f = 1kHz		195		
			f = 10kHz		180		
Integrated Output Noise (DAC Output at Full Scale)		External reference	f = 0.1Hz to 10Hz		12		$\mu\text{V}_{\text{P-P}}$
			f = 0.1Hz to 10kHz		88		
			f = 0.1Hz to 300kHz		280		
		2.048V internal reference	f = 0.1Hz to 10Hz		14		
			f = 0.1Hz to 10kHz		135		
			f = 0.1Hz to 300kHz		530		
		2.5V internal reference	f = 0.1Hz to 10Hz		15		
			f = 0.1Hz to 10kHz		160		
			f = 0.1Hz to 300kHz		550		
		4.096V internal reference	f = 0.1Hz to 10Hz		23		
			f = 0.1Hz to 10kHz		220		
			f = 0.1Hz to 300kHz		610		

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUT						
Reference Input Range	V _{REF}		1.24		V _{DD}	V
Reference Input Current	I _{REF}	V _{REF} = V _{DD} = 5.5V		55	75	μA
Reference Input Impedance	R _{REF}		75	100		kΩ
REFERENCE OUPUT						
Reference Output Voltage	V _{REF}	V _{REF} = 2.048V, T _A = +25°C	2.043	2.048	2.053	V
		V _{REF} = 2.5V, T _A = +25°C	2.494	2.500	2.506	
		V _{REF} = 4.096V, T _A = +25°C	4.086	4.096	4.106	
Reference Output Noise Density		V _{REF} = 2.048V	f = 1kHz	129		nV/√Hz
			f = 10kHz	122		
		V _{REF} = 2.500V	f = 1kHz	158		
			f = 10kHz	151		
		V _{REF} = 4.096V	f = 1kHz	254		
			f = 10kHz	237		
Integrated Reference Output Noise		V _{REF} = 2.048V	f = 0.1Hz to 10Hz	12		μV _{P-P}
			f = 0.1Hz to 10kHz	110		
			f = 0.1Hz to 300kHz	390		
		V _{REF} = 2.500V	f = 0.1Hz to 10Hz	15		
			f = 0.1Hz to 10kHz	129		
			f = 0.1Hz to 300kHz	430		
		V _{REF} = 4.096V	f = 0.1Hz to 10Hz	20		
			f = 0.1Hz to 10kHz	205		
			f = 0.1Hz to 300kHz	525		
Reference Temperature Coefficient (Note 8)		MAX5805A		±4	±12	ppm/°C
		MAX5803/MAX5804/MAX5805B		±10	±25	
Reference Drive Capacity		External load		25		kΩ
Reference Capacitive Load Handling				200		pF
Reference Load Regulation		I _{SOURCE} = 0 to 500μA		1.0		mV/mA
Reference Line Regulation				0.1		mV/V

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2k Ω , T_A = -40°C to +125°C, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
POWER REQUIREMENTS							
Supply Voltage	V _{DD}	V _{REF} = 4.096V		4.5	5.5		V
		All other options		2.7	5.5		
I/O Supply Voltage	V _{DDIO}			1.8	5.5		V
Supply Current (DAC Output at Midscale) (Note 9)	I _{DD}	External reference	V _{REF} = 3V	135	190		μA
			V _{REF} = 5V	165	225		
		Internal reference, reference pin undriven	V _{REF} = 2.048V	190	265		
			V _{REF} = 2.5V	205	280		
			V _{REF} = 4.096V	250	340		
		Internal reference, reference pin driven	V _{REF} = 2.048V	215	300		
			V _{REF} = 2.5V	225	315		
			V _{REF} = 4.096V	275	375		
Supply Current (DAC Output at Full Scale) (Note 9)	I _{DD}	External reference	V _{REF} = 3V	155	210		μA
			V _{REF} = 5V	200	265		
		Internal reference, reference pin undriven	V _{REF} = 2.048V	205	280		
			V _{REF} = 2.5V	220	300		
			V _{REF} = 4.096V	275	375		
		Internal reference, reference pin driven	V _{REF} = 2.048V	225	310		
			V _{REF} = 2.5V	240	330		
			V _{REF} = 4.096V	300	410		
Power-Down Mode Supply Current (DAC Powered Down, Reference Remains Active) (Note 9)	I _{DD}	Internal reference, reference pin driven	V _{REF} = 2.048V	90	135		μA
			V _{REF} = 2.5V	93	135		
			V _{REF} = 4.096V	100	150		
Power-Down Mode Supply Current (Note 9)	I _{PD}	External reference, V _{DD} = V _{REF}		0.4	2		μA
Digital Supply Current (Note 9)	I _{DDIO}				1.0		μA
DIGITAL INPUT CHARACTERISTICS (SCL, SDA, ADDR, AUX, LDAC)							
Input High Voltage	V _{IH}	2.2V < V _{DDIO} < 5.5V		0.7 x V _{DDIO}			V
		1.8V < V _{DDIO} < 2.2V		0.8 x V _{DDIO}			
Input Low Voltage	V _{IL}	2.2V < V _{DDIO} < 5.5V		0.3 x V _{DDIO}			V
		1.8V < V _{DDIO} < 2.2V		0.2 x V _{DDIO}			

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2k Ω , T_A = -40°C to +125°C, unless otherwise noted.)
(Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Hysteresis Voltage	V _H			0.15		V
Input Leakage Current (Note 9)	I _{IN}			±0.1	±1	μA
Input Capacitance	C _{IN}			3		pF
ADDR Pullup/Pulldown Strength	R _{PU} , R _{PD}	(Note 10)	30	50	90	k Ω
DIGITAL OUTPUT (SDA)						
Output Low Voltage	V _{OL}	I _{SINK} = 3mA			0.2	V
I²C TIMING CHARACTERISTICS (SCL, SDA, AUX, LDAC)						
SCL Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between a STOP and a START Condition	t _{BUF}		1.3			μs
Hold Time Repeated for a START Condition	t _{HD;STA}		0.6			μs
SCL Pulse Width Low	t _{LOW}		1.3			μs
SCL Pulse Width High	t _{HIGH}		0.6			μs
Setup Time for Repeated START Condition	t _{SU;STA}		0.6			μs
Data Hold Time	t _{HD;DAT}		0		900	ns
Data Setup Time	t _{SU;DAT}		100			ns
SDA and SCL Receiving Rise Time	t _R		20 + C _B /10		300	ns
SDA and SCL Receiving Fall Time	t _F		20 + C _B /10		300	ns
SDA Transmitting Fall Time	t _F		20 + C _B /10		250	ns
Setup Time for STOP Condition	t _{SU;STO}		0.6			μs
Bus Capacitance Allowed	C _B	V _{DD} = 2.7V to 5.5V	10		400	pF
Pulse Width of Suppressed Spike	t _{SP}			50		ns
$\overline{\text{CLR}}$ Removal Time Prior to a Recognized START	t _{CLRSTA}		100			ns
$\overline{\text{CLR}}$ Pulse Width Low	t _{CLPW}		20			ns
$\overline{\text{LDAC}}$ Pulse Width Low	t _{LDPW}		20			ns
$\overline{\text{LDAC}}$ Fall to SCLK Fall to Hold	t _{LDH}	Applies to execution edge	400			ns

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 2.7V$ to $5.5V$, $V_{DDIO} = 1.8V$ to $5.5V$, $V_{GND} = 0V$, $C_L = 200pF$, $R_L = 2k\Omega$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted.)
(Note 2)

- Note 2:** Electrical specifications are production tested at $T_A = +25^\circ C$. Specifications over the entire operating temperature range are guaranteed by design and characterization. Typical specifications are at $T_A = +25^\circ C$.
- Note 3:** DC Performance is tested without load.
- Note 4:** Linearity is tested with unloaded outputs to within 20mV of GND and V_{DD} .
- Note 5:** Gain and offset calculated from measurements made with $V_{REF} = V_{DD}$ at code 30 and 4065 for MAX5805, code 8 and 1016 for MAX5804, and code 2 and 254 for MAX5803.
- Note 6:** Subject to zero and full-scale error limits and V_{REF} settings.
- Note 7:** On power-up, the device initiates an internal 200 μs (typ) calibration sequence. All commands issued during this time will be ignored.
- Note 8:** Specification is guaranteed by design and characterization.
- Note 9:** Static logic inputs with $V_{IL} = V_{GND}$ and $V_{IH} = V_{DDIO}$.
- Note 10:** An unconnected condition on ADDR is sensed via a resistive pullup and pulldown operation; for proper operation, ADDR should be tied to V_{DDIO} , GND, or left unconnected with minimal capacitance.

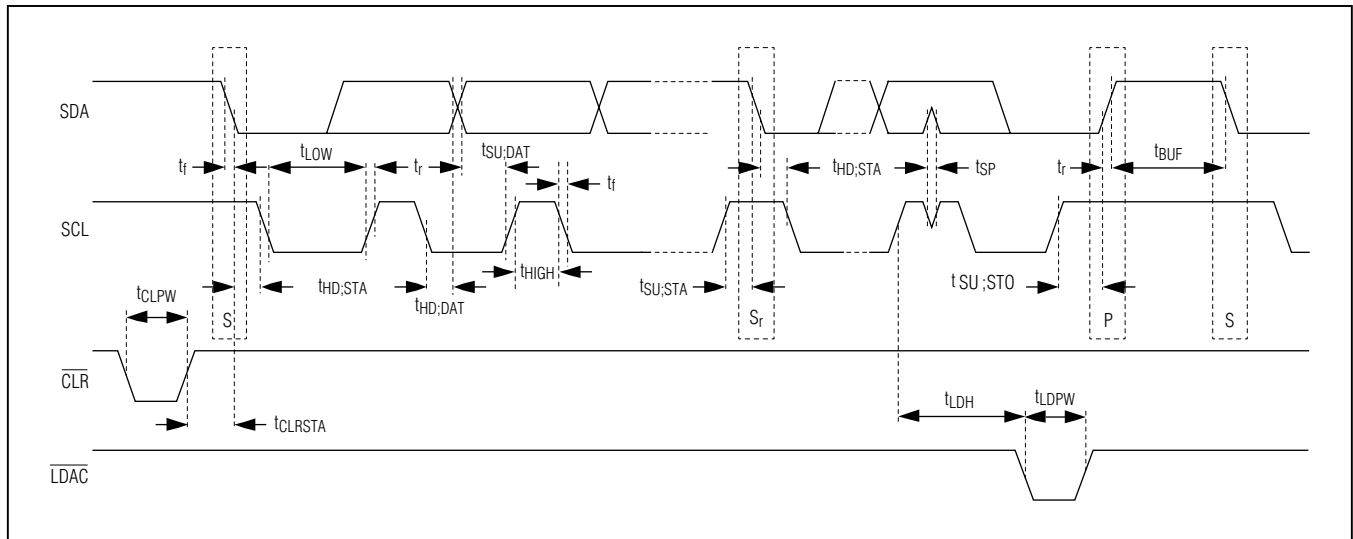


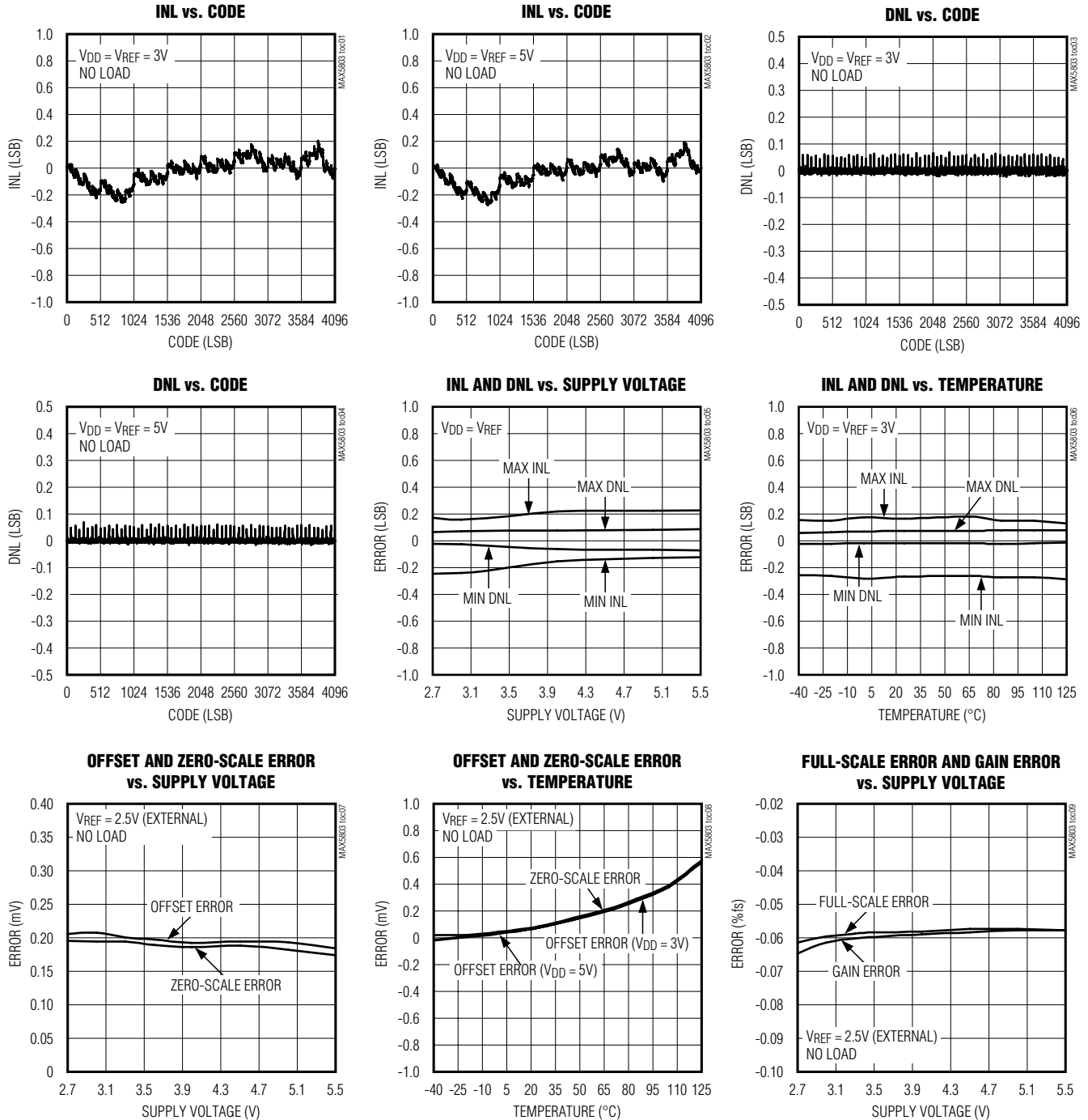
图1. I²C串口时序图

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

典型工作特性

(MAX5805, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



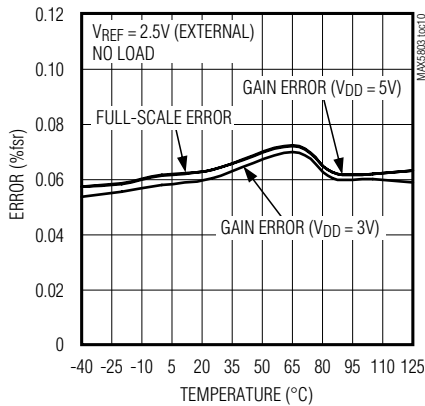
MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

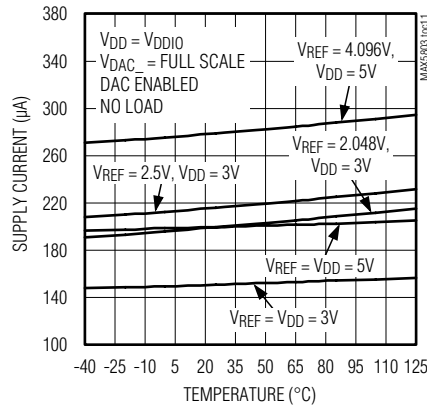
典型工作特性(续)

(MAX5805, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

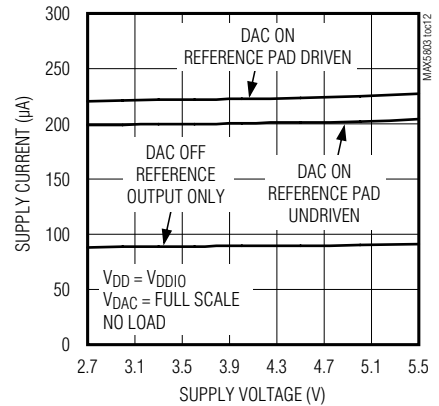
**FULL-SCALE ERROR AND GAIN ERROR
vs. TEMPERATURE**



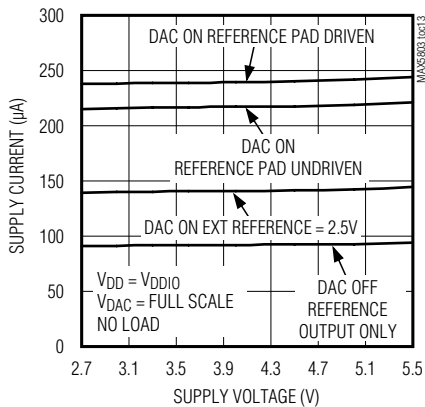
**SUPPLY CURRENT vs. TEMPERATURE
(PIN UNDRIVEN FOR INTERNAL REF MODES)**



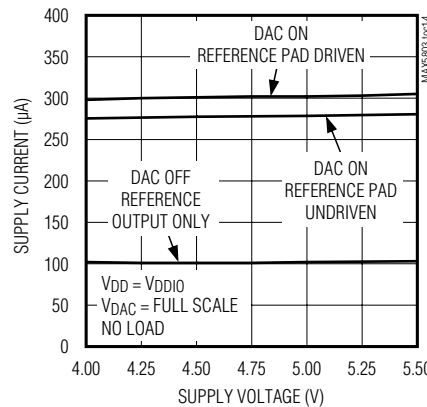
**SUPPLY CURRENT vs. SUPPLY VOLTAGE
(2.048V INTERNAL REFERENCE)**



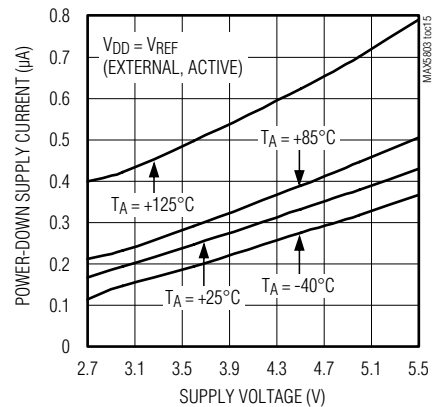
**SUPPLY CURRENT vs. SUPPLY VOLTAGE
(2.500V INTERNAL REFERENCE)**



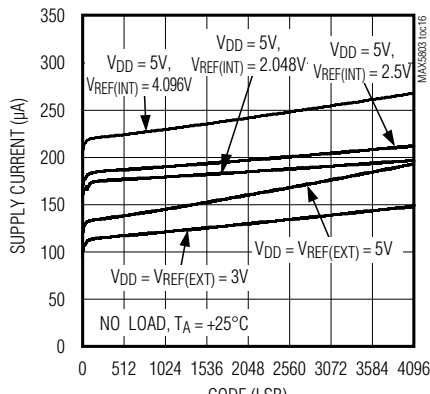
**SUPPLY CURRENT vs. SUPPLY VOLTAGE
(4.096V INTERNAL REFERENCE)**



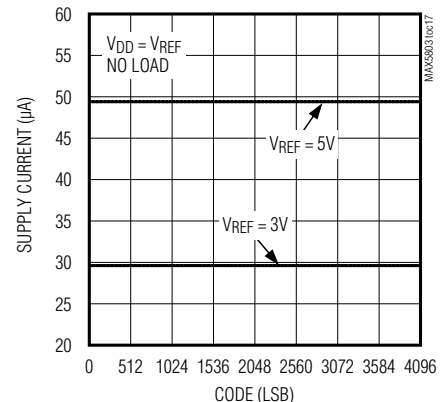
**POWER-DOWN MODE SUPPLY
CURRENT vs. SUPPLY VOLTAGE**



**SUPPLY CURRENT vs. CODE
(FOR INTERNAL REF, PIN IS UNDRIVEN)**



I_{REF} (EXTERNAL) vs. CODE

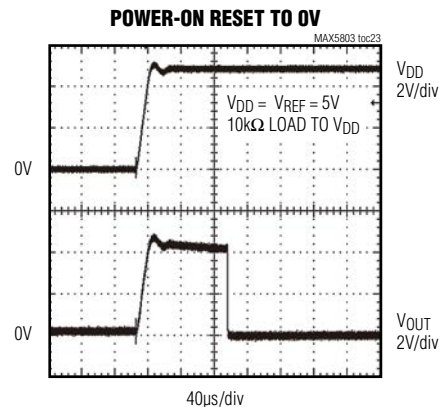
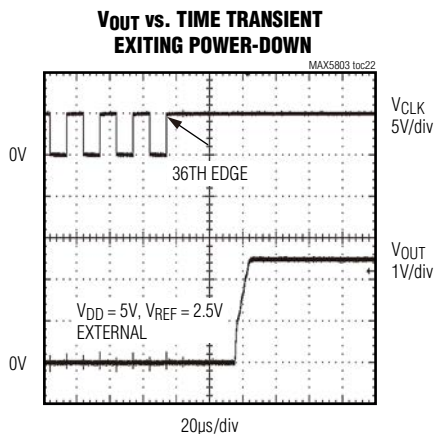
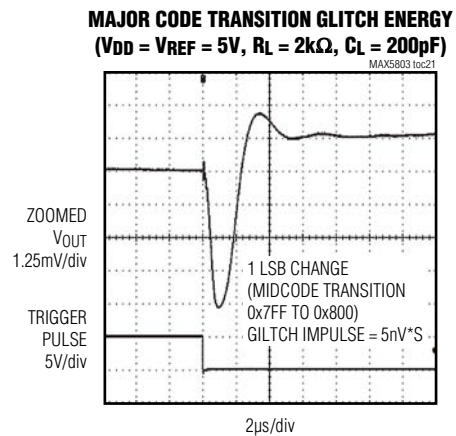
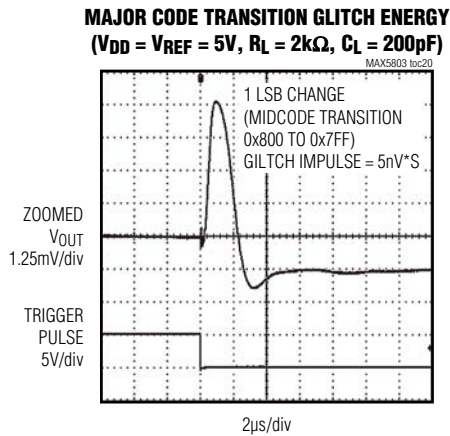
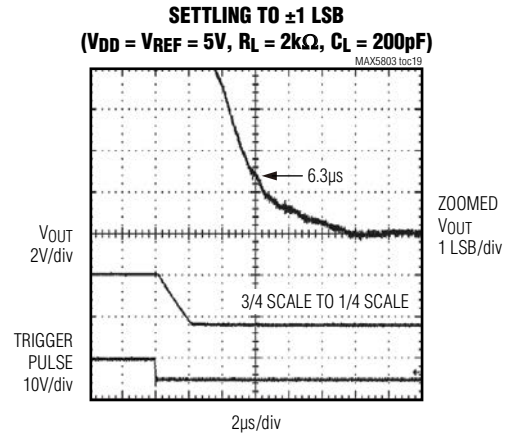
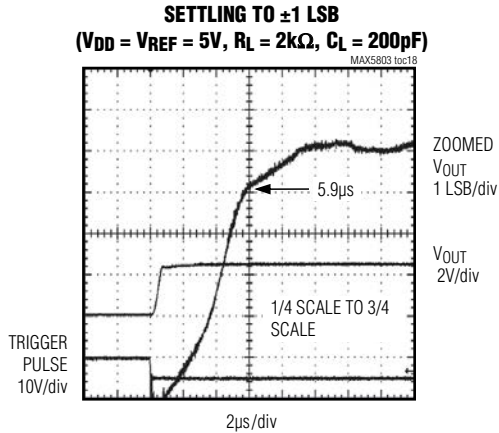


MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

典型工作特性(续)

(MAX5805, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



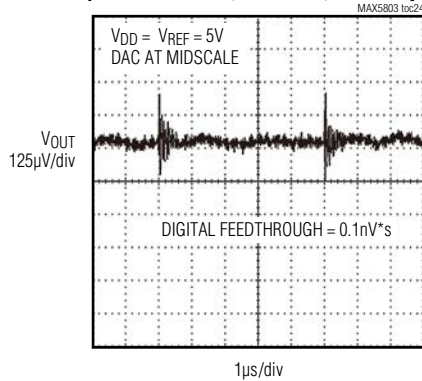
MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

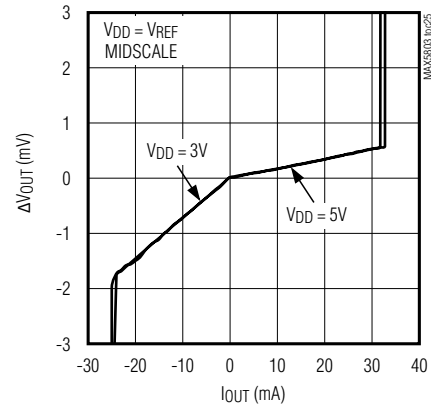
典型工作特性(续)

(MAX5805, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

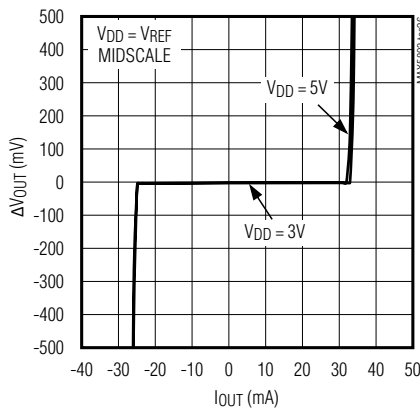
DIGITAL FEEDTHROUGH
($V_{DD} = V_{REF} = 5\text{V}$, $R_L = 2\text{k}\Omega$, $C_L = 200\text{pF}$)



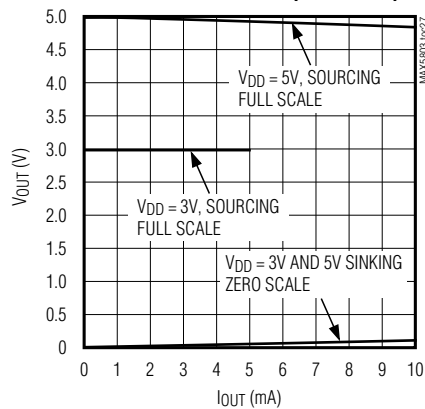
OUTPUT LOAD REGULATION



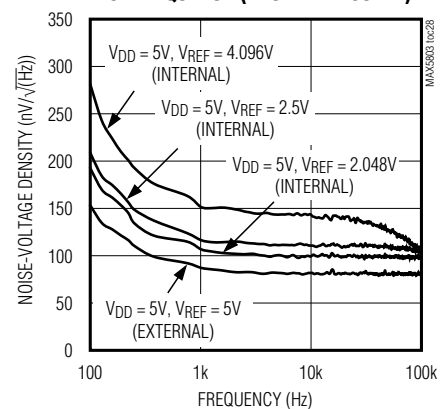
OUTPUT CURRENT LIMITING



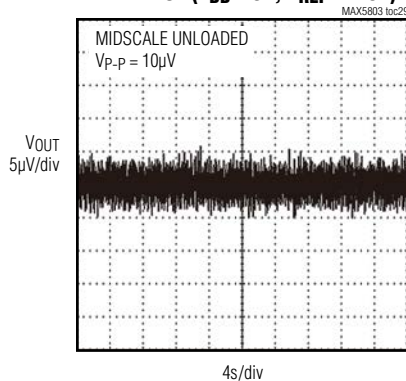
HEADROOM AT RAILS
vs. OUTPUT CURRENT ($V_{DD} = V_{REF}$)



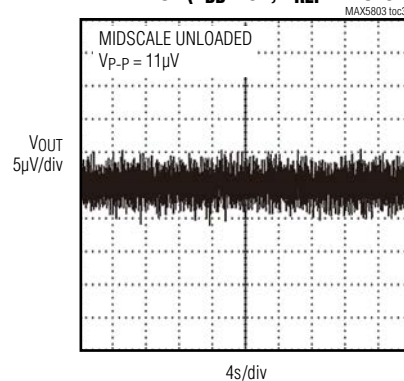
NOISE-VOLTAGE DENSITY
vs. FREQUENCY (DAC AT MIDSCALE)



0.1Hz TO 10Hz OUTPUT NOISE, EXTERNAL
REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 4.5\text{V}$)



0.1Hz TO 10Hz OUTPUT NOISE, INTERNAL
REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 2.048\text{V}$)

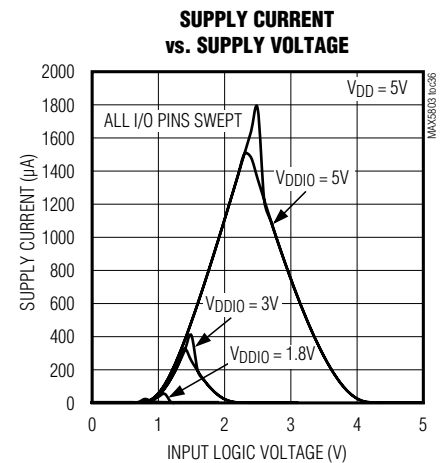
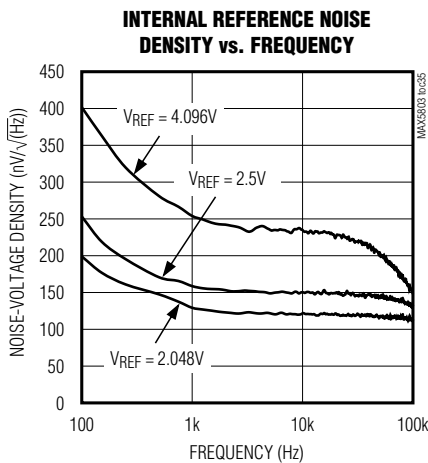
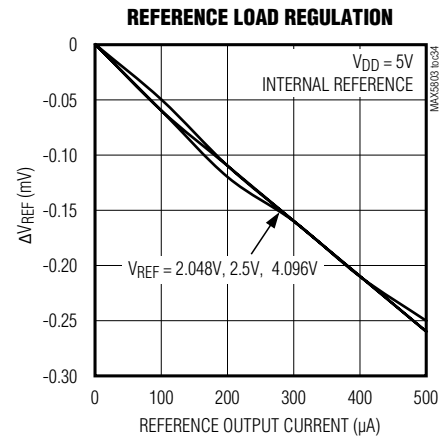
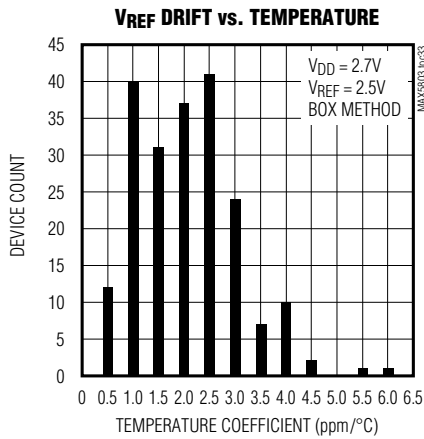
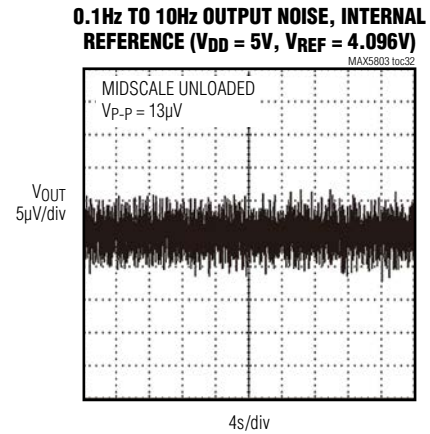
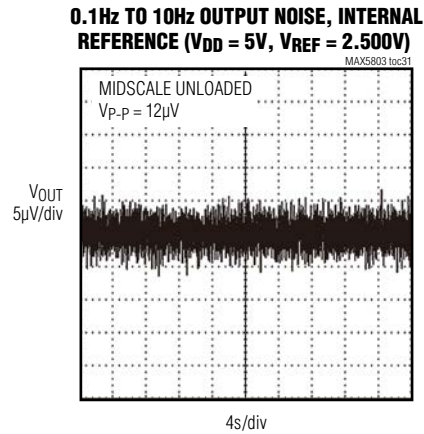


MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

典型工作特性(续)

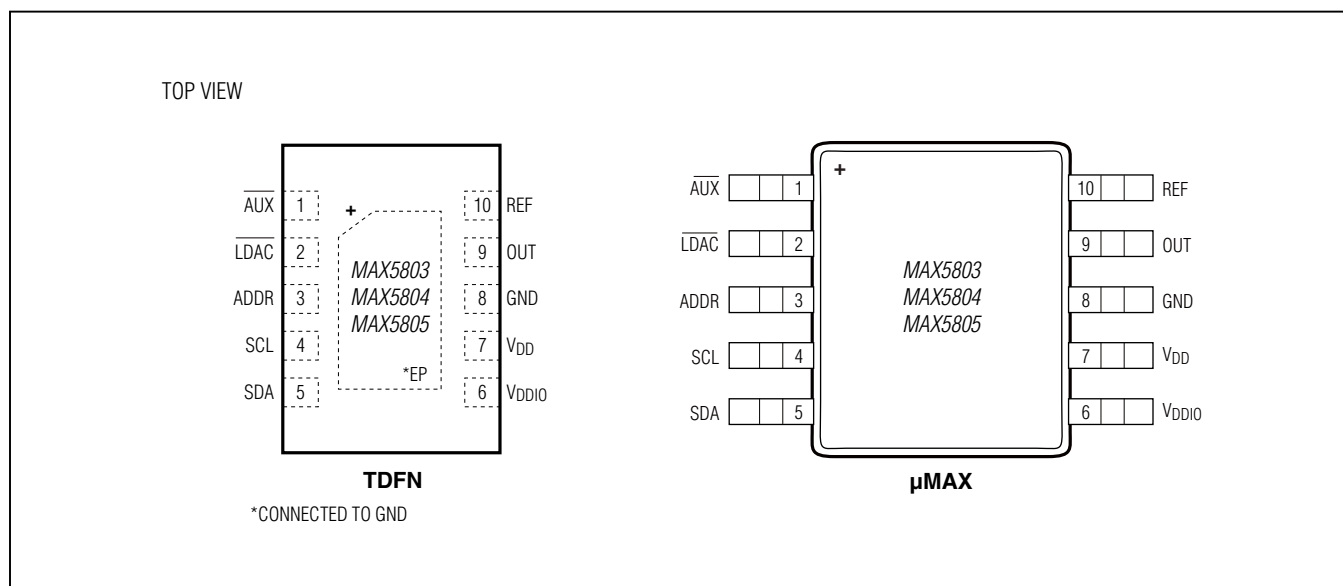
(MAX5805, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

引脚配置



引脚说明

引脚	名称	功能
1	AUX	低电平有效的附加异步书如，用户可配置，参见表7。
2	LDAC	专用的低电平有效异步DAC装载控制。
3	ADDR	I ² C接口地址选择。
4	SCL	I ² C接口时钟输入。
5	SDA	I ² C双向串行数据。
6	VDDIO	数字接口电源输入。
7	VDD	电源输入，利用至少0.1μF电容将VDD旁路至GND。
8	GND	地。
9	OUT	经过缓冲的DAC通道输出。
10	REF	基准电压输入/输出。
—	EP	裸焊盘(TDFN封装)，将其接地。

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

详细说明

MAX5803/MAX5804/MAX5805为单通道、低功耗、8/10/12位电压缓冲输出DAC。2.7V至5.5V较宽的供电电压范围和低功耗特性，理想用于低功耗、低压应用。器件对外部基准呈100kΩ (典型值)负载阻抗。内部输出缓冲器允许满摆幅工作。提供内部电压基准，利用软件可选择2.048V、2.5000V或4.096V。器件具有快速400kHz I²C兼容接口。MAX5803/MAX5804/MAX5805包括串入/并出移位寄存器、内部CODE和DAC寄存器、将DAC输出初始化为零码的上电复位(POR)电路，以及控制逻辑。用户可配置AUX引脚异步清零或屏蔽器件输出，独立于串口控制。

DAC输出(OUT)

MAX5803/MAX5804/MAX5805的DAC输出均具有内部缓冲器，改善DAC输出的负载驱动能力。输出缓冲器摆率为1V/μs (典型值)，最高可驱动2kΩ与500pF并联负载。由于模拟电源电压(V_{DD})为输出缓冲器供电，因而决定了器件的最大输出电压范围。空载条件下，输出缓冲器的输出可从GND至V_{DD}，具体受失调和增益误差的影响。对GND的负载为2kΩ时，输出缓冲器输出范围为GND至低于V_{DD}200mV范围。对V_{DD}的负载为2kΩ时，缓冲器输出范围为：GND以内200mV至V_{DD}。

DAC的理想输出电压定义为：

$$V_{OUT} = V_{REF} \times \frac{D}{2^N}$$

式中，D = 装载至DAC寄存器的编码，V_{REF} = 基准电压，N = 分辨率。

内部寄存器结构

用户接口与DAC逻辑电路相互独立，使数字馈通降至最小。串行接口内部为输入移位寄存器，根据用户命令，该寄存器内容可送至控制寄存器或DAC本身。

该器件都有一个CODE寄存器，然后是DAC锁存寄存器(见[功能框图](#))。CODE寄存器的内容为即将输出的DAC设置，

随后可装载至DAC寄存器。可利用CODE和CODE_LOAD用户命令更新CODE寄存器。DAC寄存器的内容为当前DAC输出设置。使用CODE_LOAD命令可直接从串行接口更新DAC寄存器，也可以利用LOAD命令或LDAC输入装载CODE寄存器的当前内容。

任何软件关断期间，器件将保存CODE和DAC寄存器的内容，当DAC恢复其正常工作模式时可以恢复之前储存的输出设置。软件关断状态期间发出的任何CODE或LOAD命令，仍将更新寄存器的内容。SW_CLEAR命令清除CODE和DAC寄存器的内容，将其置于用户可编程的默认数值。SW_RESET命令将所有配置寄存器的状态复位到上电默认状态，并将CODE和DAC寄存器复位到零。

内部基准

MAX5803/MAX5804/MAX5805带有内部高精度电压基准，利用软件可选择2.048V、2.500V或4.096V。内部基准选定后，REF引脚为其它外部电路提供该电压(见[典型工作电路](#))并可驱动25kΩ的负载。

外部基准

外部基准输入具有100kΩ的典型输入阻抗，支持从+1.24V至V_{DD}的输入电压。使用外部基准时，在REF和GND之间连接外部电压。MAX5803/4/5在上电和复位时为外部基准模式。关于外部电压基准器件的参考列表，请访问china.maximintegrated.com/products/references。

AUX输入

MAX5803/MAX5804/MAX5805提供异步AUX (低电平有效)输入，利用CONFIG命令配置器件，选择以下模式之一：CLR (默认)、GATE或禁止。

CLR模式

CLR模式下，AUX输入置为低电平时，可以执行基于电平的CLEAR操作。如果配置成CLR并触发了该操作，将清除所有CODE和DAC数据寄存器，将它们置于相应的默认数据/由配置寄存器设置的返回值。其它用户配置设置不受影响。

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

有些正在传送的I²C接口命令会被 $\overline{\text{CLR}}$ 操作屏蔽掉，如果在写命令的过程中触发 $\overline{\text{CLR}}$ 操作，将忽略该传输过程的命令。如果在传送I²C读指令的过程中触发 $\overline{\text{CLR}}$ 操作，数据传递将继续进行，但读回的数据可能过时。任何情况下，I²C接口会按照协议继续传送数据，但从机将不发送ACK脉冲应答被屏蔽的写命令(通知 μP 这些指令已忽略)。为了避免屏蔽操作，在发送START条件之前应消除 $\overline{\text{CLR}}$ 操作，需要满足 t_{CLRSTA} 时间要求。

$\overline{\text{GATE}}$ 模式

利用 $\overline{\text{GATE}}$ 模式可以暂时将DAC保持在用户选择的默认/返回状态，将DAC恢复到最后设置的状态。MAX5803/MAX5804/MAX5805还提供软件编程 $\overline{\text{GATE}}$ 命令，触发 $\overline{\text{GATE}}$ 模式，AUX引脚不会影响RETURN、CODE或DAC寄存器的更新以及相应的数据装载操作。用户可发送状态读命令确定器件 $\overline{\text{GATE}}$ 模式下的状态，I²C读回CODE和DAC寄存器的内容，但阻止进一步返回当前寄存器的数据，这些数据可能与实际DAC输出的电平不同。

$\overline{\text{LDAC}}$ 输入

MAX5803/MAX5804/MAX5805具有专用的异步 $\overline{\text{LDAC}}$ (低电平有效)输入， $\overline{\text{LDAC}}$ 输入拉低时，执行异步、基于电平的LOAD操作。采用 $\overline{\text{LDAC}}$ 输入模式，可以提供多器件构成的一组DAC的数据装载。如果用户希望单独控制(而非通过I/O指令) DAC数据装载，则要保证在器件编程期间将 $\overline{\text{LDAC}}$ 保持至高电平。一旦完成编程，可触发 $\overline{\text{LDAC}}$ ，装载新的CODE寄存器内容并锁存到DAC输出。如果用户希望直接响应I/O CODE寄存器，装载新的DAC数据，可将 $\overline{\text{LDAC}}$ 始终连接到低电平；这种配置下，MAX5803/MAX5804/MAX5805在每次完成I/O CODE指令更新的边沿即刻更新DAC输出。器件还提供软件LOAD指令。

$\overline{\text{LDAC}}$ 操作不会与用户的接口操作相互影响，但是，为了尽可能避免瞬态干扰，发送CODE命令时应满足接口更新

边沿的时序(t_{LDH})要求。软件LOAD命令结合Broadcast ID可以通过软件控制同步更新同一总线上的多片MAX5803/MAX5804/MAX5805。

V_{DDIO} 输入

MAX5803/MAX5804/MAX5805具有用于数字接口(1.8V至5.5V)的独立电源引脚(V_{DDIO})。需要的话，可以将 V_{DDIO} 连接至主处理器的I/O电源。

I²C串行接口

MAX5803/MAX5804/MAX5805具有兼容I²C/SMBus™的2线串行接口，由一根串行数据线(SDA)和一根串行时钟线(SCL)组成。在高达400kHz时钟速率下，SDA和SCL可使能MAX5803/MAX5804/MAX5805和主机之间的通信。图1所示为2线接口的时序图。主机在总线上产生SCL并发起数据传输。主机通过发送相应的从地址、随后跟命令字节、紧接着发送数据字向MAX5803/MAX5804/MAX5805写入数据。每个传输序列帧由START (S)或Repeated START (Sr)条件和STOP (P)条件构成。发送至MAX5803/MAX5804/MAX5805的每个字长为8位，其后是应答时钟脉冲。

主机从MAX5803/MAX5804/MAX5805读取数据时，必须发送相应的从地址，然后是每个请求数据字节所需的9个SCL脉冲。MAX5803/MAX5804/MAX5805通过SDA发送数据，与主机产生的SCL脉冲同步。主机在接收到每字节的数据后将对其进行应答。每一个读序列帧由START或Repeated START条件、非应答和STOP条件构成。SDA既是输入又是开漏输出。SDA要求典型值为4.7k Ω 的上拉电阻。SCL仅作为输入。如果总线上有多个主机，或者具有开漏SCL输出的单主机，SCL上则需要一个上拉电阻，通常为4.7k Ω 。

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

SDA和SCL线上的串联电阻是可选的。串联电阻保护MAX5803/MAX5804/MAX5805的数字输入免受总线上高压尖峰的损坏，并最大程度降低总线信号的串扰和下冲。MAX5803/MAX5804/MAX5805支持高于V_{DDIO}的总线电压，最大限值为5.5V；不建议使用低于V_{DDIO}的总线电压，可能会造成接口电流明显增大。MAX5803/MAX5804/MAX5805数字输入采用双缓冲。根据通过串行接口发送的命令，可使用写命令装载CODE寄存器，不影响DAC寄存器。为更新DAC寄存器，可在LDAC模式下将AUX驱动到低电平，异步更新DAC输出，也可以使用软件LOAD命令。

I²C START和STOP条件

不使用总线时，SDA和SCL的空闲状态为高电平。主机通过发送START条件启动通信。START条件是SCL为高电平时，SDA由高到低的跳变。STOP条件是SCL为高电平时，SDA由低到高跳变(图2)。主机发出START条件通知MAX5803/MAX5804/MAX5805开始传输。主机通过发送STOP条件终止传输并释放总线。如果产生的是Repeated START条件而不是STOP条件，则总线保持有效。

I²C提前STOP和Repeated START条件

MAX5803/MAX5804/MAX5805在数据传输期间可随时识别STOP条件，除非STOP条件与START条件出现在同一高电平脉冲。以提前STOP条件结束的传输将不影响内部的器件设置。如果在读回字节期间发生STOP条件，传输结束，随后的读模式请求将从起点传输请求的寄存器数据(仅适用于组合格式I²C读模式传输，接口验证模式传输将不可靠。请参见图2)。

I²C从地址

从地址定义为7个最高有效位(MSB)，后边跟R/W控制位。请参见图4。五个最高有效位为00110，2个LSB由ADDR确

表1. I²C从地址LSB

A[6:2] = 00110		
ADDR	A1	A0
V _{DD}	1	1
N.C.	1	0
GND	0	0

定，如表1所示。将R/W位置1时，将MAX5803/MAX5804/MAX5805配置为读模式。将R/W位置0时，将MAX5803/MAX5804/MAX5805配置为写模式。从地址是在START条件后发送到MAX5803/MAX5804/MAX5805的第一个信息字节。

为提供更多地址，MAX5803/MAX5804/MAX5805能够检测ADDR_输入的浮空状态；如果ADDR_输入没有连接，必须确保引脚的负载降至最小(例如，为引脚提供一个支撑点，但不允许任何电路板走线)。利用ADDR输入，允许同一I²C总线上挂接三片同类器件。

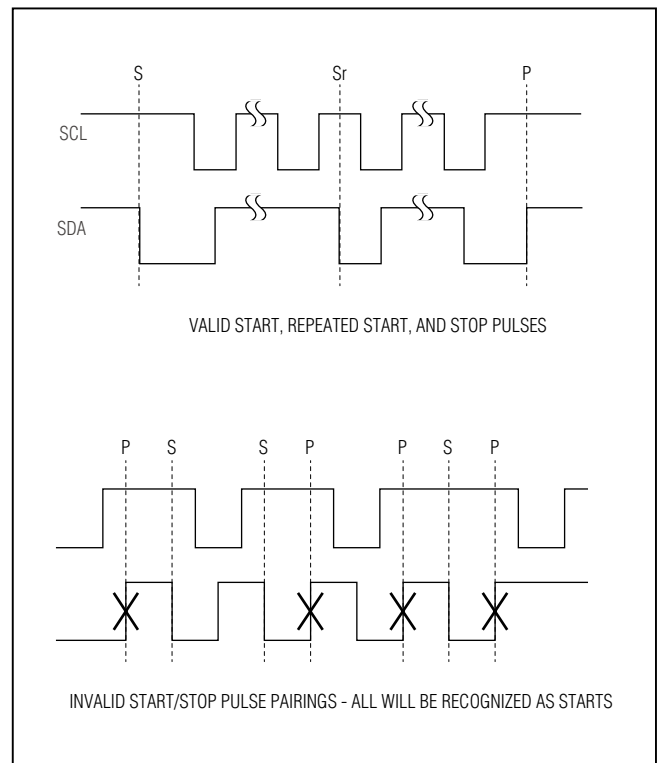


图2. I²C START、Repeated START和STOP条件

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

I²C广播地址

为更新或配置指定I²C总线上的全部MAX5803/MAX5804/MAX5805器件，提供了广播地址。总线上所有MAX5803/MAX5804/MAX5805器件应答和响应广播器件地址00110010。广播模式仅用于写模式(正如给定地址中的 $R/\overline{W} = 0$)。

I²C应答

写模式时，应答位(ACK)是第9个时钟位，是MAX5803/MAX5804/MAX5805对其接收的每个数据字节的握手信号，如图3所示。如果成功地接收了之前的字节，MAX5803/MAX5804/MAX5805在主机产生的第9个时钟脉冲期间内拉低SDA。监测ACK可以检测失败的数据传输。如果接收器件忙或者系统发生故障，则会出现数据传输失败。如果数据传输失败，总线主控制器会重试通信。

读模式下，主机在第9个时钟周期期间拉低SDA，作为从MAX5803/MAX5804/MAX5805接收到数据的应答。每次读取字节后，主机均发送应答信号，使数据继续传输。主机从MAX5803/MAX5804/MAX5805读取数据的最后字节时，发送非应答，随后是STOP条件。

I²C命令字节和数据字节

命令字节跟在从地址之后。命令字节后边通常跟两个数据字节，除非本身是传输中的最后一个字节。如果数据字节

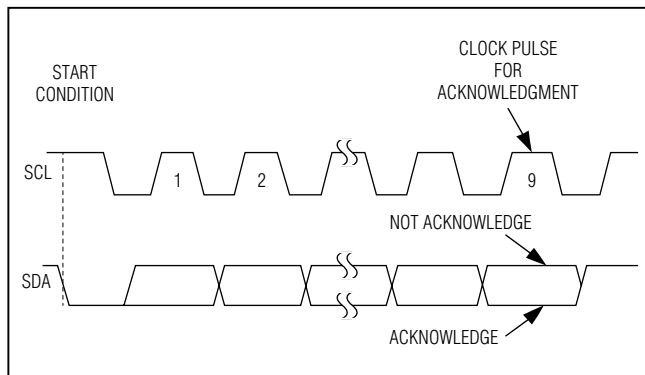


图3. I²C应答

跟随命令字节，命令字节表示接收随后2个数据字节的寄存器地址。数据字节储存在暂存寄存器中，然后在两个字节之间的ACK期间传输至相应寄存器。这避免了接口有效时的尖峰脉冲或对DAC的数字馈通。

I²C写操作

主机通过传输正确的从地址，随后为命令和数据字，实现与MAX5803/MAX5804/MAX5805通信。每个传输序列帧都由START或Repeated START条件和STOP条件构成，如上所述。每个字都是8位并总是跟一个应答时钟(ACK)脉冲，如图4和图5所示。第一个字节包含MAX5803/MAX5804/MAX5805的地址， $R/\overline{W} = 0$ ，表示写操作。第二个字节包含要写入的寄存器(或命令)，第三和第四字节包含要写入的数据。通过重复寄存器地址和数据对(图4和图5中的字节2至4)，用户可采用单个I²C命令序列写多个寄存器。用户用单个命令写多个寄存器的数量不受限。对于所有用户可存取的写模式命令，MAX5803/MAX5804/MAX5805均支持这种功能。

组合格式I²C读回操作

每个读回序列帧都由START或Repeated START条件和STOP条件构成。每个字都是8位，后边跟应答时钟脉冲，如图6所示。第一个字节包含MAX5803/MAX5804/MAX5805的地址， $R/\overline{W} = 0$ ，表示写操作。第二个字节包含将被读回的寄存器。发送Repeated START条件，后边跟器件地址(设置为 $R/\overline{W} = 1$ ，表示读操作)以及一个应答时钟。主机控制SCL，但是MAX5803/MAX5804/MAX5805接管SDA线。数据帧中的最后2个字节为寄存器回读数据，随后为STOP条件。如果附加字节超出了回读请求数据所需要的字节，MAX5803/MAX5804/MAX5805将连续读回“1”。RETURN寄存器的回读数据支持RETURN命令(B[23:20] = 0111)。CODE寄存器的回读数据支持CODE命令(B[23:20] = 1000)，DAC寄存器的回读命令支持所有LOAD命令(B[23:20] = 1001、1010或1011)。

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

其它所有寄存器不直接支持回读。如果读取不支持回读功能的寄存器，器件当前的状态和配置设置如表2所示。状态寄存器包含了当前清零、屏蔽、器件装载状态的信息(“1”表示触发相应状态)，以及用户对基准、关断、AUX模式以及默认操作的配置。

接口验证I²C读回操作

MAX5803/MAX5804/MAX5805支持所选寄存器的标准I²C读回，也能够接口验证模式下工作。在执行写模式命令后跟读回操作，任何时间均可采用该模式。该模式下，将最后执行的三个字节命令作为整体读回。该功能允许验证接口。

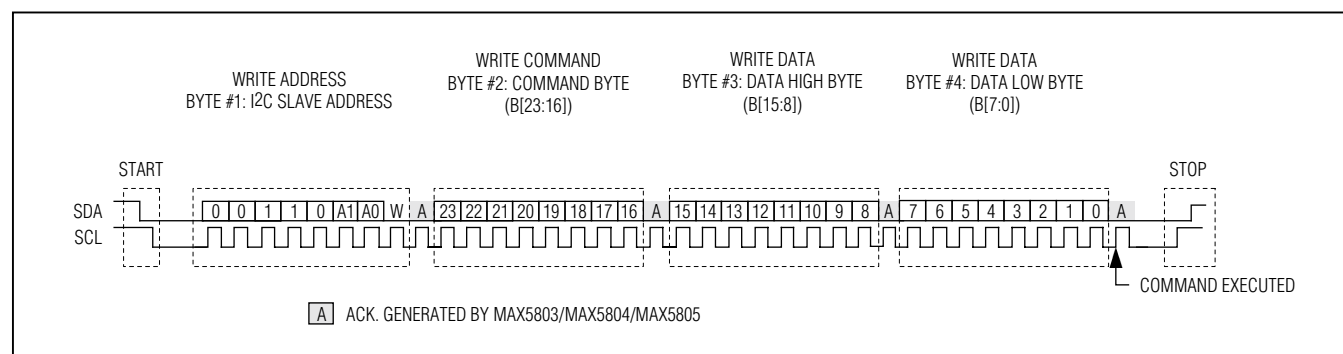


图4. I²C单个寄存器写序列

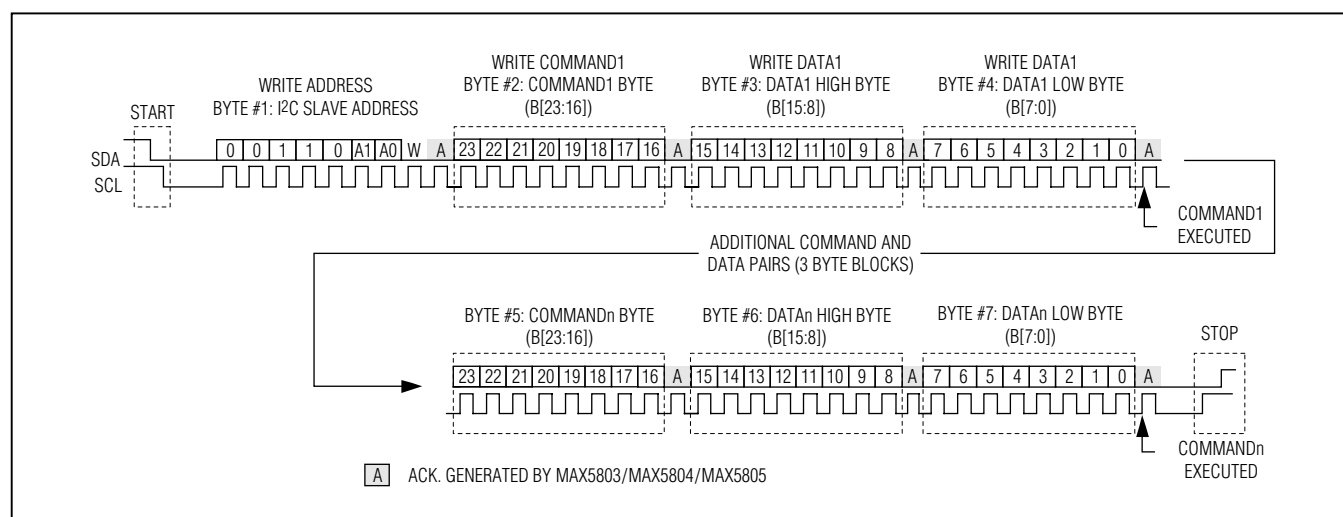


图5. 多个寄存器写序列(标准I²C协议)

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

示例命令序列如图7所示。第一个命令传输为写模式(R/W = 0)，必须运行完成以符合接口读回验证。现在需要一个STOP/START对或Repeated START条件，后边跟读回传输(R/W = 1，以表示读操作)，以及MAX5803/MAX5804/MAX5805的应答。主机仍然控制SCL线，但是MAX5803/MAX5804/MAX5805接管SDA线。数据帧中的最后三个字节包括在第一次传输中写入的用于读回的命令和寄存器数据，随后为STOP条件。如果提供的字节超过读回的请求数据，MAX5803/MAX5804/MAX5805将连续读回1。

写和读模式传输不必立即顺序发生。涉及其它器件的I²C传输不影响MAX5803/MAX5804/MAX5805读回模式。读回模式之间的切换取决于之前写模式传输的长度。如果写命令长于两个字节但少于4个字节，则判定为组合格式I²C读回。对于使用多个寄存器写序列写入的命令，只读回最后执行的命令。对于每个写入的命令，读回序列只能一次完成，部分和/或连续多次尝试执行读回命令，不会产生有用数据。

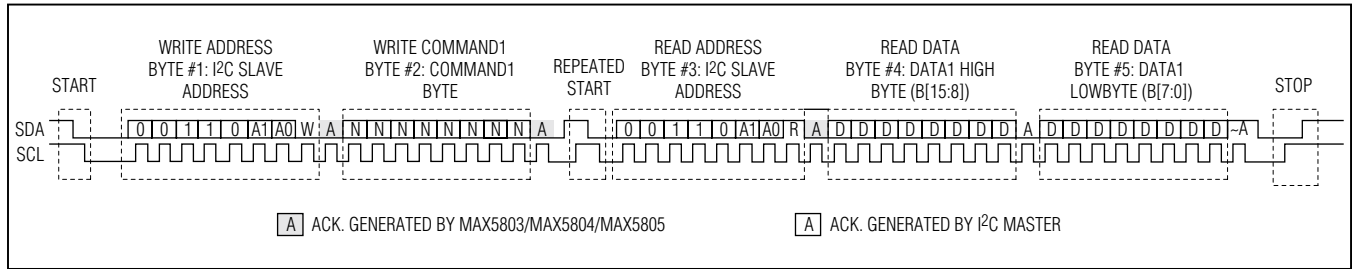


图6. 标准I²C寄存器读序列

表2. 标准I²C用户读回数据

COMMAND BYTE (REQUEST)								READBACK DATA HIGH BYTE								READBACK DATA LOW BYTE							
B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	X	X	X	X	0	1	0	1	0	REV_ID[2:0] (000)			PART_ID[7:0] MAX5803 = 0x8A MAX5804 = 0x92 MAX5805 = 0x82							
0	1	1	1	X	X	X	X	RETURN[11:4]								RETURN[3:0]		0	0	0	0		
1	0	0	0	X	X	X	X	CODE[11:4]								CODE[3:0]		0	0	0	0		
1	0	0	1	X	X	X	X	DAC[11:4]								DAC[3:0]		0	0	0	0		
1	0	1	0	X	X	X	X	DAC[11:4]								DAC[3:0]		0	0	0	0		
1	0	1	1	X	X	X	X	DAC[11:4]								DAC[3:0]		0	0	0	0		
Any other command								CLR	LOAD	GATE	1	RF[3:0]				PD[1:0]		AB[2:0]		DF[2:0]			

表3. DAC数据位的位置

PART	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
MAX5803	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X	X	X	X	X
MAX5804	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X	X	X
MAX5805	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

I²C兼容性

MAX5803/MAX5804/MAX5805与现有I²C系统完全兼容。SCL和SDA为高阻输入；SDA为开漏，可将数据线拉低以发送数据或ACK脉冲。图8所示为典型的I²C应用。

I²C用户命令寄存器映射

本节列出了MAX5803/MAX5804/MAX5805的用户可访问命令和寄存器。

表4列出了关于命令寄存器的详细信息。

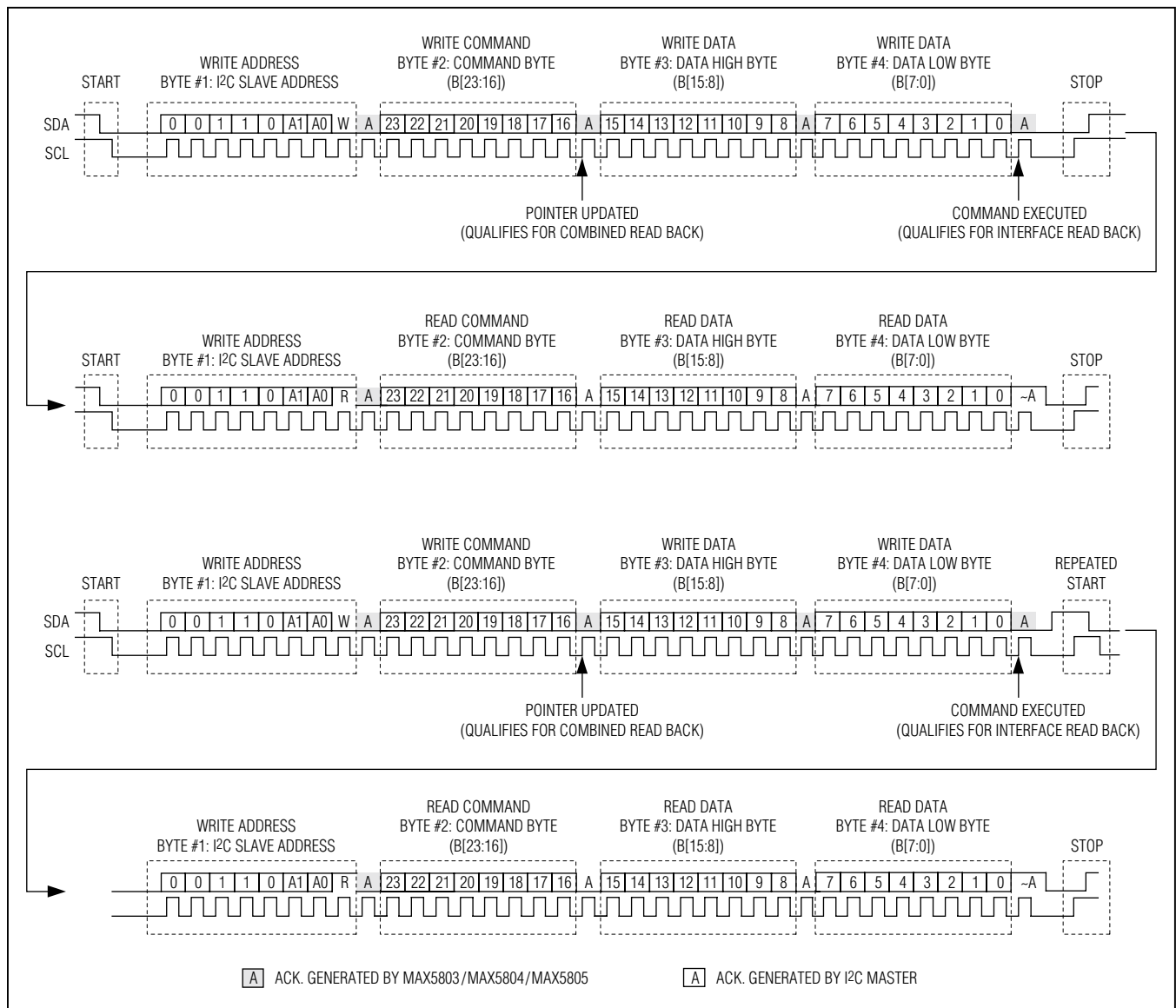


图7. 接口验证I²C寄存器读序列

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

CODE命令

CODE命令(B[23:20] = 1000)更新DAC的CODE寄存器内容。根据该命令更改CODE寄存器不直接影响DAC输出，除非将 $\overline{\text{LDAC}}$ 输入拉至低电平。否则，需要随后提供硬件或软件LOAD操作，以便将数据有效地锁存到DAC。触发 $\overline{\text{CLR}}$ 时，该命令被拒绝，将忽略寄存器更新操作，而是将寄存器清零，参见表3和表4。

LOAD命令

LOAD命令(B[23:20] = 1001)装载当前CODE寄存器的内容，进而更新DAC锁存器的内容。触发 $\overline{\text{CLR}}$ 时，该命令被拒绝，将忽略寄存器更新操作，而是将寄存器清零，参见表3和表4。

CODE_LOAD命令

CODE_LOAD命令(B[23:20] = 1010和1011)更新CODE寄存器的内容以及DAC寄存器的内容，触发 $\overline{\text{CLR}}$ 时，该命令被拒绝，将忽略这些寄存器的更新操作，而是将寄存器清零，参见表3。

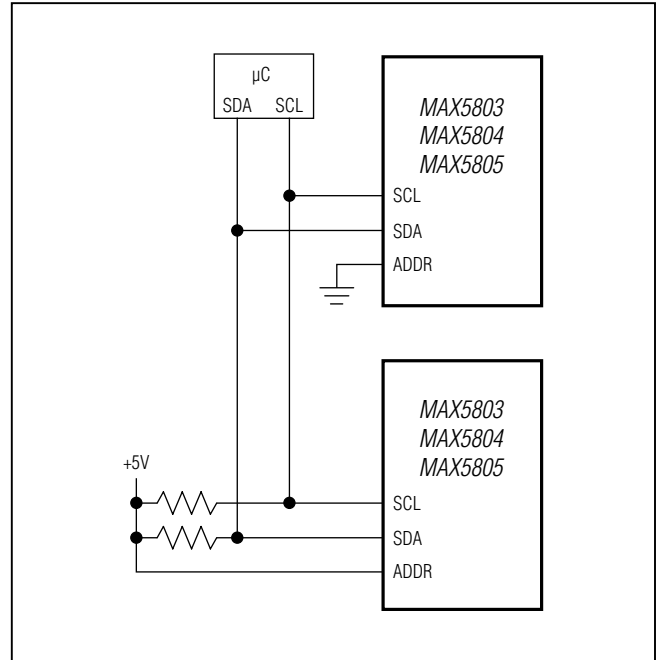


图8. 典型的I²C应用电路

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC，
内置基准和I²C接口

表4. I²C命令汇总

COMMAND	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	DESCRIPTION
DAC COMMANDS																									
CODE	1	0	0	0	0	0	0	X	CODE REGISTER DATA[11:4]							CODE REGISTER DATA[3:0]			Writes data to the CODE register				X	X	Writes data to the CODE register
LOAD	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Transfers data from the CODE registers to the DAC register
CODE_LOAD	1	0	1	0	X	X	X	X	CODE AND DAC REGISTER DATA[11:4]							CODE AND DAC REGISTER DATA[3:0]			Simultaneously writes data to the CODE register while updating DAC register				X	X	Simultaneously writes data to the CODE register while updating DAC register
CODE_LOAD	1	0	1	1	X	X	X	X	CODE AND DAC REGISTER DATA[11:4]							CODE AND DAC REGISTER DATA[3:0]			Simultaneously writes data to the CODE register while updating DAC register				X	X	Simultaneously writes data to the CODE register while updating DAC register
RETURN	0	1	1	1	X	X	X	X	RETURN REGISTER DATA[11:4]							RETURN REGISTER DATA[3:0]			Updates the RETURN register contents for the DAC				X	X	Updates the RETURN register contents for the DAC

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC，
内置基准和I²C接口

表4. I²C命令汇总(续)

COMMAND	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	DESCRIPTION
CONFIGURATION COMMANDS																									
REF	0	0	1	0				Ref Mode 00 = EXT 01 = 2.5V 10 = 2.0V 11 = 4.1V	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Sets the reference operating mode.
SOFTWARE	0	0	1	1			Type: 000 = END 001 = GATE 100 = CLR 101 = RST Other = No Effect	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Executes a software operation of the type chosen
POWER	0	1	0	0					X	X	X	X	X	X	X	X	Power Mode: 00 = DAC 01 = 1kΩ 10 = 100kΩ 11 = HiZ	X	X	X	X	X	X	X	Sets the Power mode
CONFIG	0	1	0	1					X	X	X	X	X	X	X	X		X		AUX Mode: 011 = GATE 110 = CLEAR 111 = NONE Other = No Effect	X	X	X	X	Updates the function of the AUX input
DEFAULT	0	1	1	0					X	X	X	X	X	X	X	X		X		Default Values: 000 = POR 001 = ZERO 010 = MID 011 = FULL 100 = RETURN Other = No Effect	X	X	X	X	Sets the default value for the DAC
NO OPERATION COMMANDS																									
No Operation	0	0	0	0					X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	These commands will have no effect on the part.
Reserved Commands	1	1	1	1					X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Any commands not specifically listed above are reserved for Maxim internal use only.

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

REF命令

REF (B[23:20] = 0010)命令更新DAC的全局基准配置，B[17:16] = 00时，DAC使用外部基准；B[17:16]为01、10，或者是11时，分别选择2.5V、2.048V或4.096V内部基准。

如果REF命令中RF3 (B19)置零(默认值)，REF I/O将不经过内部基准电路驱动，节省电流。如果RF3置1，REF I/O将由内部基准电路驱动，在基准上电条件下，额外消耗25μA (典型值)的电流；如果基准关断，REF I/O为高阻态。

如果REF命令中RF2 (B18)置零(默认值)，则当DAC关断(STANDBY模式)时关闭基准；如果RF2 (B18)置1，即使DAC关断，基准也将保持有效，允许外部电路保持有效供电，但此时无法进入1μA关断模式，参见表5。

SOFTWARE 命令

SOFTWARE (B[23:20] = 0011)命令提供几种灵活的软件操作，如表6所示。

SOFTWARE命令通过B[18:16]选择有效操作：

- END (000): 用于终止任何有效的屏蔽操作，恢复标准工作模式(默认状态)。
- GATE (001): DAC内容将置于DEFAULT选择的数值，直到解除屏蔽条件。
- CLEAR (100): 所有CODE和DAC内容清除到DEFAULT选择的数值。
- RESET (101): 所有CODE、DAC、RETURN和配置寄存器复位到其上电默认状态(包括：REF、POWER和CONFIG 设置)，类似于重新上电复位。
- OTHER: 没有影响。

表5. REF (0010)命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	0	1	0	RF3	RF2	RF1	RF0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
REF COMMAND				0 = REF Not driven 1 = REF Driven	0 = Off in Standby 1 = On in Standby	Ref Mode: 00 = EXT 01 = 2.5V 10 = 2.0V 11 = 4.0V		Don't Care								Don't Care							
DEFAULT VALUES				0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
COMMAND BYTE								DATA HIGH BYTE								DATA LOW BYTE							

表6. SOFTWARE (0011)命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	0	1	1	X	SW2	SW1	SW0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
SOFTWARE COMMANDS				Don't Care	Mode: 000: END 001: GATE 100: CLR 101: RST Other: No Effect			Don't Care								Don't Care							
DEFAULT VALUES				X	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
COMMAND BYTE								DATA HIGH BYTE								DATA LOW BYTE							

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

POWER命令

MAX5803/MAX5804/MAX5805具有软件控制的POWER模式命令(B[23:20] = 0100)。

关断状态下，DAC输出与缓冲器断开，通过两个内部选择的电阻之一接地，或者是置于高阻态。关断模式下电阻选择，请参考表7和表8。关断模式下，DAC寄存器保留其数

据，当器件恢复工作时恢复其输出状态。关断模式下，串口保持有效，因此可访问所有寄存器。

关断模式下，可关闭内部基准，也可以保持在有效状态，以供外部电路使用。另外，关断模式下，使用外部基准的器件不会在REF引脚加载电压，如表7所示。

表7. POWER (0100)命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	1	0	0	X	X	X	X	X	X	X	X	X	X	X	X	PD1	PD0	X	X	X	X	X	X
POWER COMMAND				Don't Care				Don't Care								Power Mode: 00 = Normal 01 = 1kΩ 10 = 100kΩ 11 = Hi-Z		Don't Care					
DEFAULT VALUES				X	X	X	X	X	X	X	X	X	X	X	X	0	0	X	X	X	X	X	X
COMMAND BYTE								DATA HIGH BYTE								DATA LOW BYTE							

表8. 关断模式下，可选择DAC输出阻抗

PD1 (B7)	PD0 (B6)	OPERATING MODE
0	0	Normal operation
0	1	Power-down with internal 1kΩ pulldown resistor to GND.
1	0	Power-down with internal 100kΩ pulldown resistor to GND.
1	1	Power-down with high-impedance output.

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

CONFIG命令

TCONFIG命令(B[23:20] = 0101)更新 $\overline{\text{AUX}}$ 输入功能，使其屏蔽或清零(默认)操作模式，[表9](#)所示。

$\overline{\text{AUX}}$ Config通过B[5:3]写操作设置：

- GATE (011): $\overline{\text{AUX}}$ 用作 $\overline{\text{GATE}}$ ，该引脚为低电平时，DAC码置于DEFAULT值。
- CLEAR (110): $\overline{\text{AUX}}$ 用作 $\overline{\text{CLR}}$ 输入(默认状态)，该引脚为低电平时，CODE和DAC内容置于DEFAULT值。
- NONE (111): 禁止 $\overline{\text{AUX}}$ 功能。
- OTHER: 不改变 $\overline{\text{AUX}}$ 功能。

DEFAULT命令

DEFAULT (0110): DEFAULT命令选择DAC的默认值。这些默认值用于将来全部清零和选通操作。新默认设置由DF[2:0]位决定，请参见[表10](#)。

可用的默认值(DF[2:0])有：

可用的默认值有：

- POR (000): DAC默认为上电复位值(默认状态)。
- ZERO (001): DAC默认为零刻度。
- MID (010): DAC默认为中间刻度。
- FULL (011): DAC默认为满刻度。
- RETURN (100): DAC默认为RETURN寄存器规定的数值。
- OTHER: 不影响，默认设置保持不变。

注：SW_RESET命令或重新上电时，DAC都将置于上电复位状态(零值)，而非所选择的复位值。

表9. CONFIG (0101)命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	1	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	AB2	AB1	AB0	X	X	X
CONFIG COMMAND				Don't Care				Don't Care								Don't Care		AUXB Mode: 011 = GATE 110 = CLEAR 111 = NONE Other = No Effect			Don't Care		
DEFAULT VALUES				X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	1	0	X	X	X
COMMAND BYTE								DATA HIGH BYTE								DATA LOW BYTE							

表10. DEFAULT (0110)命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	DF2	DF1	DF0	X	X	X	X	X
DEFAULT COMMAND				Don't Care				Don't Care								Default Values: 000: POR 001: ZERO 010: MID 011: FULL 100: RETURN Other: No Effect			Don't Care				
DEFAULT VALUES				X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	X	X	X	X	X
COMMAND BYTE								DATA HIGH BYTE								DATA LOW BYTE							

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

RETURN命令

RETURN命令(B[23:20] = 0111)刷新DAC RETURN寄存器的内容，如果DEFAULT配置寄存器置于RETURN模式，发生软件(SW)或硬件(HW)清零或GATE条件时，DAC将输出置于RETURN寄存器值对应的状态。如果不使用DEFAULT = RETURN模式，则不必编程设置该寄存器。RETURN寄存器的数据格式与CODE和LOAD操作所使用的格式相同，参见[表3](#)和[表4](#)。

应用信息

上电复位(POR)

电源加至V_{DD}时，DAC输出设置为零刻度。为获得最佳DAC线性度，等待电源达到稳定并完成内部设置和校准序列(200μs，典型值)。

电源和旁路考虑

用高品质陶瓷电容将V_{DD}旁路至低阻地，电容尽量靠近器件放置。将引线长度降至最短，以减小引线电感。将GND连接至模拟接地区域。

布局考虑

GND上的数字和交流瞬态信号会在输出产生噪声。DAC系统的接地连接为星型接地。将该系统地作为远端DAC负载的参考地有助于获得最佳性能。采用正确的接地技术，例如带有低电感地层的多层电路板，或者采用星型拓扑将全部地回路连接至MAX5803/MAX5804/MAX5805的GND。须特别注意通道间的走线，以降低交流交叉耦合。不得使用绕线电路板或插座。采用屏蔽，提高抗噪性。不得并行排列模拟和数字信号线，特别是时钟信号。避免在MAX5803/MAX5804/MAX5805封装下方出现数字信号线。

定义

积分非线性(INL)

INL是消除失调、增益误差后，所测的传递函数与两个代码连接直线的偏差。

微分非线性(DNL)

DNL是实际步长与1 LSB理想值之差。如果DNL的幅度≤1 LSB，DAC可确保无丢码并且单调。如果DNL的幅度≥1 LSB，DAC输出仍可能单调。

失调误差

失调误差指在某个工作点，实际传递函数与理想传递函数的差异。通常情况下，规定在位于或靠近传递函数零点的位置测量失调误差。

增益误差

增益误差为消除失调误差后，理想的满幅输出电压与实际传递函数曲线满幅输出电压的差。该误差会改变传递函数的斜率，每一步长具有相同百分比误差。

零点误差

零点误差指的是零码时，DAC输出与地电位之差，包括失调及其它非理想因素导致的误差。

满量程误差

满量程误差指的是满量程输入时，DAC输出与基准电压之差。其中包括失调误差、增益误差及其它非理想因素导致的误差。

建立时间

建立时间是指从开始转换到DAC新输出值稳定为转换器规定精度所需要的时间。

数字馈通

数字馈通是指触发DAC数字控制线时，在DAC输出端产生的噪声。

数/模转换干扰脉冲

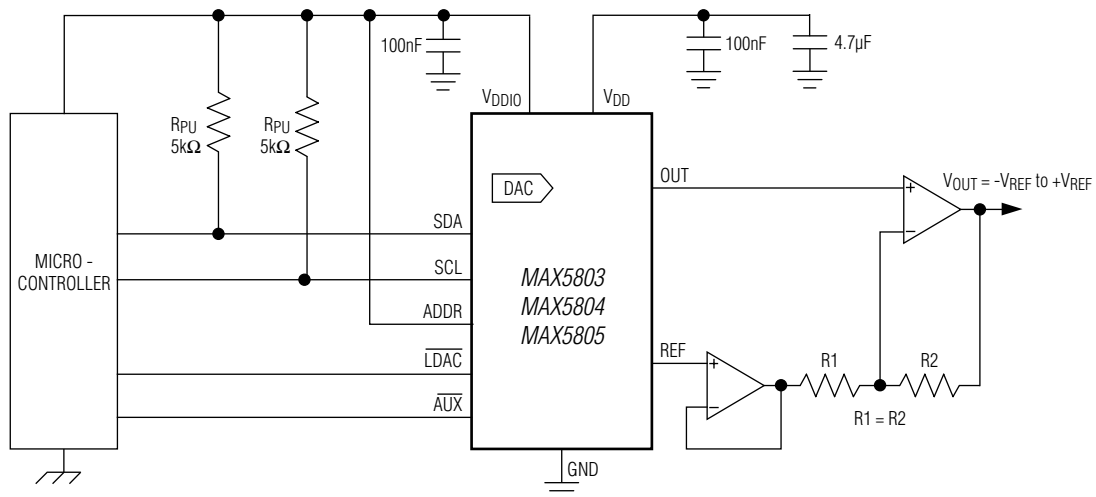
最多位跳变发生在中间刻度点—MSB由低电平变为高电平，其它所有数据位则由高电平变为低电平；或者MSB由高电平变为低电平，而其它数据位由低电平变为高电平。在最多位跳变过程中，开关干扰脉冲的持续时间称作数/模转换干扰脉冲。

数/模转换上电干扰指器件退出关断模式时所产生的开关干扰脉冲的持续时间。

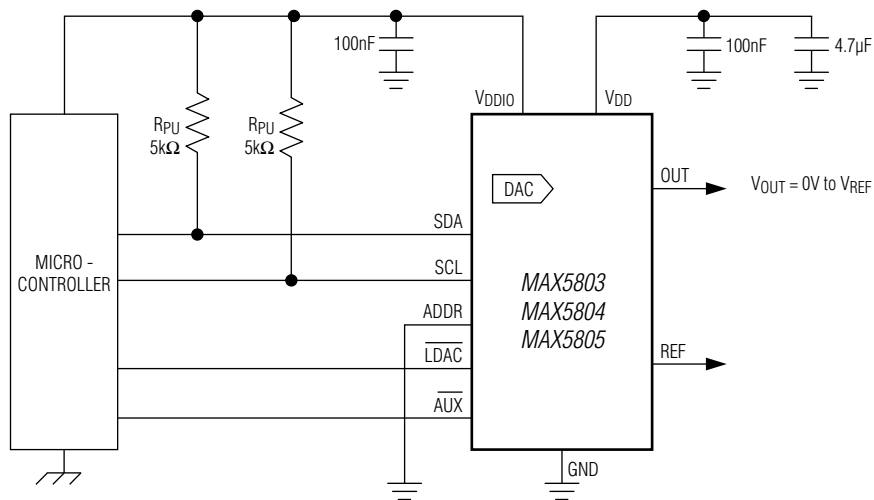
MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC，
内置基准和I²C接口

典型工作电路



NOTE: BIPOLAR OPERATION SHOWN



NOTE: UNIPOLAR OPERATION SHOWN

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

订购信息

器件	引脚-封装	分辨率(位)	内部基准温度系数(ppm/°C)
MAX5803 ATB+T	10 TDFN-EP*	8	10 (typ), 25 (max)
MAX5803AUB+	10 µMAX	8	10 (typ), 25 (max)
MAX5804 ATB+T	10 TDFN-EP*	10	10 (typ), 25 (max)
MAX5804AUB+	10 µMAX	10	10 (typ), 25 (max)
MAX5805 AAUB+	10 µMAX	12	4 (typ), 12 (max)
MAX5805BATB+T	10 TDFN-EP*	12	10 (typ), 25 (max)
MAX5805BAUB+	10 µMAX	12	10 (typ), 25 (max)

注：所有器件均工作在-40°C至+125°C温度范围内。

+表示无铅(Pb)/符合RoHS标准的封装。

T = 卷带包装。

*EP = 裸焊盘。

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maximintegrated.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
10 TDFN-EP	T1032N+1	21-0429	90-0082
10 µMAX	U10+2	21-0061	90-0330

MAX5803/MAX5804/MAX5805

超小尺寸、单通道、8/10/12位电压缓冲输出DAC， 内置基准和I²C接口

修订历史

修订号	修订日期	说明	修改页
0	11/12	最初版本。	—
1	2/13	发布MAX5803/MAX5804，并更新了电气特性。	2-8, 30
2	6/13	发布MAX5803/MAX5804/MAX5805 TDFN封装。	30

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

31

© 2013 Maxim Integrated

Maxim标志和Maxim Integrated是Maxim Integrated Products, Inc.的商标。