

MAXQ617

红外遥控片上系统(SoC)

概述

MAXQ617是一款低功耗、16位MAXQ®微控制器，设计用于通用遥控器、消费类电子和白色家电等低功耗产品。器件结合了强大的16位RISC微控制器和集成外设，包括一个通用同步/异步收发器(USART)和一个SPI主/从、两个I²C通信接口，以及能够产生载波频率的IR模块和灵活的复用键盘控制I/O。器件内置放大器，无需外部电路驱动IR接收器引脚。

器件包含80KB闪存和4KB数据SRAM。

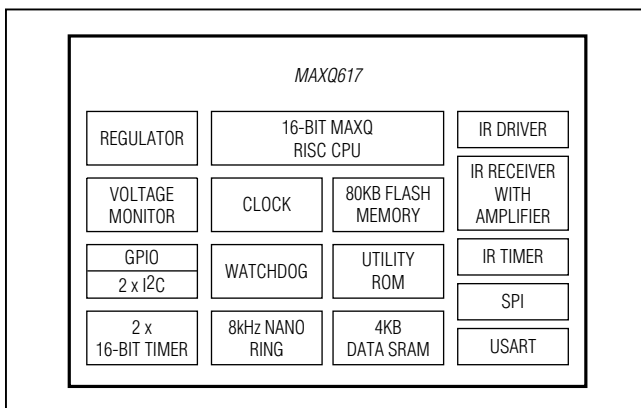
为实现低功耗电池供电设计，器件包括一个超低功耗停止模式(0.2μA，典型值)。该模式下，只有少数电路保持供电。唤醒源包括外部中断、电源失效中断以及定时器中断。微控制器工作在1.67V至3.6V较宽的电压范围。

应用

平板电脑通用遥控器

智能手机通用遥控器

方框图



特性

- ◆ 高性能、低功耗、16位RISC核心
- ◆ 内部12MHz振荡器，无需外部元件
- ◆ 1.67V至3.6V工作电压
- ◆ 总计33条指令简化编程
- ◆ 3个独立的数据指针具有自动递增/递减特性，加速数据转移
- ◆ 专用指针，用于直接读取程序空间
- ◆ 16位指令字，16位数据总线
- ◆ 16 x 16位通用工作寄存器
- ◆ 存储器特性
 - ◇ 80KB闪存存储器
 - ◇ 4KB数据SRAM
- ◆ 附加外设
 - ◇ 电源失效报警
 - ◇ 上电复位(POR)/掉电复位
 - ◇ IR载波频率自动发生器和调制器
 - ◇ IR学习放大器
 - ◇ IR发送驱动器，200mA (最小)吸入电流@ 1.8V
 - ◇ 2个16位、可编程定时器/计数器，带预调节和捕获/比较功能
 - ◇ 一个SPI、两个I²C和一个USART端口
 - ◇ 可编程看门狗定时器
 - ◇ 8kHz超微功耗环型振荡器唤醒定时器
 - ◇ 多达10个通用I/O
- ◆ 低功耗
 - ◇ 停止模式下，T_A = +25°C、电源失效监测器禁止时，电流仅为0.2μA (典型值)、2.0μA (最大值)
 - ◇ 工作模式下，12MHz时电流为2.0mA (典型值)

[订购信息](#)在数据资料的最后给出。

MAXQ是Maxim Integrated Products, Inc.的注册商标。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

红外遥控片上系统(SoC)

目录

概述	1
应用	1
特性	1
方框图	1
Absolute Maximum Ratings	4
Package Thermal Characteristics	4
Electrical Characteristics	4
焊球配置	7
焊球说明	7
详细说明	9
微处理器	9
存储器	9
堆栈存储器	9
固定用途ROM	10
看门狗定时器	10
IR载波发生器和调制定时器	10
载波发生模块	11
IR发送	11
IR接收	13
载波突发计数模式	14
16位定时器/计数器	14
串行外设	15
串行外设接口(SPI)	15
I ² C总线	16
USART	16
通用I/O	16
片上振荡器	16
工作模式	16
电源失效检测	17
应用信息	21
接地和旁路	21
订购信息/选型指南	22
封装信息	22
其它文档	22
开发和技术支持	22

红外遥控片上系统(SoC)

目录(续)

附录A:	23
I ² C串行外设技术指标	23
I ² C串行接口示意图	25
SPI Electrical Characteristics	26
SPI时序图	27
USART时序	28
修订历史	29

图目录

图1. IR发送器频率偏移示例(IRCFME = 0)	12
图2. IR发送载波发生器和载波调制器控制	12
图3. IR发送波形(IRCFME = 0)	13
图4. IR采集	14
图5. 接收突发计数示例	15
图6. 标准工作模式下的电源失效检测	17
图7. 停止模式下电源失效检测状态, 使能电源失效监测器	19
图8. 停止模式下电源失效检测状态, 禁用电源失效监测器	20
图9. 用于高压尖峰脉冲保护的串联电阻(R _S)	25
图10. I ² C总线控制器时序图	25
图11. SPI主机通信时序	27
图12. SPI从机通信时序	27
图13. USART时序图	28

表目录

表1. 看门狗中断超时(Sysclk = 12MHz, CD[1:0] = 00)	10
表2. USART模式列表	16
表3. 电源失效报警电压选择	17
表4. 标准工作模式下的电源失效检测状态	18
表5. 停止模式下电源失效检测状态, 使能电源失效监测器	19
表6. 停止模式下电源失效检测状态, 禁用电源失效监测器	20

红外遥控片上系统(SoC)

ABSOLUTE MAXIMUM RATINGS

(All voltages with respect to GND.)

Voltage Range on V_{DD} -0.3V to +3.6V
 Voltage Range on Any Lead Except V_{DD} .. -0.3V to (V_{DD} + 0.5V)
 Continuous Power Dissipation (T_A = +70°C)
 WLP (multilayer board)
 (derate 17.20mW/°C above +70°C) 1600mW

Operating Temperature Range -20°C to +70°C
 Storage Temperature Range -65°C to +150°C
 Soldering Temperature (reflow) +260°C
 Continuous Output Current
 Any Single I/O Pin 32mA
 All I/O Pins Combined 32mA

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS

WLP

Junction-to-Ambient Thermal Resistance (θ_{JA}) 58°C/W

Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maximintegrated.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

(Limits are 100% tested at T_A = +25°C and T_A = +85°C. Limits over the operating temperature range and relevant supply voltage range are guaranteed by design and characterization. Specifications marked GBD are guaranteed by design and not production tested.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V_{DD}		V_{RST}		3.6	V
1.8V Internal Regulator	V_{REG18}		1.59	1.8	1.98	V
Power-Fail Warning Voltage	V_{PFW}	PFWARNCN[1:0] = 00 (default)	1.64	1.67	1.70	V
		GBD, all other values of PFWARNCN[1:0] as shown in Table 3	-3%		+3%	
Power-Fail Reset Voltage	V_{RST}		1.61		1.67	V
Power-Fail Warning/Reset Offset	$V_{PFWOFFSET}$	PFWARNCN[1:0] = 00, $V_{PFW} > V_{RST}$		30		mV
Power-On Reset Voltage	V_{POR}	Monitors V_{DD}		1.2		V
RAM Data Retention Voltage	V_{DRV}			1.0		V
Active Current	I_{DD_1}	f_{SYSCLK} = 12MHz, executing code from flash memory, all inputs connected to GND/ V_{DD} , outputs do not source or sink current		2	3.5	mA
Stop Mode Current	I_{S1}	T_A = +25°C (power-fail off)		0.15	2.0	μ A
		T_A = 0°C to +70°C (power-fail off)		0.15	8	
	I_{S2}	T_A = +25°C (power-fail on)		22	31	
		T_A = 0°C to +70°C (power-fail on)		27.6	38	
Power Consumption During Power-On Reset	I_{POR}	During POR while $V_{DD} < V_{POR}$		100		nA

红外遥控片上系统(SoC)

ELECTRICAL CHARACTERISTICS (continued)

(Limits are 100% tested at $T_A = +25^\circ\text{C}$ and $T_A = +85^\circ\text{C}$. Limits over the operating temperature range and relevant supply voltage range are guaranteed by design and characterization. Specifications marked GBD are guaranteed by design and not production tested.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Stop Mode Resume Time	t _{ON}		375 + (8192t _{CK})			μs
Input Low Voltage for IRRX and All Port Pins	V _{IL}		V _{GND}		0.3 V _{DD}	V
Input High Voltage for IRRX and All Port Pins	V _{IH}		0.7 V _{DD}		V _{DD}	V
Input Hysteresis (Schmitt)	V _{IHYS}	V _{DD} = 3.3V, T _A = +25°C	300			mV
IRRX Input Filter Pulse-Width Reject	t _{IRRX_R}		50			ns
IRRX Input Filter Pulse-Width Accept	t _{IRRX_A}		300			ns
IRTX Sink Current	I _{IRTX}	V _{IRTX} ≥ 0.25V	200			mA
Output Low Voltage for All Port Pins	V _{OL}	V _{DD} = 3.6V, I _{OL} = 11mA	0.4		0.5	V
		V _{DD} = 2.35V, I _{OL} = 8mA	0.4		0.5	
		V _{DD} = 1.8V, I _{OL} = 4.5mA	0.4		0.5	
Output High Voltage All Port Pins	V _{OH}	I _{OH} = -2mA	V _{DD} - 0.5		V _{DD}	V
Input/Output Pin Capacitance for All Port Pins	C _{IO}		15			pF
Input Leakage Current for All Pins	I _L	Internal pullup disabled	-100		+100	nA
Input Pullup Resistor for $\overline{\text{RESET}}$, IRRX, and All Port Pins	R _{PU}	V _{DD} = 3.0V, V _{OL} = 0.4V	16	28	39	kΩ
		V _{DD} = 1.8V, V _{OL} = 0.4V	18	31	43	kΩ
LEARNING AMPLIFIER						
IRRX Amplifier Input Low Detection	I _{DL}	V _{DD} = 1.8V, I _{RRCVEN} = 1	0.2			μA
IRRX Amplifier Input High Detection	I _{DH}	V _{DD} = 1.8V, I _{RRCVEN} = 1	1.25			μA
CLOCK						
Internal Oscillator Frequency	f _{OSC}		12			MHz
Internal Oscillator Variability	f _{OSC_VAR}	T _A = -20°C to +70°C	±1%			MHz
		T _A = +25°C, V _{DD} = 1.8V	±0.5%			
		T _A = +15°C to +40°C, V _{DD} = 1.8V ±5%	±0.5%			

红外遥控片上系统(SoC)

ELECTRICAL CHARACTERISTICS (continued)

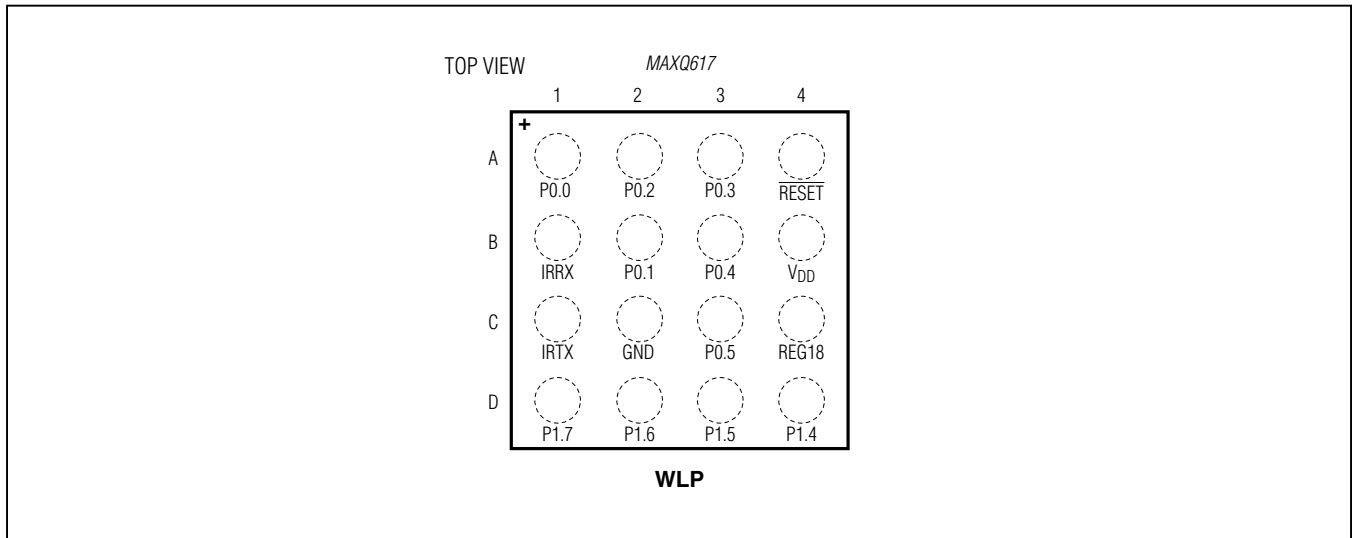
(Limits are 100% tested at $T_A = +25^\circ\text{C}$ and $T_A = +85^\circ\text{C}$. Limits over the operating temperature range and relevant supply voltage range are guaranteed by design and characterization. Specifications marked GBD are guaranteed by design and not production tested.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
System Clock Period	t _{CK}			1/f _{OSC}		ns
System Clock Frequency	f _{CK}			1/t _{CK}		MHz
NANOPOWER RING						
Nanopower Ring Frequency	f _{NANO}	T _A = +25°C	3.0	8.0	20.0	kHz
		T _A = +25°C, V _{DD} = POR voltage	1.7	2.4		
WAKE-UP TIMER						
Wakeup Timer Interval	t _{WAKEUP}		1/ f _{NANO}		65,535/ f _{NANO}	s
FLASH MEMORY						
System Clock During Flash Programming/Erase	f _{FPSYSCLK}	f _{FPSYSCLK} /(FCKDIV[3:0]+1) must equal 1MHz, verify PFI = 0 before calling utility ROM.		f _{OSC}		MHz
Flash Erase Time	t _{ME}	Mass erase		40		ms
	t _{ERASE}	Page erase		40		ms
Flash Programming Time per Word	t _{PROG}	Excluding utility ROM overhead		40		μs
Write/Erase Cycles			20,000			Cycles
Data Retention		T _A = +25°C	100			Years

MAXQ617

红外遥控片上系统(SoC)

焊球配置



焊球说明

焊球	名称	功能
电源焊球		
B4	V _{DD}	电源电压。
C2	GND	地，直接连接至接地区域。
C4	REG18	1.8V稳压器输出。该引脚必须通过一个1.0μF外部陶瓷电容连接至地。电容应尽可能靠近该引脚放置。该引脚不应连接电容以外的其它器件。
复位焊球		
A4	RESET	低电平有效的数字复位输入/输出。该引脚为低电平时，器件保持为复位状态；该引脚返回至高电平时，从固定用途ROM的地址8000h开始执行指令。该引脚具有上拉电流源，由外部器件驱动时，应由能够吸收大于4mA的漏极开路信号源驱动。如果无需通过外部信号将器件置于复位状态，可以不连接该引脚。出现内部复位条件时，该引脚作为输出拉低。
IR功能焊球		
C1	IRTX	IR发送输出。以任何形式复位时，该引脚默认为高阻输入，禁止弱上拉。解除复位状态后，软件必须配置该引脚，以脱离高阻输入状态。
B1	IRRX	IR接收输入。以任何形式复位时，该引脚默认为高阻输入，禁止弱上拉。解除复位状态后，软件必须配置该引脚，以脱离高阻输入状态，以及使能IR放大器(如需要)。

红外遥控片上系统(SoC)

焊球说明(续)

焊球	名称	功能	
通用I/O和特殊功能焊球			
		端口0通用数字I/O引脚。这些端口引脚作为通用I/O引脚，其输入和输出状态由PD0、PO0和PI0寄存器控制。所有端口引脚复位后为高阻模式。释放复位状态后，软件必须配置这些引脚，以退出高阻状态。所有特殊功能必须从软件使能后才能使用。	
		GPIO端口引脚	特殊功能
A1	P0.0 RX0 MOSI INT0	P0.0	RX0：USART接收 MOSI：SPI主机输出/从机输入 INT0：外部中断0
B2	P0.1 TX0 MISO INT1	P0.1	TX0：USART发送 MISO：SPI主机输入/从机输出 INT1：外部中断1
A2	P0.2 SCL0 SCLK INT2	P0.2	SCL0：I2C时钟 SCLK：SPI时钟 INT2：外部中断2
A3	P0.3 SDA0 SSEL INT3	P0.3	SDA0：I2C数据 SSEL：SPI从机选择 INT3：外部中断3
B3	P0.4 TBA0 INT4	P0.4	TBA0：计时器B A0 INT4：外部中断4
C3	P0.5 TBB0 INT5	P0.5	TBB0：计时器B B0 INT5：外部中断5
		端口1通用数字I/O引脚。这些端口引脚作为通用I/O引脚，其输入和输出状态由PD1、PO1和PI1寄存器控制。复位后，JTAG引脚默认为其JTAG功能，弱上拉。JTAG功能可由SC寄存器中的TAP位禁用。	
		GPIO端口引脚	特殊功能
D4	P1.4/TCK/SCL1	P1.4	SCL1：I2C时钟；TCK：JTAG测试时钟
D3	P1.5/TDI/SDA1	P1.5	SDA1：I2C数据；TDI：JTAG数据输入
D2	P1.6/TMS	P1.6	TMS：JTAG测试模式选择
D1	P1.7/TDO	P1.7	TDO：JTAG数据输出。复位时，TDO作为测试数据输出；默认为输入，弱上拉。测试数据输出功能仅在TAP的Shift_IR或Shift_DR状态期间使能。

红外遥控片上系统(SoC)

详细说明

MAXQ617提供低成本集成解决方案，简化了通用远端控制等IR通信设备的设计。其标准功能电路包括经过高度优化的单周期MAXQ 16位RISC核、80KB闪存、4KB数据RAM、软件堆栈、16个通用寄存器和3个数据指针。MAXQ内核提供业界最好的MIPS/mA指标，使开发人员能够以很低的时钟速率获得与微控制器竞争产品相同的性能。较低的工作电流和极低的停止模式电流(0.2 μ A,典型值)相结合，大大延长了电池使用寿命。专用外设包括用于产生IR载波频率和调制的灵活定时器，大电流IR驱动与内部接收放大器相结合，无需任何外部元件。此外，器件还包括用于键盘输入的通用I/O引脚以及电源失效检测电路，当电源电压接近微控制器最小工作电压时，向应用程序发出报警。

内置12MHz振荡器，节省了外部元件和指令。工作在DC至12MHz，几乎所有指令都在一个时钟周期(12MHz时为83.3ns)内执行完毕，实际代码操作接近12MIPS。无需器件工作时，软件可以启动超低功耗停止模式，其静态电流小于0.2 μ A (典型值)和2.0 μ A (最大值)。与其它微控制器竞争产品相比，高性能指令和极低的停止模式电流，大大延长了电池使用时间。集成POR电路支持掉电复位保护，能够在上电或电压跌落时将器件复位到已知状态。此外，当系统电压降至电源失效报警门限 V_{PFW} 以下时，电源失效报警标志置位，产生电源失效中断。可配置的电源失效报警功能使应用程序能够提醒用户：系统供电电压过低，应采取相应措施。

微处理器

器件基于Maxim Integrated的低功耗、16位MAXQ20S。内核支持哈佛存储器体系结构，具有独立的16位程序和地址总线。使用固定的16位指令字，但数据可为8或16位。该器件的MAXQ内核可以作为流水线处理器，性能接近于

1MIPS/MHz。16位数据通路围绕寄存器模块设计，每个寄存器模块为内核提供特定功能。累加器模块包括十六个16位寄存器，与算术逻辑单元(ALU)紧密配合。可配置软件堆栈支持程序流程。

功能寄存器模块之间或功能寄存器模块与存储器之间的数据传输触发指令运行。由于数据转移只涉及到源模块和目标模块，因此，电路切换仅限于工作模块。对于功率敏感应用，这种方法降低了功耗，并最大程度降低开关噪声。模块式结构也提供了最大灵活性和可复用性，对于嵌入式应用中的微处理器非常重要。

MAXQ指令集设计为高度正交。全部算术和逻辑操作可以采用任意寄存器配合累加器实现。数据可以在任意寄存器之间传递。通过可自动递增/递减的特殊数据指针寄存器访问存储器。

存储器

微控制器包括多种类型的存储器：

- 80KB闪存
- 4KB SRAM数据存储器
- 固定用途ROM
- 软件堆栈

堆栈存储器

器件提供软件堆栈，用于存储程序的返回地址(子程序调用和中断处理)和其它通用数据。软件堆栈位于SRAM数据存储器内，这意味着软件堆栈和通用应用数据存储必须共用SRAM数据存储器。软件堆栈的位置和大小由用户设定，在为特定应用分配资源时，具有极大的灵活性。当执行CALL、RET和RETI指令以及进行中断服务时，处理器自动使用堆栈。应用程序也可以使用PUSH、POP和POPI指令，在堆栈中存储数据并取回数据。

红外遥控片上系统(SoC)

SP指针指示当前的栈顶，初始化时默认为SRAM数据存储器的顶部。随着数据被压入堆栈，SP指针递减，表明堆栈向数据存储器的底部(最低地址)扩展。数据弹出堆栈将使SP指针值增加。详细信息请参见*用户指南*。

固定用途ROM

固定用途ROM位于程序空间，从地址8000h开始。该ROM包括以下程序：

- 生产测试程序(内部存储器测试、存储器加载程序等)，仅用于内部测试，一般来说对终端应用开发人员没有作用
- 用于缓存器复制和快速查找表的用户可调程序(这些程序的更多信息，请参见*用户指南*)

无论以何种方式复位，都从地址8000h的固定用途ROM开始运行程序。此时，除非调用测试模式(需通过JTAG接口进行特殊编程)，否则器件的固定用途ROM总是自动跳转至0000h位置，即用户应用程序的起始处。

看门狗定时器

内部看门狗定时器大大提高了系统可靠性。如果程序运行被扰乱，定时器可复位器件。看门狗定时器是一个自由运行的计数器，并可由应用软件进行周期性复位。如果程序

运行正常，计数器就会在达到其最大计数值之前被复位。然而，如果软件运行被中断，定时器则不复位，触发系统复位和可选择看门狗定时器中断。这样可保护系统不受电气噪声或静电放电(ESD)的影响，以免造成不受控的处理器工作。相对于使用外部看门狗器件的旧设计，内部看门狗定时器是一项升级，降低系统成本并同时提高可靠性。

看门狗定时器作为看门狗定时器超时和看门狗定时器复位的触发源。超时周期可设置为 2^{15} 至 2^{24} 个系统时钟周期。如果使能中断，当达到超时周期时，产生中断。全部看门狗定时器复位都发生在设置的中断超时之后512个系统时钟周期。在此时间周期内，如果看门狗定时器在一个完整间隔内未重新启动，达到复位超时产生系统复位。请参见表1。

IR载波发生器和调制定时器

专用IR定时器/计数器模块简化了低速红外(IR)通信功能的设计。IR定时器采用两个引脚(IRT_X和IRR_X)分别支持IR发送和接收。IRT_X引脚没有指定对应的端口，因此，不存在标准的PD、PO和PI端口控制状态位。然而，当IR定时器没有使能时(即IREN = 0)，可以通过PWCN.IRTXOUT和PWCN.IRTXOE位控制IRT_X引脚输出高电平或低电平。

表1. 看门狗中断超时(Sysclk = 12MHz, CD[1:0] = 00)

WD[1:0]	WATCHDOG CLOCK	WATCHDOG INTERRUPT TIMEOUT	WATCHDOG RESET AFTER WATCHDOG INTERRUPT (μs)
00	Sysclk/ 2^{15}	2.7ms	42.7
01	Sysclk/ 2^{18}	21.9ms	42.7
10	Sysclk/ 2^{21}	174.7ms	42.7
11	Sysclk/ 2^{24}	1.4s	42.7

红外遥控片上系统(SoC)

TIR定时器由载波发生器和载波调制器构成。载波发生模块使用16位IR载波寄存器(IRCA)，通过IR载波高位字节(IRCAH)和IR载波低位字节(IRCAL)定义载波的上限和下限时间。载波调制器通过IR数据位(IRDATA)和IR调制器时间寄存器(IRMT)决定IRTX上是否出现载波或空闲状态。

当IR使能位(IREN)置1时，使能IR定时器。IR数值寄存器(IRV)定义载波调制器的起始值。发送期间，IRV寄存器首先装载IRMT值，开始递减至0000h；接收模式下，从IRV寄存器初始值开始递增计数。接收操作期间，在所选边沿采集数据后，可以配置IRV寄存器重新装载0000h，也可以在接收期间继续自由运行。当IR定时器值从0FFFFh翻转至0000h时，出现溢出。IR溢出标志(IROV)置1，如果中断使能(IRIE = 1)，将产生一次中断。

载波发生模块

IRCAH字节针对IR输入时钟数定义了载波上限时间，而IRCAL字节定义了载波下限时间。

- IR输入时钟(f_{IRCLK}) = $f_{SYS}/2^{IRDIV[2:0]}$
- 载波频率($f_{CARRIER}$) = $f_{IRCLK}/(IRCAH + IRCAL + 2)$
- 载波上限时间 = $IRCAH + 1$
- 载波下限时间 = $IRCAL + 1$
- 载波占空比 = $(IRCAH + 1)/(IRCAH + IRCAL + 2)$

发送期间，在每个IRV递减计数间隔内锁存IRCA寄存器，在每一个新的IRV递减计数间隔开始时，IRCA寄存器与IRTXPOL和IRDATAt位一起进行采样，因此，从一个时间间隔到下一间隔，可以改变占空比和频率，如图1所示。

图2所示为载波发生器基本电路以及到IRTX输出端的通路。IR发送极性位(IRTXPOL)定义了IR定时器使能后IRTX引脚的起始/空闲状态和载波极性。

IR发送

在IR发送(IRMODE = 1)期间，载波调制器进行调制时，载波发生器产生合适的载波波形。载波调制可以作为载波周

期或IRCLK的周期函数实现，具体取决于IRCFME位的设置。当IRCFME = 0时，IRV由载频时钟同步进行递减计数，以载波周期为函数进行调制(图3)。当IRCFME = 1时，IRV由IRCLK同步进行递减计数，按照IRCLK分辨率进行载波调制。

IRTXPOL位定义了IRTX引脚的起始/空闲状态以及载波极性。如果IRTXPOL = 1，IR定时器模块使能后，IRTX引脚置为逻辑高电平。如果IRTXPOL = 0，IR定时器使能后，IRTX引脚置为逻辑低电平。

单独的寄存器位IR数据(IRDATA)用于确定载波发生器输出是否在下一IRMT载波周期输出至IRTX引脚。当IRDATAt = 1时，在下一IRMT周期，载波波形(如果IRTXPOL = 1则为波形的反相)是IRTX引脚的输出。当IRDATAt = 0时，在下一IRMT周期，由IRTXPOL定义的空闲状态是IRTX引脚的输出。

发送模式下，IR定时器用作递减计数器。在以下条件下开启IR发送：当IRMODE = 1时，IREN位置1；当IREN = 1时，IRMODE位置1；或同一指令下，IREN和IRMODE同时置1。在发送过程开始时以及每次重新装载IR定时器值时，采样IRMT和IRCA寄存器以及IRDATAt和IRTXPOL位。当IRV达到0000h时，下一载波时钟进行以下操作：

- 1) 以IRMT重新装载IRV。
- 2) 采样IRCA、IRDATAt和IRTXPOL。
- 3) 产生相应的IRTX。
- 4) IRIF置1。
- 5) 如果中断使能(IRIE = 1)，向CPU发出一次中断。

为了终止当前的发送，用户可以切换到接收模式(IRMODE = 0)或把IREN清零。

$$\text{载波调制时间} = \text{IRMT} + 1 \text{ 个载波周期}$$

红外遥控片上系统(SoC)

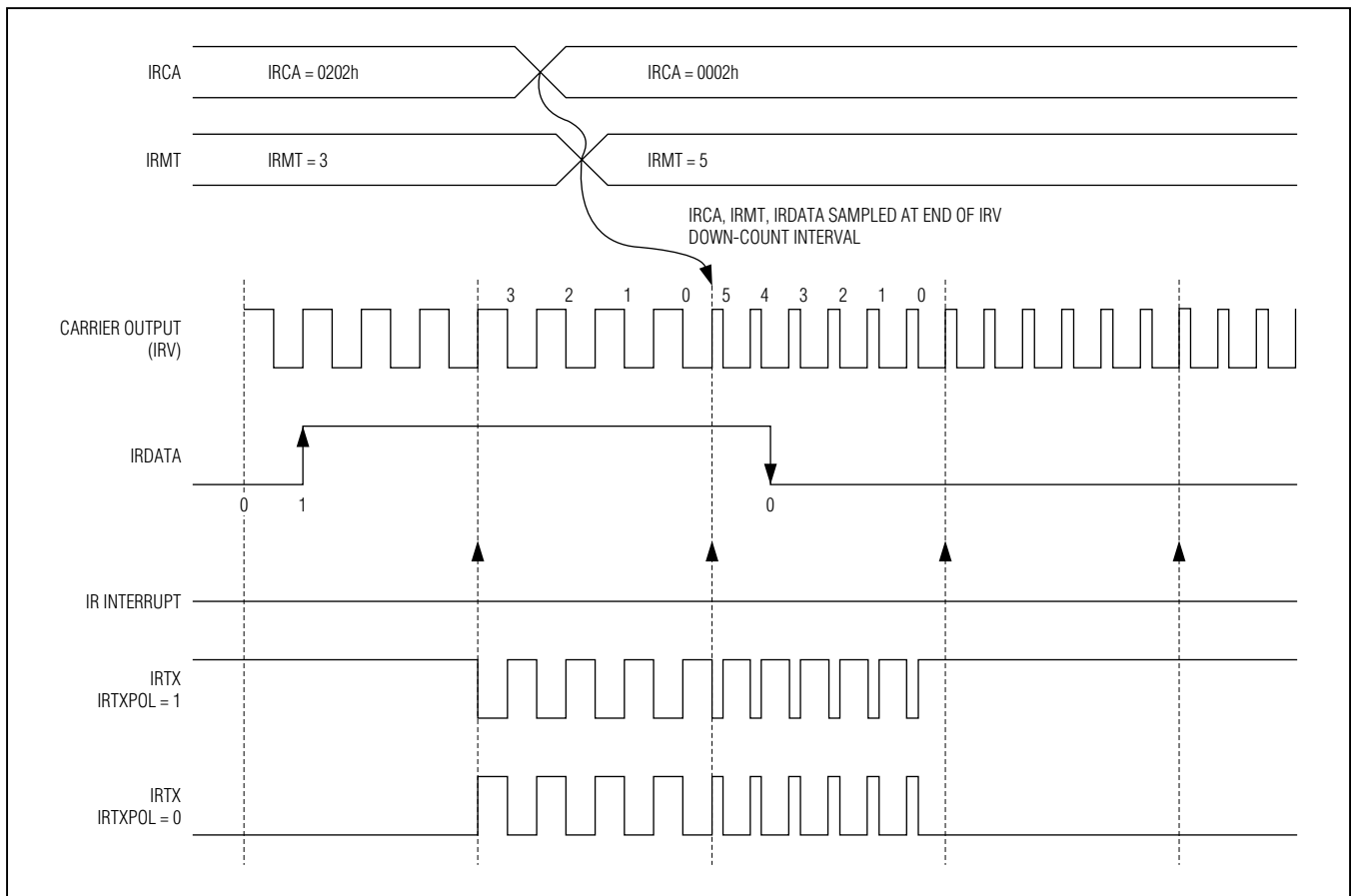
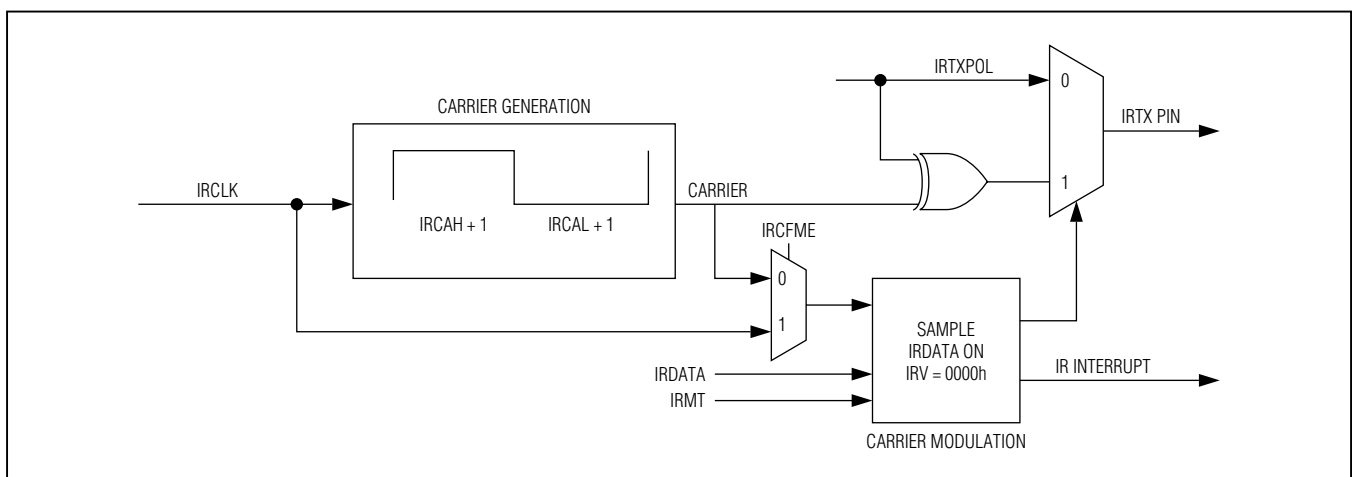
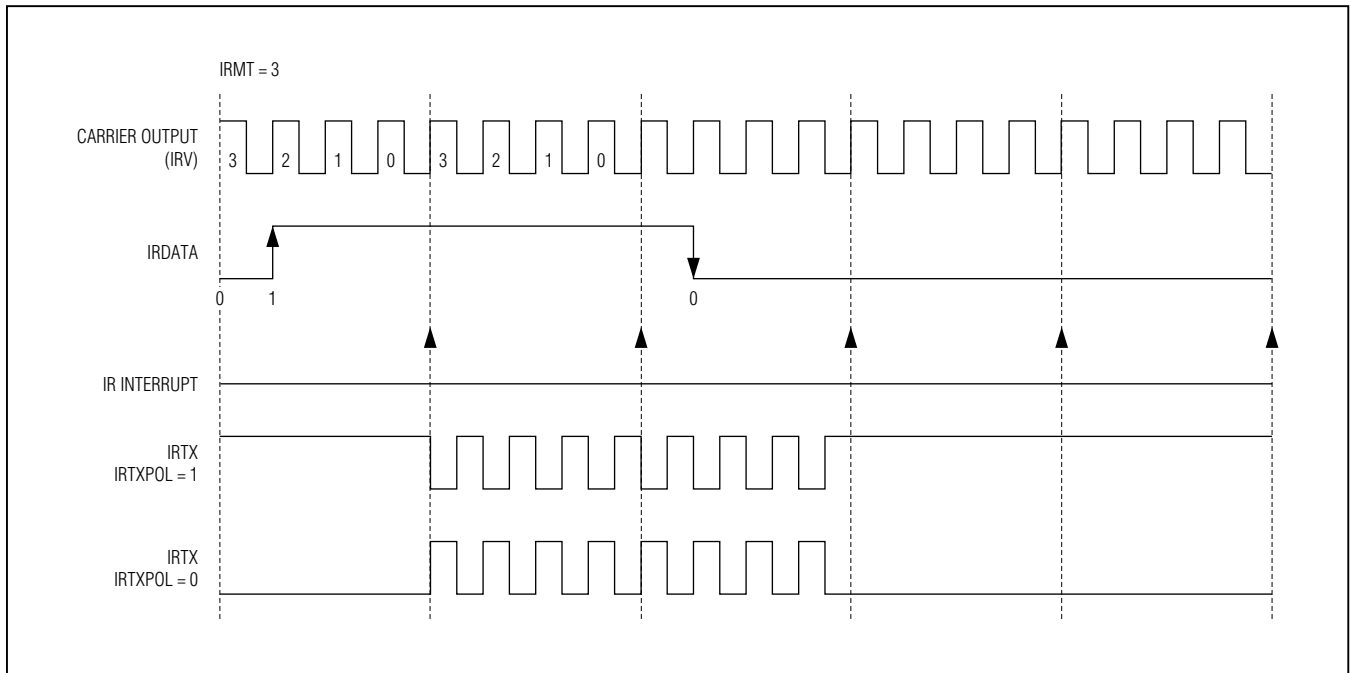
图1. IR发送器频率偏移示例($IRCFME = 0$)

图2. IR发送载波发生器和载波调制器控制

红外遥控片上系统(SoC)

图3. IR发送波形($IRCFME = 0$)**IR接收**

配置在接收模式($IRMODE = 0$)时, IR硬件支持IRRX采集功能。IRRXSEL[1:0]位定义了IRRX引脚的哪个边沿触发IR定时器采集功能。

当 $IRMODE = 0$ 和 $IREN = 1$ 时, IR模块开始在接收模式下工作。开启后, 出现了符合IRRXSEL定义的采集事件后, IR定时器(IRV)从0000h开始向上计数。默认情况下, IRV寄存器对IRCA寄存器定义的载波周期进行计数。然而, IR载波频率检测位($IRCFME$)可以设置为1, 使IRV寄存器直接采用IRCLK时钟进行计数, 进一步提高分辨率。当 $IRCFME = 0$ 时, IRCA定义的载波由IRV进行计数; 当 $IRCFME = 1$ 时, IRCLK为IRV寄存器提供时钟(图4)。

对于下一个符合要求的事件, IR模块进行以下操作:

- 1) 采集IRRX引脚状态, 将数值传送给IRDATA。如果是下降沿, $IRDATA = 0$; 如果是上升沿, $IRDATA = 1$ 。
- 2) 将当前IRV值传送给IRMT。
- 3) 将IRV内容复位至0000h (如果 $IRXRL = 1$)。
- 4) 再次计数, 直到出现下一个符合要求的事件。

如果在出现符合要求的事件之前, IR定时器值从0FFFFh翻转到0000h, IR定时器溢出(IROV)标志置1, 如果中断使能, 则产生一次中断。IR模块继续工作在接收模式, 直到切换至发送模式($IRMODE = 1$)或清除 $IREN = 0$ 后停止接收。

红外遥控片上系统(SoC)

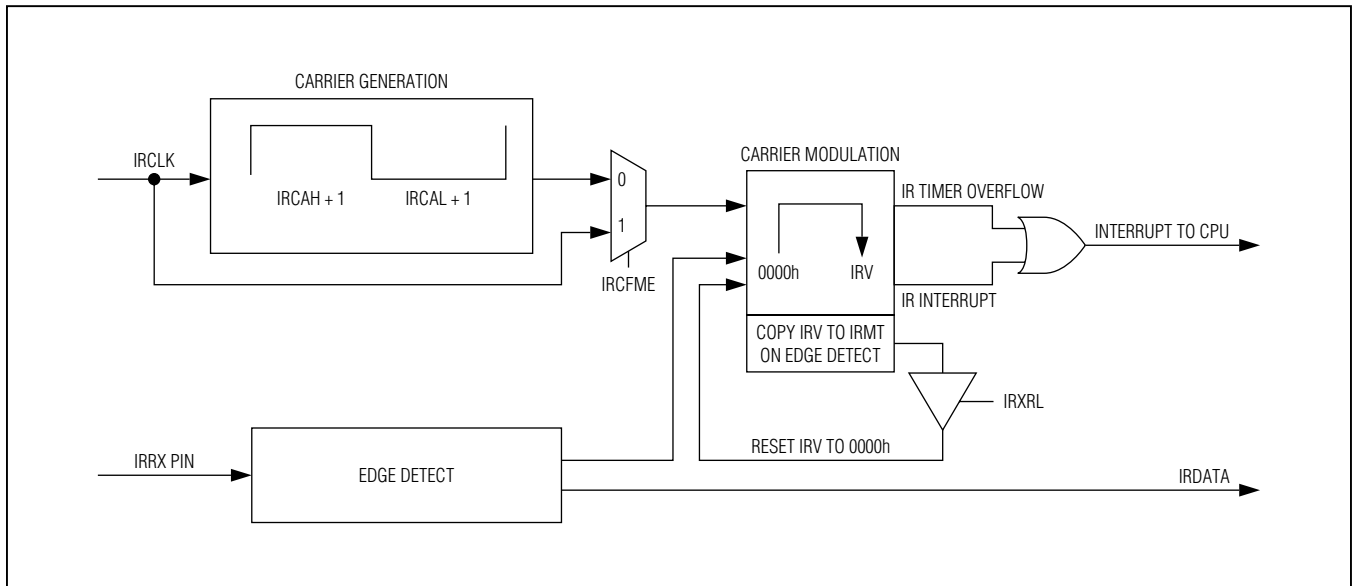


图4. IR采集

载波突发计数模式

当执行IR学习功能时，器件的特殊工作模式可以减轻CPU处理负荷。一般情况下，工作在IR学习功能时，检查一定数量的载波周期，以确定频率。一旦确定了频率，可以简化IR接收功能，对突发载波脉冲数进行计数，以及对突发中的组合符号间隔持续时间进行计数。为简化这一过程，可以使用接收突发计数模式(由RXBCNT位使能)。当RXBCNT = 0时，采用标准IR接收采集功能；当RXBCNT = 1时，禁止IRV采集功能，与采集相关的中断标志不再表示采集。在载波突发计数模式中，IRMT寄存器只用于对符合要求的边沿进行计数。如果经过两个连续IRCA周期后没有得到符合要求的边沿，那么IRIF中断标志(当RXBCNT = 0时，通常用于发出采集信号)被置位。IRIF中断标志表示没有出现载波，接收信号的起始数据为空。当RXBCNT位由0变为1时，IRMT寄存器置为0001h。IRCFME位仍被用于定义IRV寄存器对系统IRCLK时钟进行计数，还是对IRCA定义的载波周期进行计数。IRXRL位定义IRV寄存

器是否在检测到符合要求的边沿时重新装载0000h (根据IRRXSEL[1:0]位)。图5以及图中嵌入的时序说明解释了接收突发计数模式的使用。

16位定时器/计数器

该款微控制器提供支持以下功能的两类定时器/计数器：

- 16位定时器/计数器
- 16位上/下自动重载
- 外部脉冲计数器功能
- 支持采集功能的16位定时器
- 支持比较功能的16位定时器
- 增强输入/输出功能的脉冲宽度调制
- 比较器匹配设置/复位/触发输出状态
- 支持 2^n 分频的预分频器($n = 0、2、4、6、8、10$)

红外遥控片上系统(SoC)

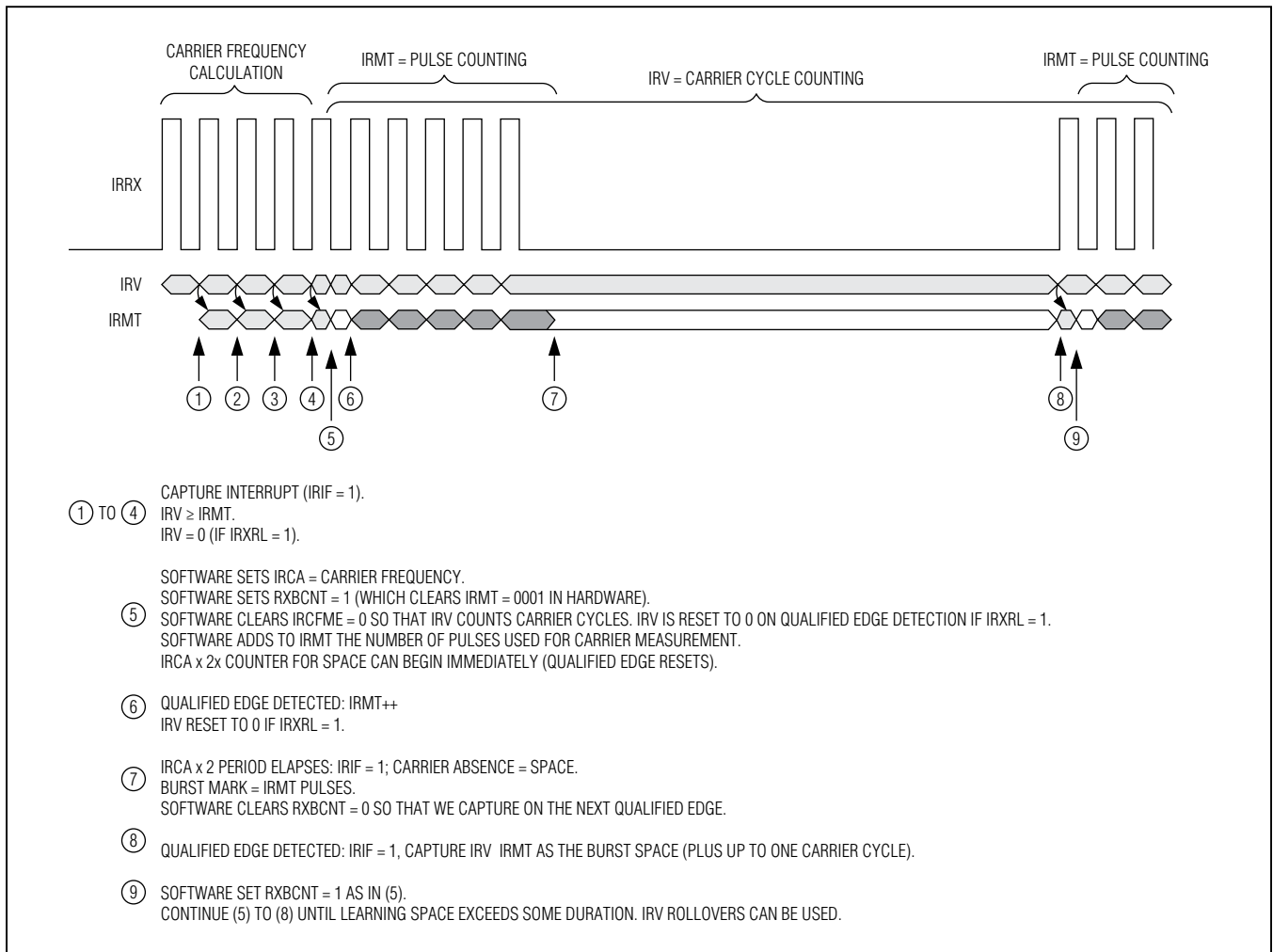


图5. 接收突发计数示例

串行外设

串行外设接口(SPI)

器件提供两个SPI端口。SPI为器件间总线协议，支持器件之间的快速的全双工同步通信。集成SPI接口作为SPI主机或从机。主机驱动同步时钟并选择被寻址的从机。每个SPI外设由单个移位寄存器和控制电路组成，以便被寻址的串行外设SPI接口同时发送和接收。SPI主机最高数据传输速率为Sysclk/2。作为SPI从机，器件可支持高达Sysclk/4的SPI传输速率。数据可作为8位或16位传输，MSB在前。此

外，SPI模块支持通过从机有效选择引脚配置有效SSEL状态。

SPI通信中使用4个信号：

- **SCLK:** 同步时钟，供所有器件使用。主机驱动该时钟，从机接收该时钟。注意，SCLK可门控，在SPI事务之间无需驱动。
- **MOSI:** 主机输出/从机输入，是由主机驱动的至SPI总线上全部从机的主数据线。只有被选中从机从MOSI接收数据。

红外遥控片上系统(SoC)

通用I/O

- **MISO:** 主机输入/从机输出。这是由选中从机驱动、至主机的主数据线。只有被选中的从器件可驱动该电路。实际上，它是SPI总线管理中允许从机驱动的唯一电路。
- **SSEL:** 该信号对每个从机是唯一的。有效时(通常为低电平)，被选中从机必须驱动MISO。

I²C总线

微控制器提供两个内部I²C总线主机/从机外设，用于与其它各种支持I²C的器件通信。I²C总线为2线、双向总线，使用两根线——串行数据线(SDA)和串行时钟线(SCL)——和一条地线。SDA和SDL线作为集电极开路/漏极开路输出进行驱动。需要外部电阻将这些线拉为逻辑高状态。

器件支持主机和从机协议。主机模式下，器件控制I²C总线，驱动时钟并产生START和STOP信号。这样就使器件能够向从机发送数据，或者从从机接收数据。从机模式下，器件依赖于外部产生的时钟驱动SCL，并只有在I²C主机请求时响应数据和命令。

USART

器件提供两个USART外设，工作模式请参见表2。USART具有如下特性：

- 2线接口
- 全双工工作，用于异步数据传输
- 半双工工作，用于同步数据传输
- 发送或接收数据完成时的可编程中断
- 独立的可编程波特率发生器
- 可选择第9位奇偶校验
- 支持开始/停止位

表2. USART模式列表

MODE	TYPE	START BITS	DATA BITS	STOP BITS
Mode 0	Synchronous	N/A	8	N/A
Mode 1	Asynchronous	1	8	1
Mode 2	Asynchronous	1	8 + 1	1
Mode 3	Asynchronous	1	8 + 1	1

该款微控制器提供用作通用I/O的端口引脚，支持以下功能：

- CMOS输出驱动器
- 施密特触发器输入
- 工作在输入模式时可选择弱上拉至V_{DD}

当微控制器处于复位状态时，所有端口引脚变为高阻态，除非另有声明，否则禁止弱上拉和内部缓冲器。

从软件的角度看，每个端口就是一组具有唯一地址的外设寄存器。禁止特殊功能时，特殊功能引脚可用作通用I/O引脚。关于每个引脚特殊功能的详细说明，请参考用户指南。

片上振荡器

器件提供内置12MHz振荡器，无需外部元件，从而降低系统成本、PCB面积以及辐射EMI。

工作模式

最低功耗模式是停止模式。该模式下，维持CPU状态和存储器，但CPU不再有效运行。唤醒源包括：外部I/O中断、电源失效报警中断、唤醒定时器以及电源失效复位。任何时候，只要微控制器不需要执行代码，用户程序即可控制该器件进入停止模式。超低功耗环形振荡器指的是内部超低功耗(400nA)、8kHz环形振荡器，可用于驱动唤醒定时器，使器件退出停止模式。软件可以对唤醒定时器进行编程，步长125μs，最大值约为8s。

红外遥控片上系统(SoC)

常规工作期间，电源失效监测器始终打开。而停止模式下，可以选择禁用该功能，以降低功耗。使用PWCN寄存器中的电源失效监测禁用(PFD)位可以使能该功能。PFD位的复位默认状态为1，禁止停止模式下的电源失效监测功能。如果在停止模式期间禁止电源失效监测(PFD = 1)，负责产生电源失效报警或复位的电路被关断，检测不到任何状态。所以， $V_{DD} < V_{RST}$ 条件不触发复位状态。

电源失效检测

图6、图7、图8、表4、表5和表6所示为标准工作模式和停止模式下的电源失效检测和响应。如果复位由电源失效引起，电源失效监测器可设置为以下间隔之一：

始终打开——连续监测

- 2¹¹个纳安级功耗环形振荡器时钟(约256ms)
- 2¹²个纳安级功耗环形振荡器时钟(约512ms)
- 2¹³个纳安级功耗环形振荡器时钟(约1.024s)

对于周期性开启的电源失效检测，电源失效检测器在超低功耗环行振荡器的两个周期内进行检测。检测期间，如果 $V_{DD} < V_{RST}$ ，则对 V_{DD} 额外监测一个超低功耗环行振荡器

周期。如果 V_{DD} 在第三个超低功耗环形振荡器周期内仍然高于 V_{RST} ，经过晶振预热周期后，CPU将退出复位状态，从固定用途ROM的8000h恢复工作。

通过电源失效报警触发点控制(PFWARNCN)位，用户可配置触发电源失效报警的电压(V_{PFW})门限。表3所示为支持的 V_{PFW} 值。

如果复位由其它事件引起，例如： $\overline{RESET}$ 引脚由外部拉至低电平或者是看门狗定时器将其驱动为低电平，则电源失效监测器、内部稳压器和晶体在CPU复位期间保持有效状态。这些情况下，解除复位条件后，CPU在不到20个晶体周期内退出复位状态。

表3. 电源失效报警电压选择

PFWARNCN	NOMINAL VOLTAGE
00	1.67
01	1.9
10	2.5
11	2.7

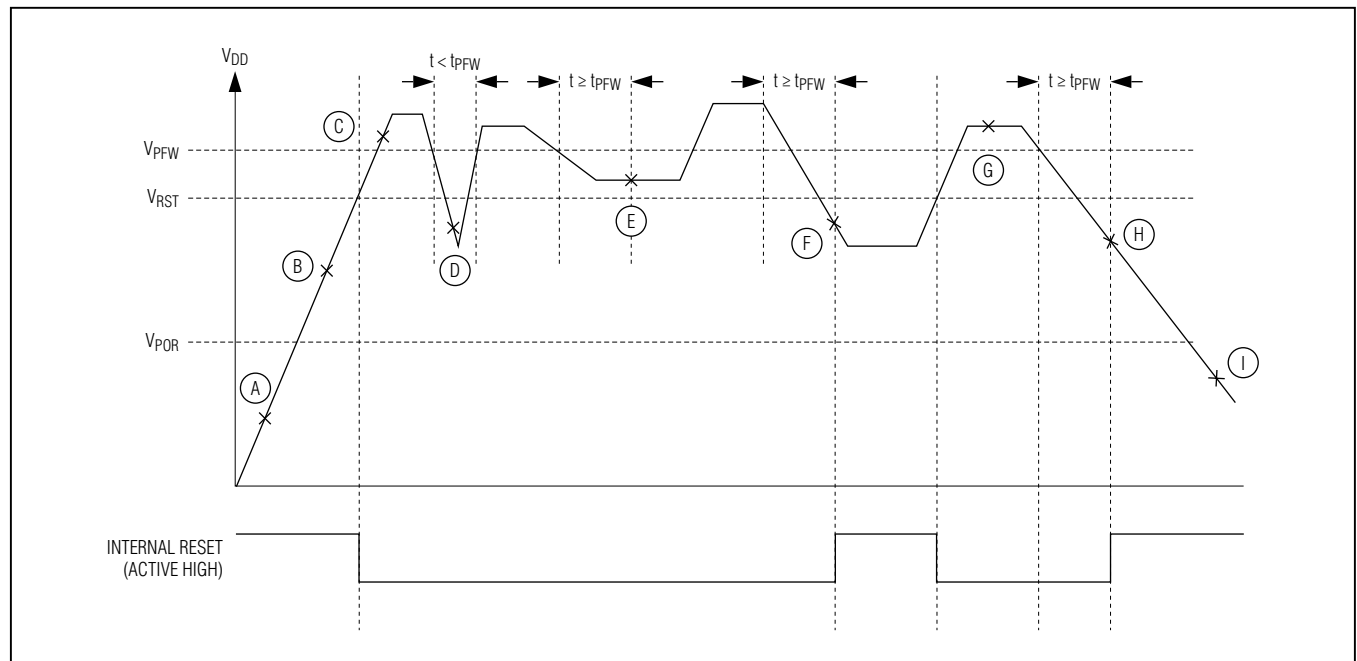


图6. 标准工作模式下的电源失效检测

红外遥控片上系统(SoC)

表4. 标准工作模式下的电源失效检测状态

STATE	POWER-FAIL	INTERNAL REGULATOR	CRYSTAL OSCILLATOR	SRAM RETENTION	COMMENTS
A	On	Off	Off	—	$V_{DD} < V_{POR}$.
B	On	On	On	—	$V_{POR} < V_{DD} < V_{RST}$. Crystal warmup time, t_{XTAL_RDY} . CPU held in reset.
C	On	On	On	—	$V_{DD} > V_{RST}$. CPU normal operation.
D	On	On	On	—	Power drop too short. Power-fail not detected.
E	On	On	On	—	$V_{RST} < V_{DD} < V_{PFW}$. PFI is set when $V_{RST} < V_{DD} < V_{PFW}$ and maintains this state for at least t_{PFW} , at which time a power-fail interrupt is generated (if enabled). CPU continues normal operation.
F	On (Periodically)	Off	Off	Yes	$V_{POR} < V_{DD} < V_{RST}$. Power-fail detected. CPU goes into reset. Power-fail monitor turns on periodically.
G	On	On	On	—	$V_{DD} > V_{RST}$. Crystal warmup time, t_{XTAL_RDY} . CPU resumes normal operation from 8000h.
H	On (Periodically)	Off	Off	Yes	$V_{POR} < V_{DD} < V_{RST}$. Power-fail detected. CPU goes into reset. Power-fail monitor turns on periodically.
I	Off	Off	Off	—	$V_{DD} < V_{POR}$. Device held in reset. No operation allowed.



表5.停止模式下电源失效检测状态，使能电源失效监测器

STATE	POWER-FAIL	INTERNAL REGULATOR	CRYSTAL OSCILLATOR	SRAM RETENTION	COMMENTS
A	On	Off	Off	Yes	Application enters stop mode. $V_{DD} > V_{RST}$. CPU in stop mode.
B	On	Off	Off	Yes	Power drop too short. Power-fail not detected.
C	On	On	On	Yes	$V_{RST} < V_{DD} < V_{PFW}$. Power-fail warning detected. Turn on regulator and crystal. Crystal warmup time, t_{XTAL_RDY} . Exit stop mode.
D	On	Off	Off	Yes	Application enters stop mode. $V_{DD} > V_{RST}$. CPU in stop mode.
E	On (Periodically)	Off	Off	Yes	$V_{POR} < V_{DD} < V_{RST}$. Power-fail detected. CPU goes into reset. Power-fail monitor turns on periodically.
F	Off	Off	Off	—	$V_{DD} < V_{POR}$. Device held in reset. No operation allowed.

红外遥控片上系统(SoC)

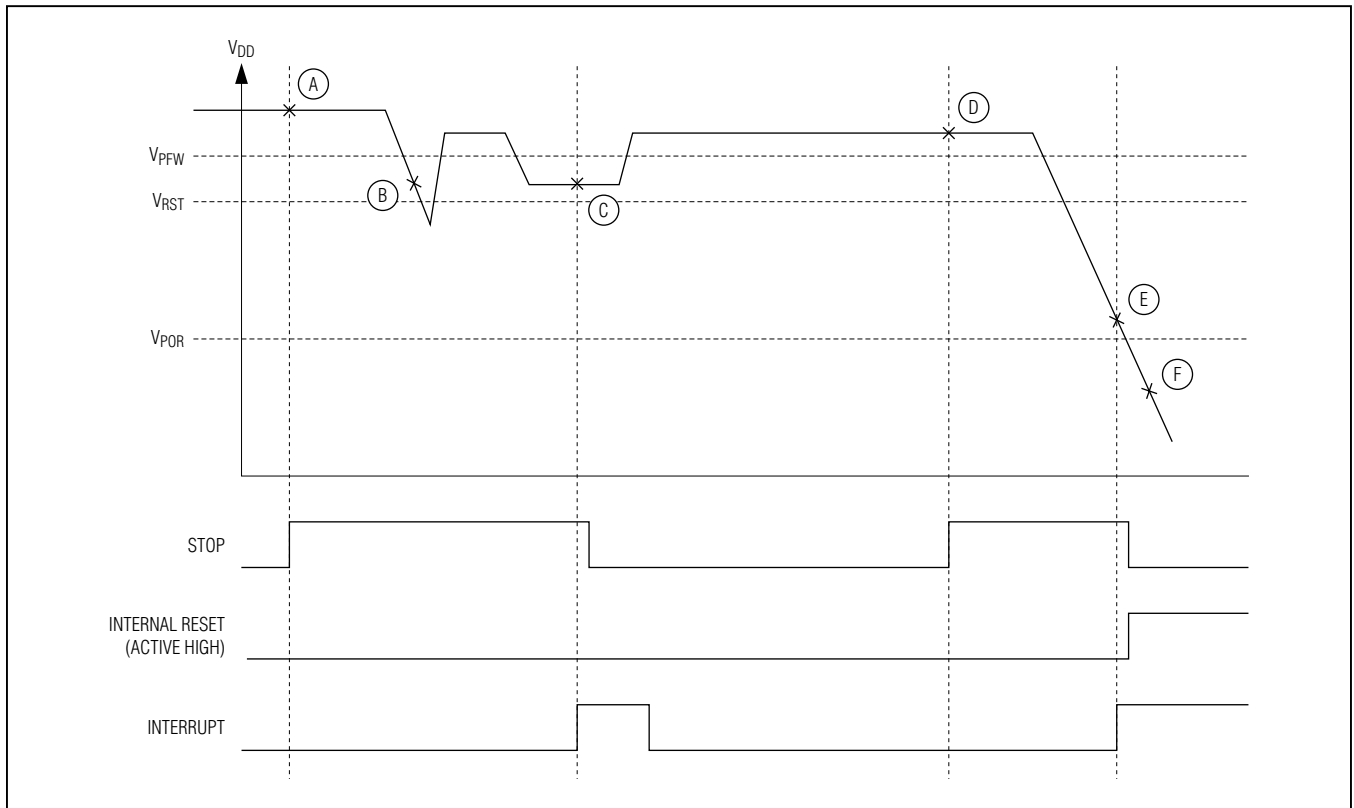


图8.停止模式下电源失效检测，禁止电源失效监测器

表6. 停止模式下电源失效检测状态，禁止电源失效监测器

STATE	POWER-FAIL	INTERNAL REGULATOR	CRYSTAL OSCILLATOR	SRAM RETENTION	COMMENTS
A	Off	Off	Off	Yes	Application enters stop mode. $V_{DD} > V_{RST}$. CPU in stop mode.
B	Off	Off	Off	Yes	$V_{DD} < V_{PFW}$. Power-fail not detected because power-fail monitor is disabled.
C	On	On	On	Yes	$V_{RST} < V_{DD} < V_{PFW}$. An interrupt occurs that causes the CPU to exit stop mode. Power-fail monitor is turned on, detects a power-fail warning, and sets the power-fail interrupt flag. Turn on regulator and crystal. Crystal warmup time, t_{XTAL_RDY} . On stop mode exit, CPU vectors to the higher priority of power-fail and the interrupt that causes stop mode exit.

红外遥控片上系统(SoC)

表6. 停止模式下电源失效检测状态，禁止电源失效监测器(续)

STATE	POWER-FAIL	INTERNAL REGULATOR	CRYSTAL OSCILLATOR	SRAM RETENTION	COMMENTS
D	Off	Off	Off	Yes	Application enters stop mode. $V_{DD} > V_{RST}$. CPU in stop mode.
E	On (Periodically)	Off	Off	Yes	$V_{POR} < V_{DD} < V_{RST}$. An interrupt occurs that causes the CPU to exit stop mode. Power-fail monitor is turned on, detects a power-fail, and puts CPU in reset. Power-fail monitor is turned on periodically.
F	Off	Off	Off	—	$V_{DD} < V_{POR}$. Device held in reset. No operation allowed.

应用信息

该器件的低功耗、高性能RISC体系结构使其非常适合各种便携式或电池供电产品，是通用远端控制等需要高性价比集成IR发送/接收功能应用的理想选择。

接地和旁路

严谨的PCB布局可将系统级数字噪声降至最小，防止影响微控制器或外设元件。使用多层电路板至关重要，可以采用专门的电源区域。任何数字器件下方的区域应尽可能保持连续地平面。保证旁路电容走线尽量短，最大限度地抑制噪声，并且将电容尽可能靠近器件放置。

所有半导体CMOS设计原则上都要求引脚电压不得高于 V_{DD} 或低于GND。如果违反这一原则，会造成硬件故障(损坏器件内的硅片)或造成软件故障(意外更改存储器内容)。电压尖峰脉冲超出或低于器件的绝对最大范围时可能会导致破坏性的IC闭锁。

微控制器的负电压尖峰通常来自于电源引脚或通用I/O引脚。电源引脚上的负电压尖峰尤其严重，因为其直接耦合到内部电源总线。诸如按键这样的器件会造成对微控制器直接进行静电放电，严重损坏器件。系统设计者必须保护元件免受瞬态的影响,这会造成系统存储器崩溃。

红外遥控片上系统(SoC)

其它文档

工程师需参考以下文档，以充分利用该器件的功能。

- 数据手册，包括引脚说明、特性和电气规范。
- 器件用户指南，包括详细信息以及核心特性和外设的编程指南。
- 相关版本的勘误表，包含与已发布版本的电气规格差异。

关于这些文档的信息，请参见support.maximintegrated.com/micro页面的“技术支持”部分。

开发和技术支持

Maxim Integrated以及第三方供应商提供多种功能丰富、价格适中的开发工具，具体信息请联系技术支持。

- 评估板
- 编译器
- 集成开发环境(IDC)
- 用于编程和调试的USB接口模块。

技术支持请参见support.maximintegrated.com/micro。

订购信息/选型指南

器件	温度范围	工作电压(V)	程序存储器(KB)	数据存储器(KB)	GPIO	引脚-封装
MAXQ616V-XXXX+T	-20°C to +70°C	1.67 to 3.6	80 Flash	4	10	16 WLP

注：4位后缀“-XXXX”表示器件由Maxim利用用户提供的专有软件进行编程。关于该器件的工厂预编程信息，请联系Maxim Integrated: support.maximintegrated.com/micro。

+表示无铅(Pb)/符合RoHS标准的封装。

T = 卷带包装。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maximintegrated.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 WLP	W162K2+1	21-0491	参见 应用笔记1891

红外遥控片上系统(SoC)

附录A:

I²C串行外设技术指标

(Figure 9 and Figure 10)

PARAMETER	SYMBOL	CONDITIONS	STANDARD MODE		FAST MODE		UNITS
			MIN	MAX	MIN	MAX	
Input Low Voltage	V_{IL_I2C}	Supply voltages that mismatch I ² C bus levels must relate input levels to the R_P pullup voltage	-0.5	$0.3 \times V_{DD}$	-0.5	$0.3 \times V_{DD}$	V
Input High Voltage	V_{IH_I2C}	Supply voltages that mismatch I ² C bus levels must relate input levels to the R_P pullup voltage	$0.7 \times V_{DD}$		$0.7 \times V_{DD}$	$V_{DD} + 0.5V$	V
Input Hysteresis (Schmitt)	V_{IHYS_I2C}	$V_{DD} > 2V$			$0.05 \times V_{DD}$		V
Output Logic-Low (Open Drain or Open Collector)	V_{OL_I2C}	$V_{DD} > 2V$, 3mA sink current	0	0.4	0	0.4	V
Capacitive Load for Each Bus Line	C_B		400		400		pF
Output Fall Time from V_{IH_MIN} to V_{IL_MAX} with Bus Capacitance from 10pF to 400pF	t_{OF_I2C}	t_{R/F_I2C} exceeds t_{OF_I2C} , which permits RS to be connected as shown in figure	250		$20 + 0.1C_B$	250	ns
Pulse Width of Spike Filtering That Must Be Suppressed by Input Filter	t_{SP_I2C}				0	50	ns
Input Current on I/O	I_{IN_I2C}	Input voltage from $0.1 \times V_{DD}$ to $0.9 \times V_{DD}$	-10	+10	-10	+10	μA
I/O Capacitance	C_{IO_I2C}		10		10		pF
I ² C Bus Operating Frequency	f_{I2C}		0	100	0	400	kHz
System Frequency	f_{SYS}		0.90		3.60		MHz
I ² C Bit Rate	f_{I2C}		$f_{SYS}/8$		$f_{SYS}/8$		Hz
Hold Time After (Repeated) START	$t_{HD:STA}$		4.0		0.6		μs
Clock Low Period	t_{LOW_I2C}		4.7		1.3		μs
Clock High Period	t_{HIGH_I2C}		4.0		0.6		μs
Setup Time for Repeated START	$t_{SU:STA}$		4.7		0.6		μs

红外遥控片上系统(SoC)

I²C串行外设技术指标(续)

(Figure 9 and Figure 10)

PARAMETER	SYMBOL	CONDITIONS	STANDARD MODE		FAST MODE		UNITS
			MIN	MAX	MIN	MAX	
Hold Time for Data	$t_{HD:DAT}$	A device must internally provide a hold time of at least 300ns for $V_{IH_I2C(MIN)}$ to bridge the undefined region of the falling edge of SCL. The maximum $t_{HD:DAT}$ needs to be met only if the device does not stretch the SCL low period	0	3.45	0	0.9	μs
Setup Time for Data	$t_{SU:DAT}$	A fast-mode I ² C bus device can be used in a standard-mode I ² C bus system; if such a device does not stretch the low period of the SCL signal, it must output the next data bit to the SDA line $t_{R_I2C(MAX)} + t_{SU:DAT} = 1000 + 250 = 1250ns$ (according to the standard-mode I ² C specification) before the SCL line is released	250		100		ns
SDA/SCL Fall Time	t_{F_I2C}			300	$20 + 0.1C_B$	300	ns
SDA/SCL Rise Time	t_{R_I2C}			1000	$20 + 0.1C_B$	300	ns
Setup Time for STOP	$t_{SU:STO}$		4.0		0.6		μs
Bus Free Time Between STOP and START	t_{BUF}		4.7		1.3		μs
Noise Margin at the Low Level for Each Connected Device (Including Hysteresis)	V_{nL_I2C}		$0.1 \times V_{DD}$		$0.1 \times V_{DD}$		V
Noise Margin at the Low Level for Each Connected Device (Including Hysteresis)	V_{nH_I2C}		$0.2 \times V_{DD}$		$0.2 \times V_{DD}$		V

红外遥控片上系统(SoC)

I²C串行接口示意图

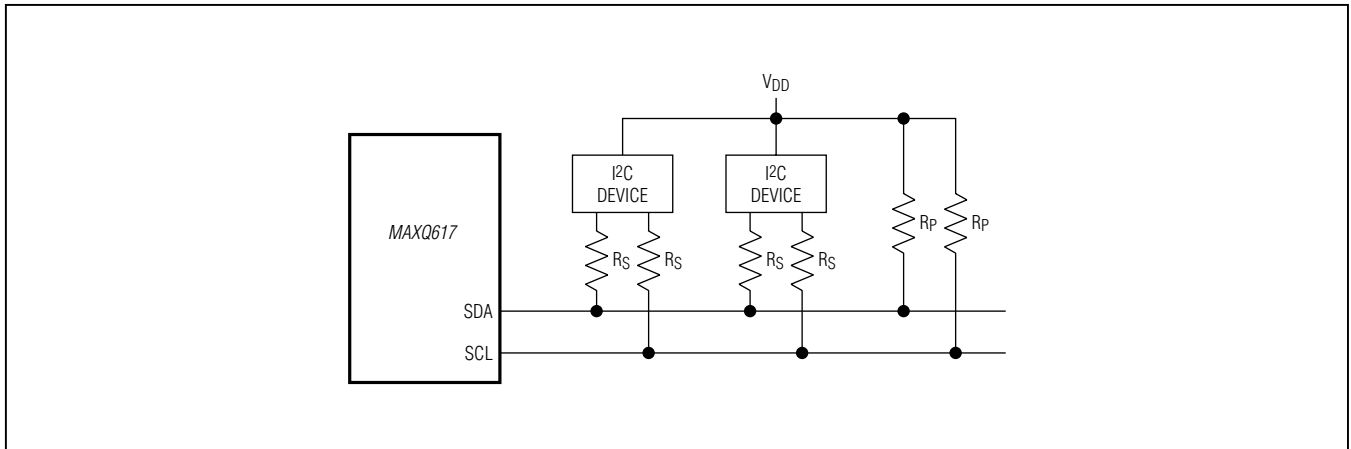


图9. 用于高压尖峰脉冲保护的串联电阻(R_S)

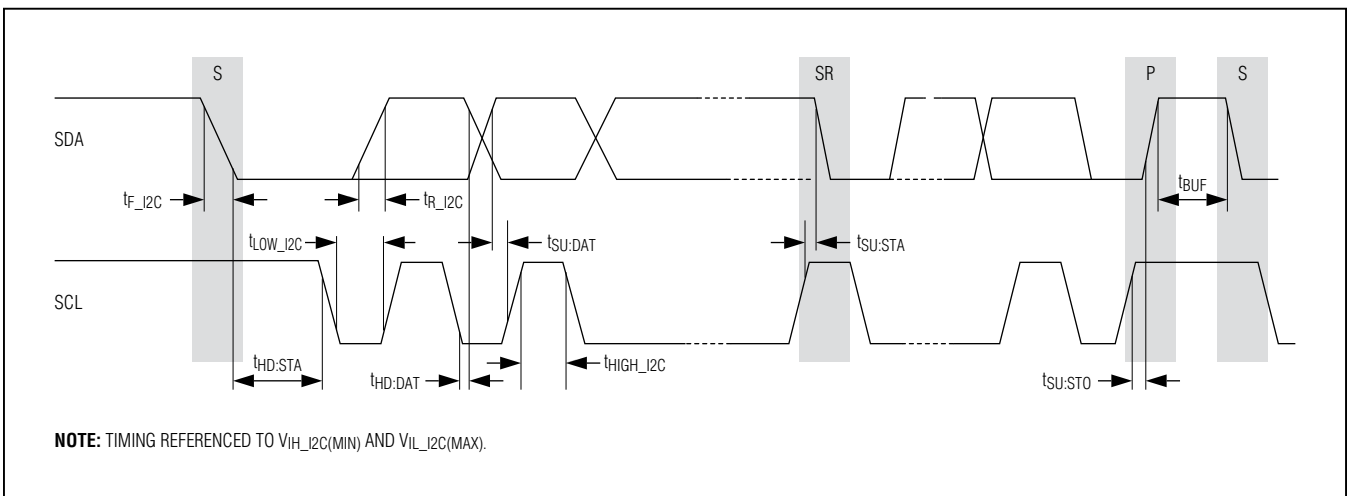


图10. I²C总线控制器时序图

红外遥控片上系统(SoC)

串行外设接口(SPI)技术指标

(Figure 11 and Figure 12)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SPI Master Operating Frequency	$1/t_{MCK}$				$f_{CK}/2$	MHz
SPI Slave Operating Frequency	$1/t_{SCK}$				$f_{CK}/4$	MHz
SCLK Output Pulse-Width High/Low	t_{MCH} , t_{MCL}		$t_{MCK}/2$ - 35			ns
MOSI Output Hold Time After SCLK Sample Edge	t_{MOH}		$t_{MCK}/2$ - 35			ns
MOSI Output Valid to Sample Edge	t_{MOV}		$t_{MCK}/2$ - 35			ns
MISO Input Valid to SCLK Sample Edge Rise/Fall Setup	t_{MIS}		35			ns
MISO Input to SCLK Sample Edge Rise/Fall Hold	t_{MIH}		0			ns
SCLK Input Pulse-Width High/Low	t_{SCH} , t_{SCL}			$t_{SCK}/2$		ns
SSEL Active to First Shift Edge	t_{SSE}			50		ns
MOSI Input to SCLK Sample Edge Rise/Fall Setup	t_{SIS}		35			ns
MOSI Input from SCLK Sample Edge Transition Hold	t_{SIH}		35			ns
MISO Output Valid After SCLK Shift Edge Transition	t_{SOV}				70	ns
SCLK Inactive to SSEL Rising	t_{SD}		35			ns

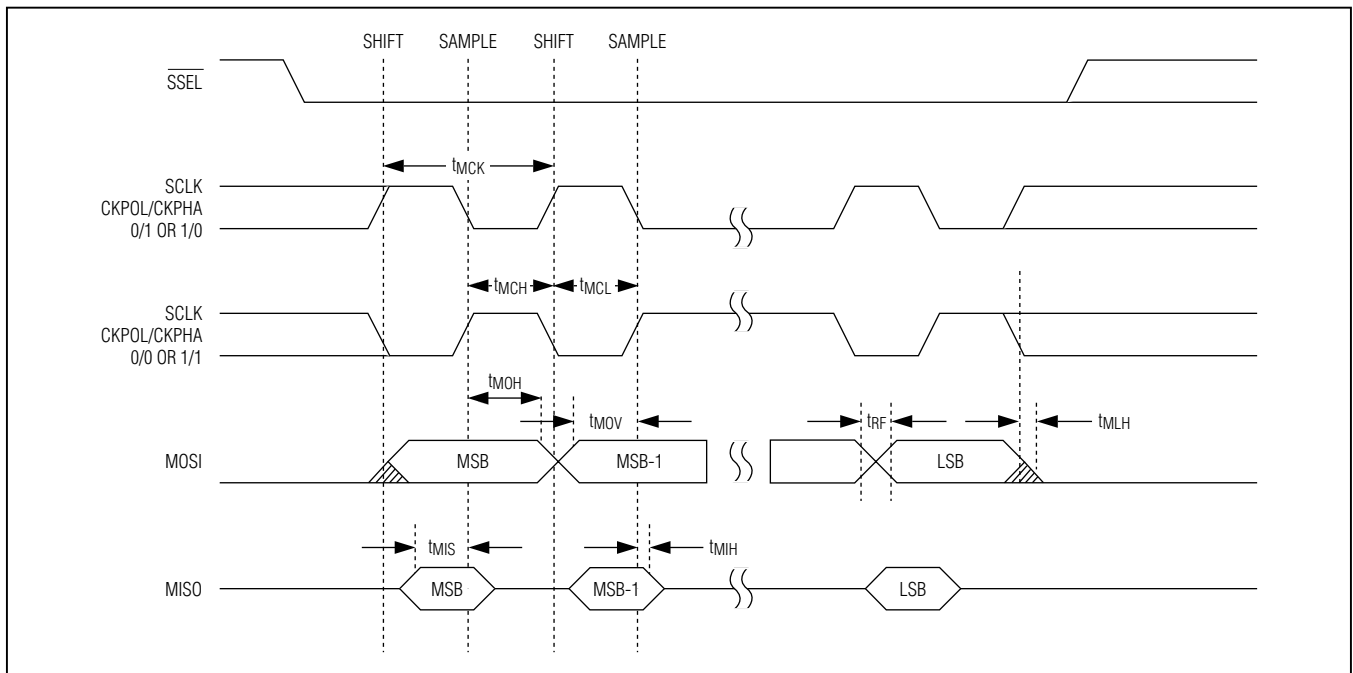


图11. SPI主机通信时序

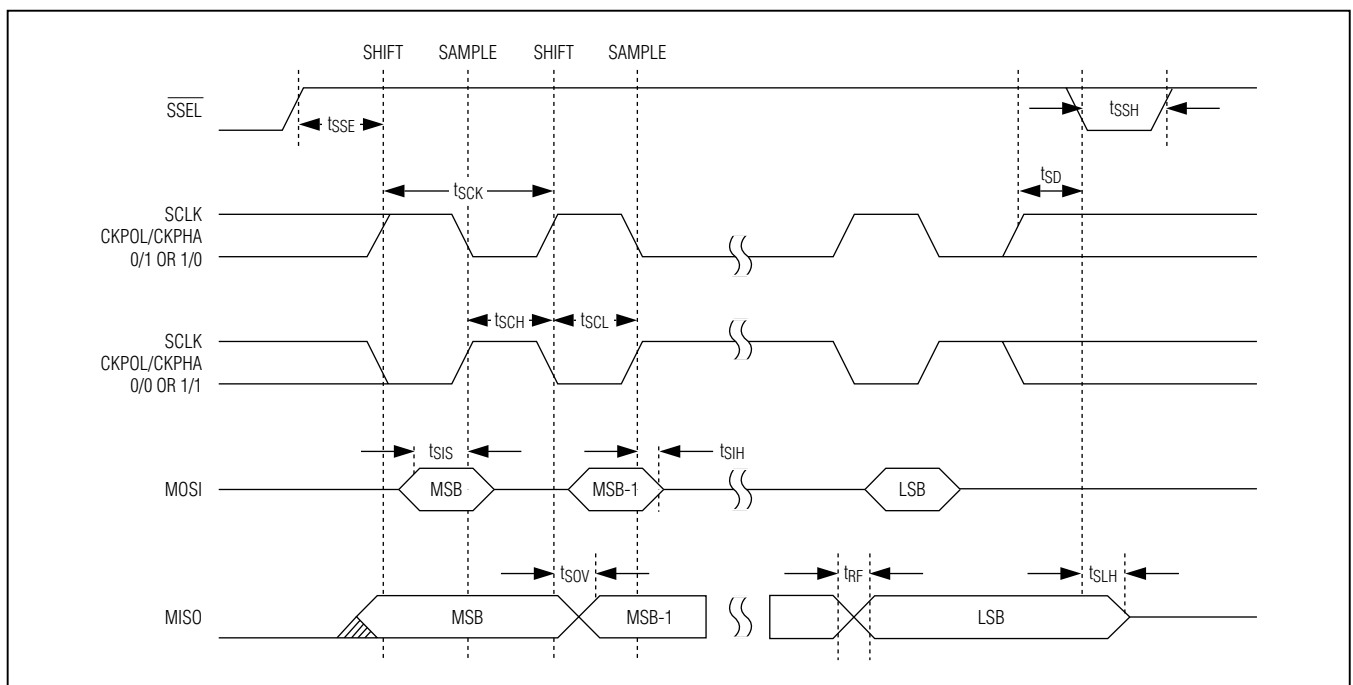


图12. SPI从机通信时序

红外遥控片上系统(SoC)

USART MODE 0技术指标

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TXD Clock Period	t_{XLXL}	SM2 = 0		$12t_{CLCL}$		ns
		SM2 = 1		$4t_{CLCL}$		ns
TXD Clock High Time	t_{HXHL}	SM2 = 0		$3t_{CLCL}$		ns
		SM2 = 1		$2t_{CLCL}$		ns
RXD Output Data Valid to TXD Clock Rising Edge	t_{QVXH}	SM2 = 0		$10t_{CLCL}$		ns
		SM2 = 1		$3t_{CLCL}$		ns
RXD Output Data Hold from TXD Clock Rising Edge	t_{XHQH}	SM2 = 0		$2t_{CLCL}$		ns
		SM2 = 1		t_{CLCL}		ns
RXD Input Data Valid to TXD Clock Rising Edge	t_{DVXH}	SM2 = 0		t_{CLCL}		ns
		SM2 = 1		t_{CLCL}		ns
RXD Input Data Hold after TXD Clock Rising Edge	t_{XHDH}	SM2 = 0		t_{CLCL}		ns
		SM2 = 1		t_{CLCL}		ns

USART时序

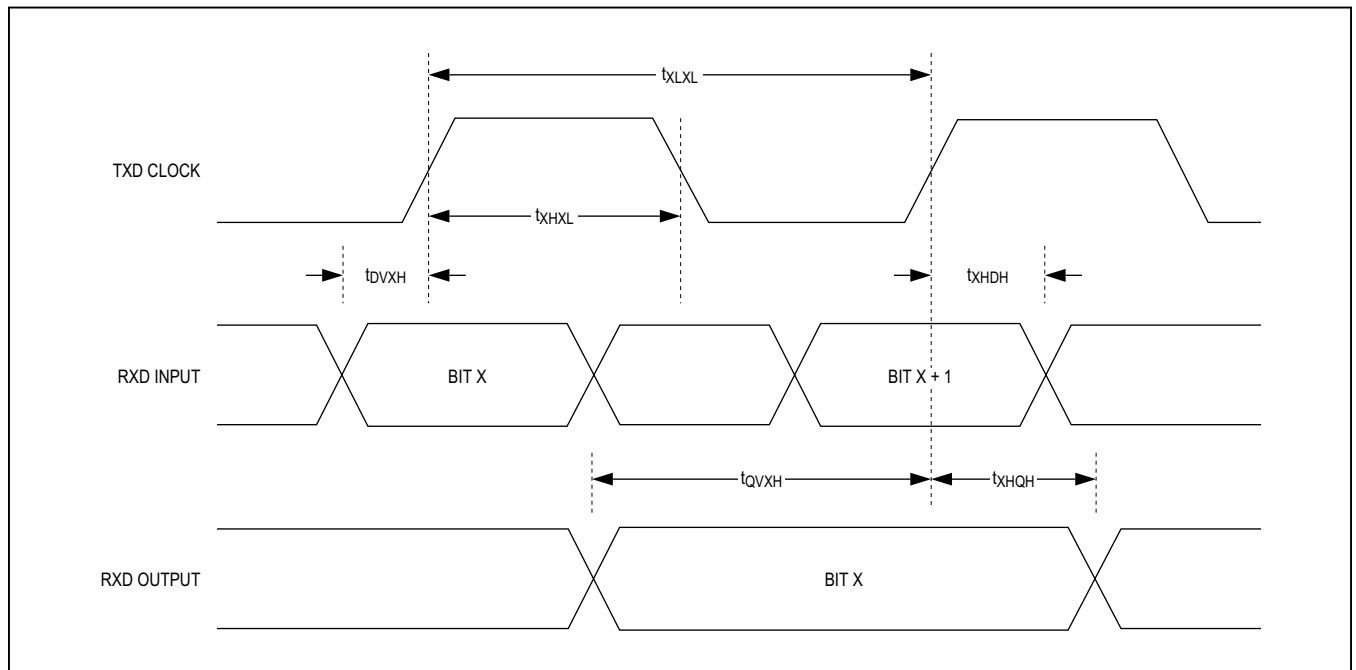


图13. USART时序图

MAXQ617

红外遥控片上系统(SoC)

修订历史

修订号	修订日期	说明	修改页
0	12/13	最初版本。	—

Maxim北京办事处

免费电话: 800 810 0310

电话: 010-5226 4200

传真: 010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

29

© 2014 Maxim Integrated

Maxim标志和Maxim Integrated是Maxim Integrated Products, Inc.的商标。