



电流模式PWM控制器, 用于低成本反激电源设计

MAX5974E/MAX5974F

概述

MAX5974E/MAX5974F为宽输入电压范围、非隔离型电流模式PWM、同步整流反激转换器控制器，用于为以太网供电(PoE)中的用电设备(PD)供电。MAX5974E适用于通用或电信系统的输入电压范围，MAX5974F则可用于低至8.4V的输入电压。

器件的几个特性有助于提高电源效率，其中包括同步MOSFET驱动输出。AUX驱动器驱动同步整流器输出，以降低传导损耗。AUX与主驱动器之间的可编程死区时间能够实现零电压切换(ZVS)。在轻载条件下，器件降低开关频率(频率折返)以减小开关损耗。

内部误差放大器带有1%基准，无需外部并联型稳压器和光耦。

可编程频率抖动功能支持低EMI、扩频工作。

MAX5974E/MAX5974F采用16引脚TQFN-EP封装，工作在-40°C至+85°C温度范围。

应用

PoE IEEE® 802.3af/at用电设备
大功率PD (高于802.3af/at标准要求)
IP电话
无线接入点
安全监控摄像机

特性

- ◆ 峰值电流模式控制，同步反激PWM控制器
- ◆ 同步MOSFET驱动输出
- ◆ 内置1%误差放大器，无需并联稳压器和光耦
- ◆ 100kHz至600kHz可编程、±8%开关频率，可同步至高达1.2MHz
- ◆ 可编程频率抖动，支持低EMI、扩频工作
- ◆ 可编程死区时间、PWM软启动、电流斜率补偿
- ◆ 可编程前馈最大占空比钳位，最大限制为80%
- ◆ 频率折返支持轻载下的高效工作
- ◆ 内部自举UVLO带有较高滞回
- ◆ 100μA (典型值)启动供电电流
- ◆ 快速、逐周期峰值电流限制，35ns典型传输延时
- ◆ 内部115ns电流检测边缘屏蔽
- ◆ “打嗝式”输出短路保护
- ◆ 内置18V齐纳管为电源输入端提供钳位保护
- ◆ 3mm x 3mm、16引脚TQFN-EP无铅封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	UVLO THRESHOLD (V)	TOP MARK
MAX5974EETE+	-40°C to +85°C	16 TQFN-EP*	16	+AIR
MAX5974FETE+	-40°C to +85°C	16 TQFN-EP*	8.4	+AIS

+表示无铅(Pb)/符合RoHS标准的封装。

*EP = 裸焊盘。

IEEE是美国电子和电气工程师协会的注册服务标志。



本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

电流模式PWM控制器， 用于低成本反激电源设计

ABSOLUTE MAXIMUM RATINGS

IN to GND ($V_{EN} = 0V$)	-0.3V to +26V
EN, NDRV, AUXDRV to GND	-0.3V to ($V_{IN} + 0.3V$)
RT, DT, FFB, COMP, SS, DCLMP, DITHER/SYNC to GND	-0.3V to +6V
FB to GND (MAX5974E only)	-6V to +6V
FB to GND (MAX5974F only)	-0.3V to +6V
CS, CSSC to GND	-0.8V to +6V
PGND to GND	-0.3V to +0.3V
Maximum Input/Output Current (continuous)	
NDRV, AUXDRV	100mA
NDRV, AUXDRV (pulsed for less than 100ns)	$\pm 1A$

Continuous Power Dissipation ($T_A = +70^\circ C$)

16-Pin TQFN (derate 20.8mW/ $^\circ C$ above $+70^\circ C$)..... 1666mW

Operating Temperature Range..... $-40^\circ C$ to $+85^\circ C$

Maximum Junction Temperature..... $+150^\circ C$

Storage Temperature Range..... $-65^\circ C$ to $+150^\circ C$

Lead Temperature (soldering, 10s)..... $+300^\circ C$

Soldering Temperature (reflow)..... $+260^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA})..... $48^\circ C/W$

Junction-to-Case Thermal Resistance (θ_{JC})..... $7^\circ C/W$

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER/SYNC} = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = +2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, $C_{IN} = 1\mu F$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
UNDERVOLTAGE LOCKOUT/STARTUP (IN)						
Bootstrap UVLO Wakeup Level	V_{INUVR}	V_{IN} rising	MAX5974E	15.4	16	V
			MAX5974F	8	8.4	
Bootstrap UVLO Shutdown Level	V_{INUVF}	V_{IN} falling	6.65	7	7.35	V
IN Clamp Voltage	V_{IN_CLAMP}	$I_{IN} = 2mA$ (sinking)	17	18.5	20	V
IN Supply Current in Undervoltage Lockout	I_{START}	$V_{IN} = +15V$ (for MAX5974E); $V_{IN} = +7.5V$ (for MAX5974F), when in bootstrap UVLO		100	150	μA
IN Supply Current After Startup	I_C	$V_{IN} = +12V$		1.8	3	mA
ENABLE (EN)						
Enable Threshold	V_{ENR}	V_{EN} rising	1.17	1.215	1.26	V
	V_{ENF}	V_{EN} falling	1.09	1.14	1.19	
Input Current	I_{EN}				1	μA
OSCILLATOR (RT)						
RT Bias Voltage	V_{RT}			1.23		V
NDRV Switching Frequency Range	fsw		100		600	kHz

电流模式PWM控制器, 用于低成本反激电源设计

MAX5974E/MAX5974F

ELECTRICAL CHARACTERISTICS (continued)

(VIN = 12V (for MAX5974E, bring VIN up to 17V for startup), VCS = VCSSC = VDITHER/SYNC = VFB = VFFB = VDCLMP = VGND, VEN = +2V, NDRV = AUXDRV = SS = COMP = unconnected, RRT = 34.8kΩ, RDT = 25kΩ, CIN = 1μF, TA = -40°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
NDRV Switching Frequency Accuracy			-8		+8	%	
Maximum Duty Cycle	D _{MAX}	f _{SW} = 250kHz	79	80	82	%	
SYNCHRONIZATION (SYNC)							
Synchronization Logic-High Input	V _{IH-SYNC}		2.91			V	
Synchronization Pulse Width				50		ns	
Synchronization Frequency Range	f _{SYNCIN}		1.1 x f _{SW}		2 x f _{SW}	kHz	
Maximum Duty Cycle During Synchronization				D _{MAX} x f _{SYNC} /f _{SW}		%	
DITHERING RAMP GENERATOR (DITHER)							
Charging Current		V _{DITHER} = 0V	45	50	55	μA	
Discharging Current		V _{DITHER} = 2.2V	43	50	57	μA	
Ramp's High Trip Point				2		V	
Ramp's Low Trip Point				0.4		V	
SOFT-START AND RESTART (SS)							
Charging Current	I _{SS-CH}		9.5	10	10.5	μA	
Discharging Current	I _{SS-D}	V _{SS} = 2V, normal shutdown	0.65	1.34	2	mA	
	I _{SS-DH}	(V _{EN} < V _{ENF} or V _{IN} < V _{INUVF}), V _{SS} = 2V, hiccup mode discharge for t _{RSTRT} (Note 3)	1.6	2	2.4	μA	
Discharge Threshold to Disable Hiccup and Restart	V _{SS-DTH}			0.15		V	
Minimum Restart Time During Hiccup Mode	t _{RSTRT-MIN}			1024		Clock Cycles	
Normal Operating High Voltage	V _{SS-HI}			5		V	
Duty-Cycle Control Range	V _{SS-DMAX}	D _{MAX} (typ) = (V _{SS-DMAX} /2.43V)	0		2	V	
DUTY-CYCLE CLAMP (DCLMP)							
DCLMP Input Current	I _{DCLMP}	V _{DCLMP} = 0 to 5V	-100	0	+100	nA	
Duty-Cycle Control Range	V _{DCLMP-R}		V _{DCLMP} = 0.5V	73	75.4	77.5	%
		D _{MAX} (typ) = 1 - (V _{DCLMP} /2.43V)	V _{DCLMP} = 1V	54	56	58	
		V _{DCLMP} = 2V	14.7	16.5	18.3		
NDRV DRIVER							
Pulldown Impedance	R _{NDRV-N}	I _{NDRV} (sinking) = 100mA		1.9	3.4	Ω	
Pullup Impedance	R _{NDRV-P}	I _{NDRV} (sourcing) = 50mA		4.7	8.3	Ω	
Peak Sink Current				1		A	
Peak Source Current				0.65		A	
Fall Time	t _{NDRV-F}	C _{NDRV} = 1nF		14		ns	
Rise Time	t _{NDRV-R}	C _{NDRV} = 1nF		27		ns	

电流模式PWM控制器， 用于低成本反激电源设计

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER/SYNC} = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = +2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, $C_{IN} = 1\mu F$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
AUXDRV DRIVER							
Pulldown Impedance	RAUX-N	IAUXDRV (sinking) = 50mA		4.3	7.7		Ω
Pullup Impedance	RAUX-P	IAUXDRV (sourcing) = 25mA		10.6	18.9		Ω
Peak Sink Current				0.5			A
Peak Source Current				0.3			A
Fall Time	tAUX-F	CAUXDRV = 1nF		24			ns
Rise Time	tAUX-R	CAUXDRV = 1nF		45			ns
DEAD-TIME PROGRAMMING (DT)							
DT Bias Voltage	VDT			1.215			V
NDRV to AUXDRV Delay (Dead Time)	tDT	From NDRV falling to AUXDRV rising	RDT = 10kΩ	40			ns
			RDT = 100kΩ	300	350	410	
		From AUXDRV falling to NDRV rising	RDT = 10kΩ	40			ns
			RDT = 100kΩ	310	360	420	
CURRENT-LIMIT COMPARATOR (CS)							
Cycle-by-Cycle Peak Current-Limit Threshold	VCS-PEAK			375	393	410	mV
Number of Consecutive Peak Current-Limit Events to Hiccup	NHICCUP			8			Events
Current-Sense Leading-Edge Blanking Time	tCS-BLANK	From NDRV rising edge		115			ns
Propagation Delay from Comparator Input to NDRV	tpDCS	From CS rising (10mV overdrive) to NDRV falling (excluding leading-edge blanking)		35			ns
Minimum On-Time	ton-MIN			100	150	200	ns
SLOPE COMPENSATION (CSSC)							
Slope Compensation Current Ramp Height		Current ramp's peak added to CSSC input per switching cycle		47	52	58	μA
PWM COMPARATOR							
Comparator Offset Voltage	VPWM-OS	VCOMP - VCSSC		1.35	1.7	2	V
Current-Sense Gain	ACS-PWM	ΔVCOMP/ΔVCSSC (Note 4)		3.1	3.33	3.6	V/V
Current-Sense Leading-Edge Blanking Time	tCSSC-BLANK	From NDRV rising edge		115			ns
Comparator Propagation Delay	tpWM	Change in VCSSC = 10mV (including internal leading-edge blanking)		150			ns

电流模式PWM控制器, 用于低成本反激电源设计

MAX5974E/MAX5974F

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER/SYNC} = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = +2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, $C_{IN} = 1\mu F$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ERROR AMPLIFIER						
FB Reference Voltage	V_{REF}	V_{FB} when $I_{COMP} = 0$, $V_{COMP} = 2.5V$	1.202	1.215	1.227	V
FB Input Bias Current	I_{FB}	$V_{FB} = 0$ to 1.75V	-500		+100	nA
Voltage Gain	A_{EAMP}			80		dB
Transconductance	g_m		1.8	2.66	3.5	mS
Transconductance Bandwidth	BW	Open loop (typical gain = 1) -3dB frequency		30		MHz
Source Current		$V_{FB} = 1V$, $V_{COMP} = 2.5V$	300	375	455	μA
Sink Current		$V_{FB} = 1.75V$, $V_{COMP} = 1V$	300	375	455	μA
FREQUENCY FOLDBACK (FFB)						
VCSAVG-to-FFB Comparator Gain				10		V/V
FFB Bias Current	I_{FFB}	$V_{FFB} = 0V$, $V_{CS} = 0V$ (not in FFB mode)	26	30	33	μA
NDRV Switching Frequency During Foldback	f_{SW-FB}			$f_{SW}/2$		kHz

Note 2: All devices are 100% production tested at $T_A = +25^\circ C$. Limits over temperature are guaranteed by design.

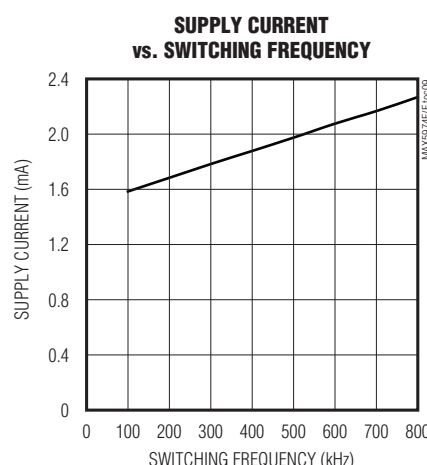
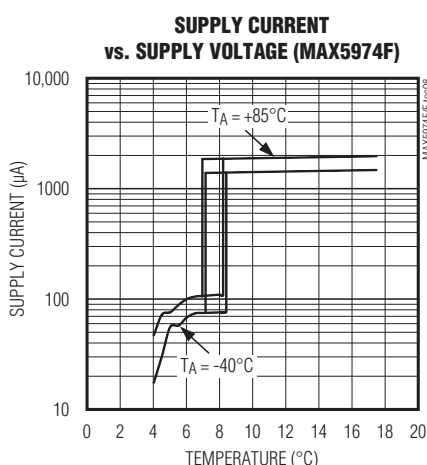
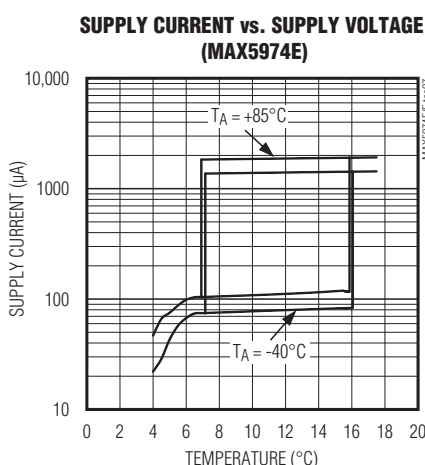
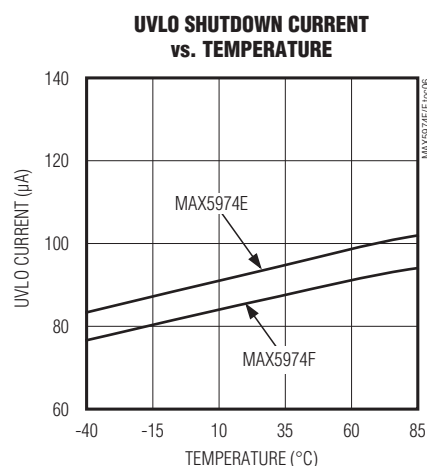
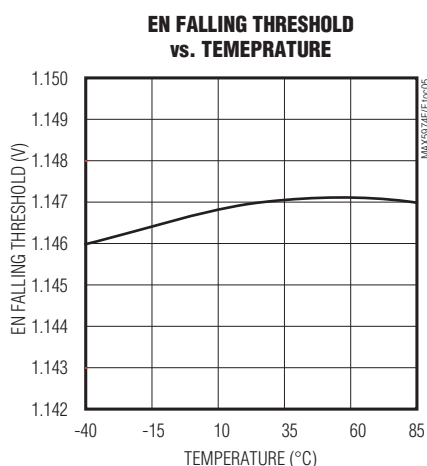
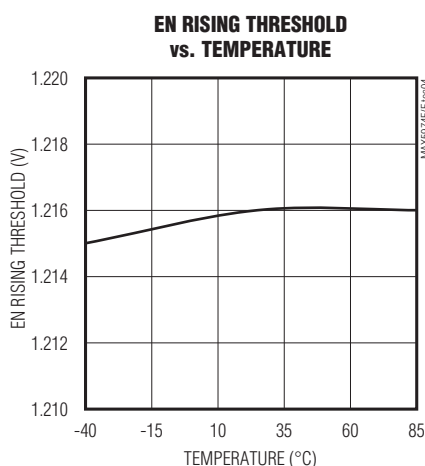
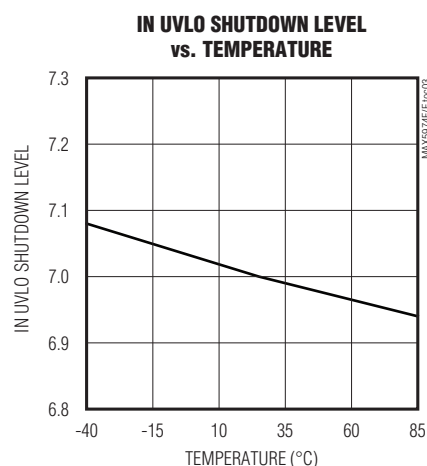
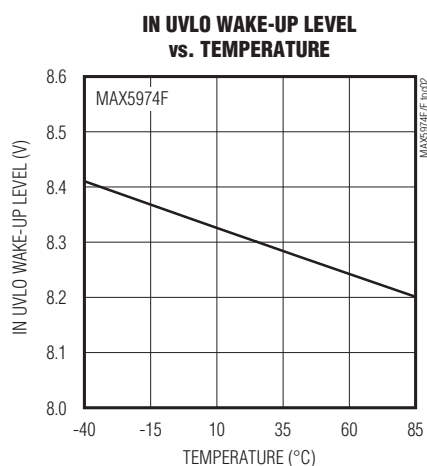
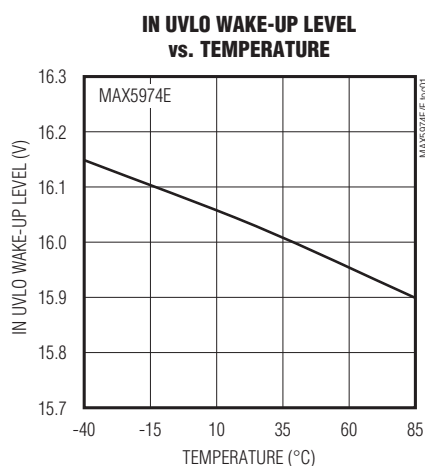
Note 3: See the *Output Short-Circuit Protection with Hiccup Mode* section.

Note 4: The parameter is measured at the trip point of latch with $V_{FB} = 0V$. Gain is defined as $\Delta V_{COMP}/\Delta V_{CSSC}$ for $0.15V < \Delta V_{CSSC} < 0.25V$.

电流模式PWM控制器， 用于低成本反激电源设计

典型工作特性

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER}/SYNC = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = 2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, unless otherwise noted.)



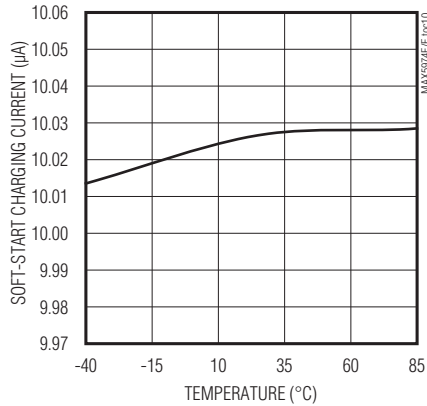
电流模式PWM控制器, 用于低成本反激电源设计

典型工作特性(续)

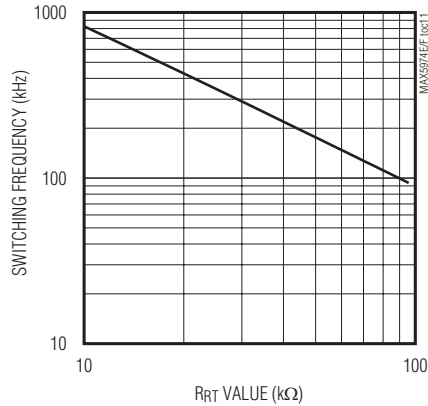
($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER}/SYNC = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = 2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, unless otherwise noted.)

MAX5974E/MAX5974F

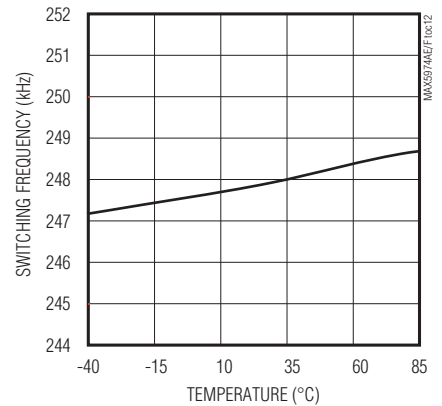
**SOFT-START CHARGING CURRENT
vs. TEMPERATURE**



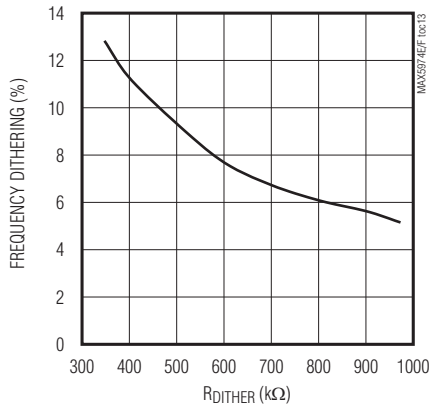
**SWITCHING FREQUENCY
vs. R_{RT} VALUE**



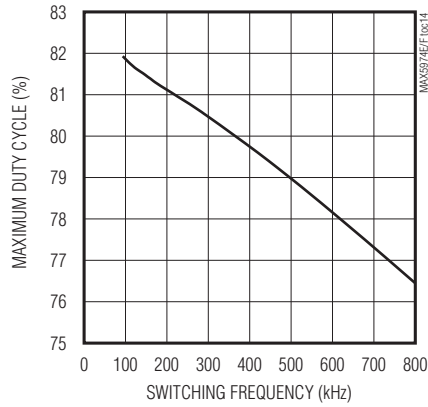
**SWITCHING FREQUENCY
vs. TEMPERATURE**



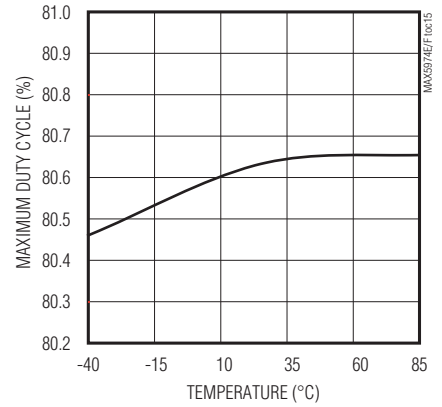
**FREQUENCY DITHERING
vs. R_{DITHER}**



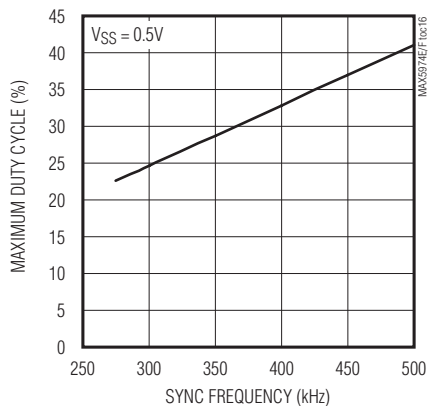
**MAXIMUM DUTY CYCLE
vs. SWITCHING FREQUENCY**



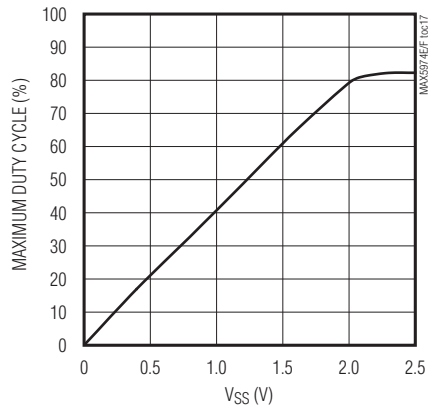
**MAXIMUM DUTY CYCLE
vs. TEMPERATURE**



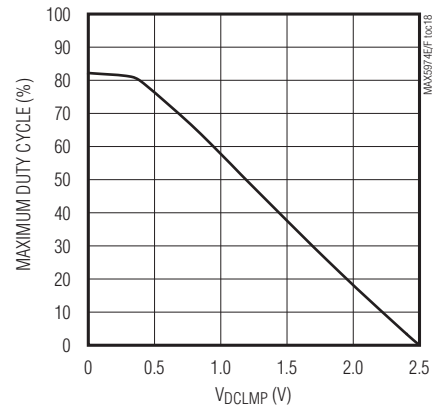
**MAXIMUM DUTY CYCLE
vs. SYNC FREQUENCY**



**MAXIMUM DUTY CYCLE
vs. V_{SS}**



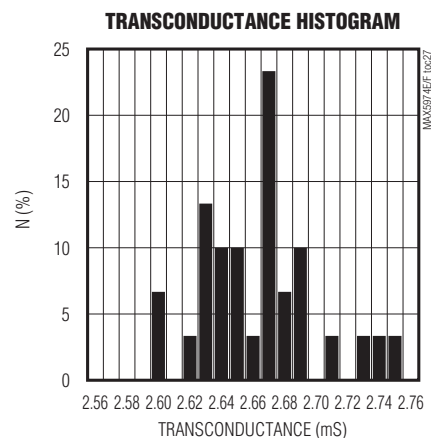
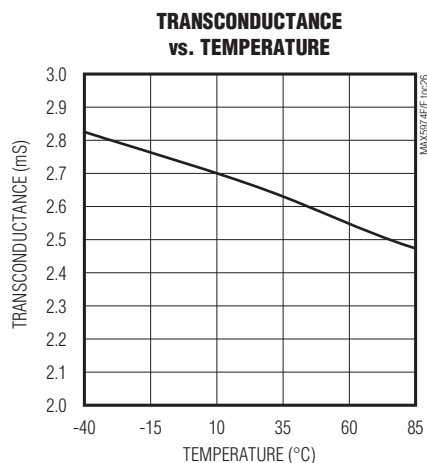
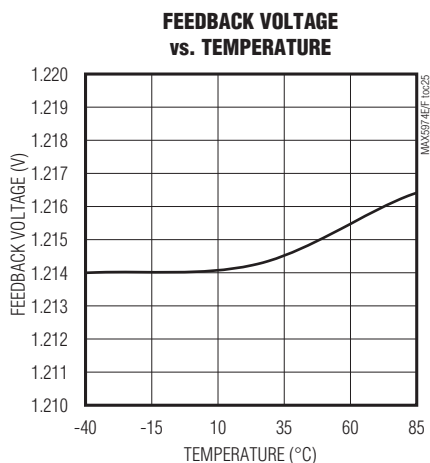
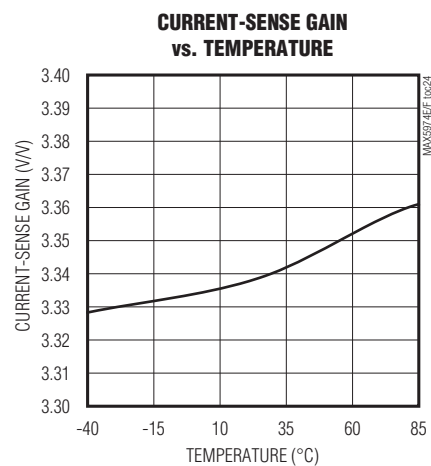
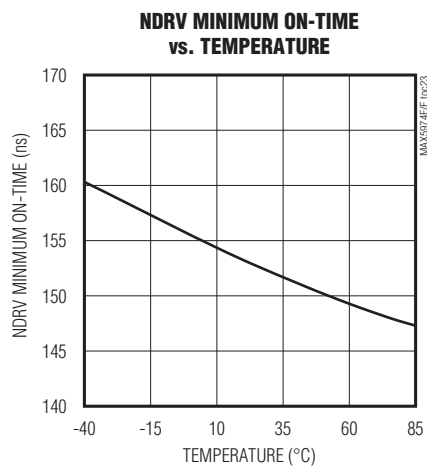
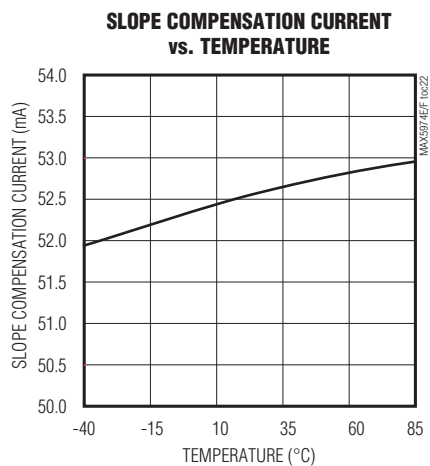
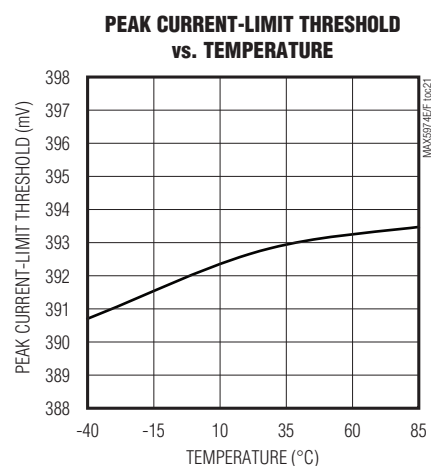
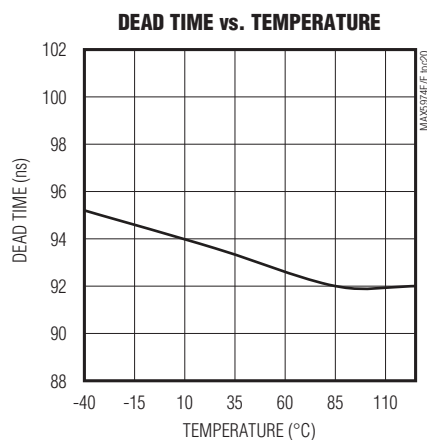
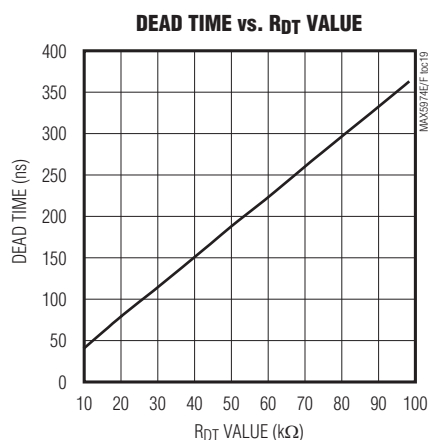
**MAXIMUM DUTY CYCLE
vs. V_{DCLMP}**



电流模式PWM控制器， 用于低成本反激电源设计

典型工作特性(续)

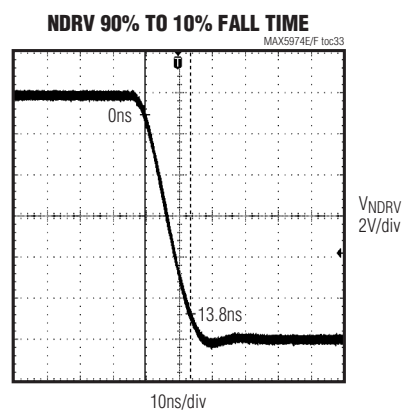
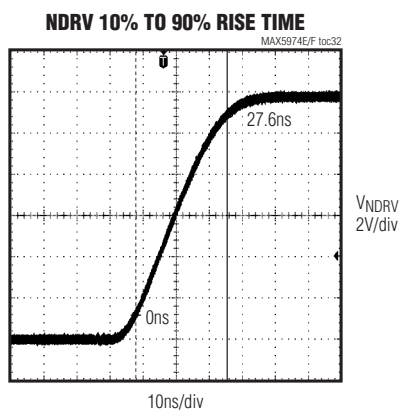
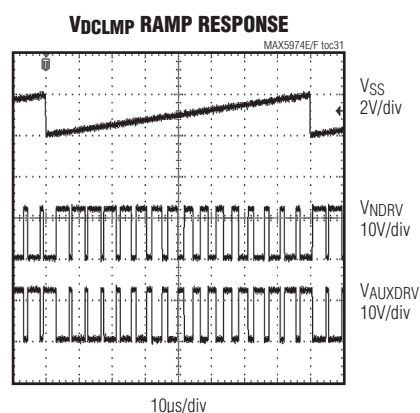
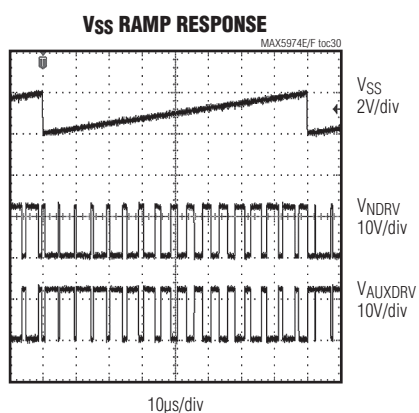
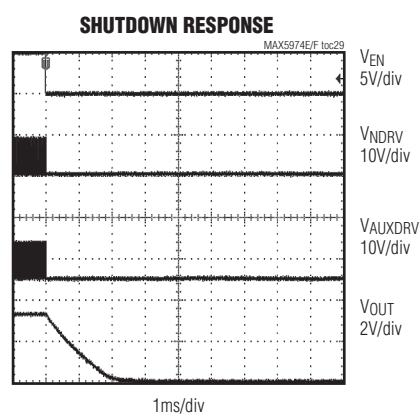
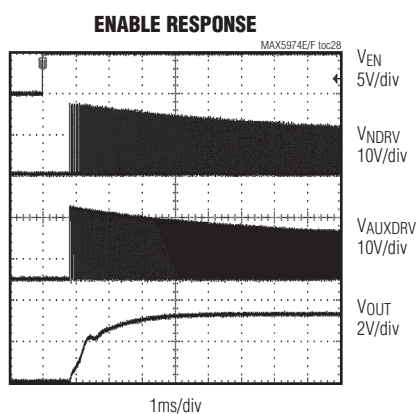
($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER/SYNC} = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = 2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, unless otherwise noted.)



电流模式PWM控制器, 用于低成本反激电源设计

典型工作特性(续)

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER}/SYNC = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = 2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, unless otherwise noted.)



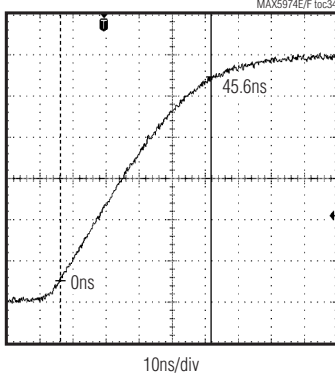
MAX5974E/MAX5974F

电流模式PWM控制器， 用于低成本反激电源设计

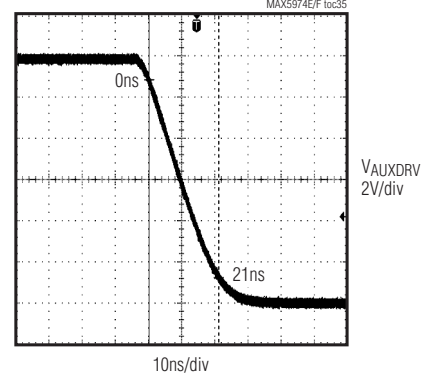
典型工作特性(续)

($V_{IN} = 12V$ (for MAX5974E, bring V_{IN} up to 17V for startup), $V_{CS} = V_{CSSC} = V_{DITHER}/SYNC = V_{FB} = V_{FFB} = V_{DCLMP} = V_{GND}$, $V_{EN} = 2V$, $NDRV = AUXDRV = SS = COMP =$ unconnected, $R_{RT} = 34.8k\Omega$, $R_{DT} = 25k\Omega$, unless otherwise noted.)

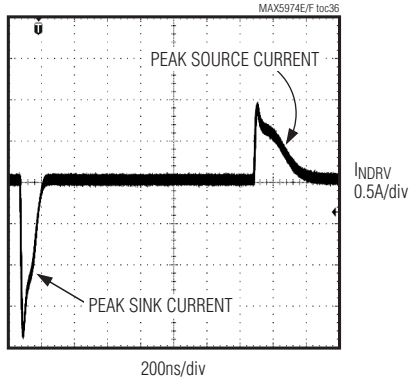
AUXDRV 10% TO 90% RISE TIME



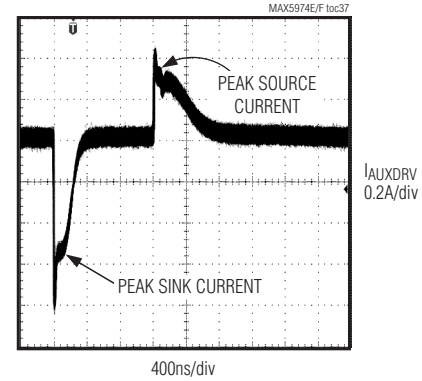
AUXDRV 90% TO 10% FALL TIME



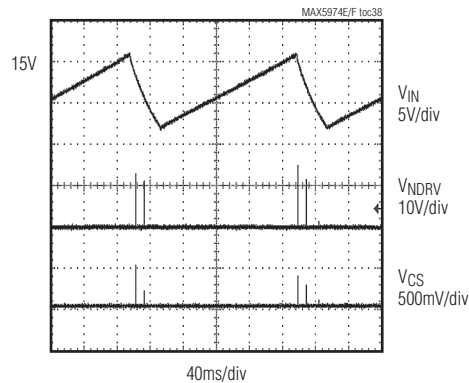
PEAK NDRV CURRENT



PEAK AUXDRV CURRENT



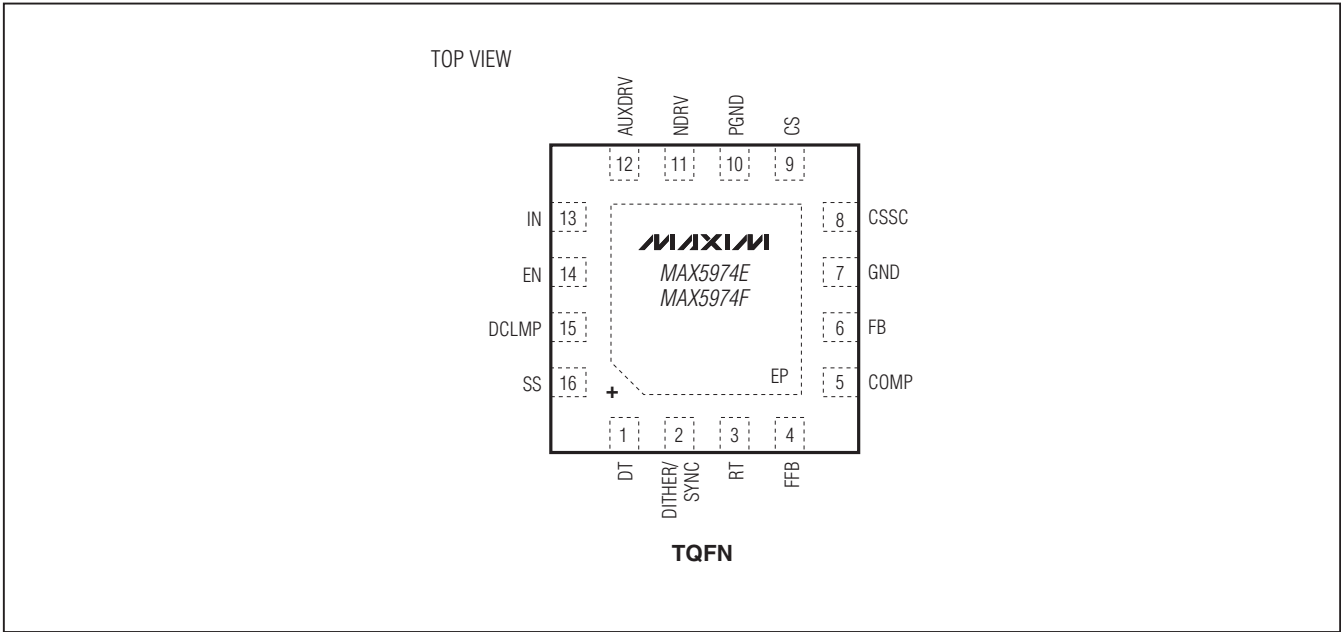
SHORT-CIRCUIT BEHAVIOR



电流模式PWM控制器, 用于低成本反激电源设计

引脚配置

MAX5974E/MAX5974F



引脚说明

引脚	名称	功能
1	DT	死区时间编程电阻连接。将电阻 R_{DT} 从DT连接至GND，设置NDRV和AUXDRV信号之间的死区时间。参考死区时间部分计算具体死区时间对应的电阻值。
2	DITHER/ SYNC	频率加抖编程或同步连接。对于扩频操作，将一个电容从DITHER连接至GND，将一个电阻从DITHER连接至RT。如需将内部振荡器同步至外部提供的频率，请将DITHER/SYNC连接至同步脉冲。
3	RT	开关频率编程电阻连接。将电阻 R_{RT} 从RT连接至GND，设置PWM开关频率。参考振荡器/开关频率部分计算具体振荡器频率对应的电阻值。
4	FFB	频率折返门限编程输入。将一个电阻从FFB连接至GND，设置输出平均电流门限。低于该门限时，转换器将开关频率折返至其原始值的1/2。该引脚连接至GND时，禁用频率折返功能。
5	COMP	跨导放大器输出和PWM比较器输入。使用电平转换器将COMP转换至低电平，并连接至PWM比较器的反相输入。

电流模式PWM控制器， 用于低成本反激电源设计

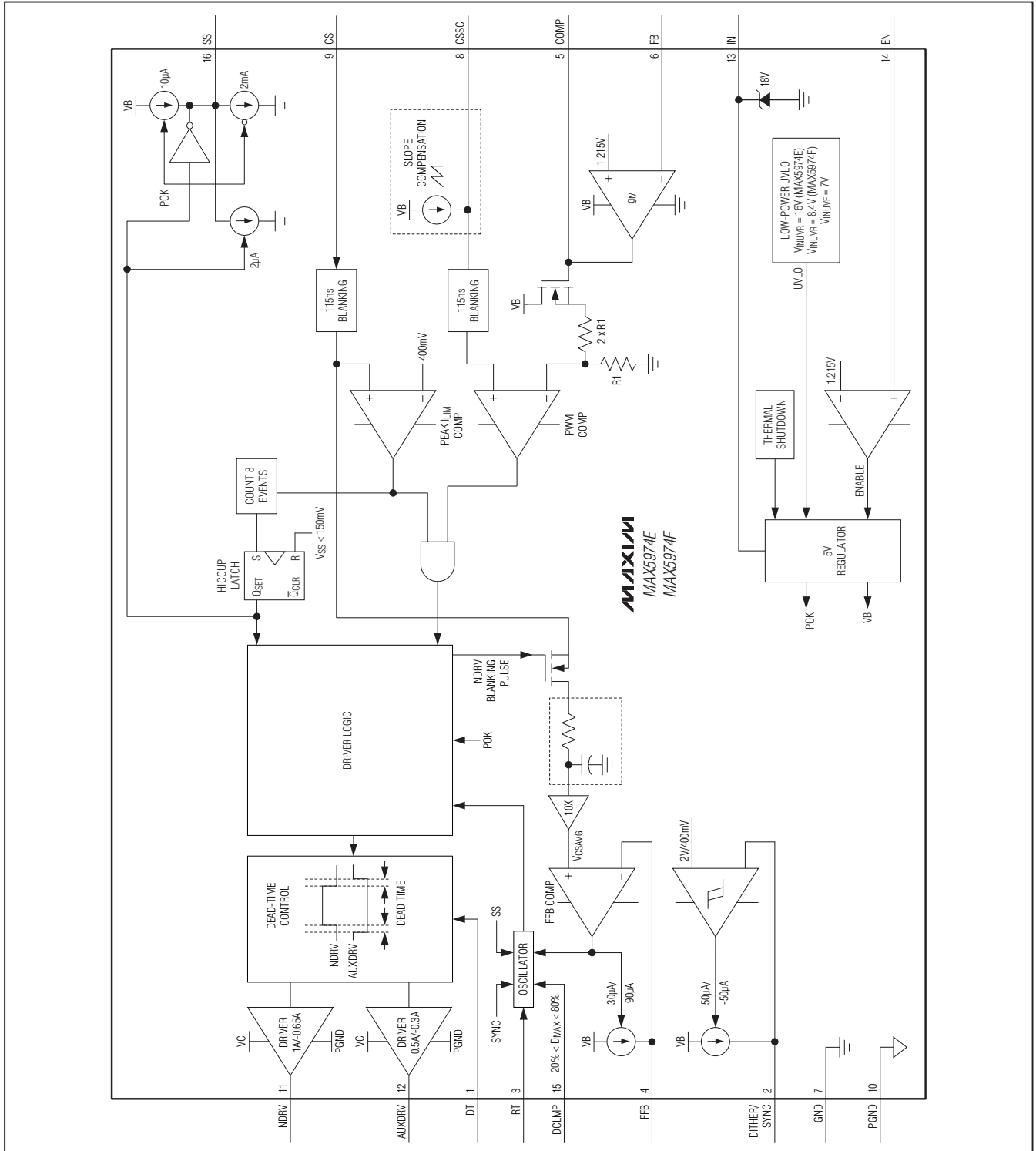
引脚说明(续)

引脚	名称	功能
6	FB	跨导放大器反相输入。
7	GND	信号地。
8	CSSC	带有斜率补偿输入的电流检测。连接在CSSC与CS之间的电阻用于设置斜率补偿量。参见可编程斜率补偿部分。
9	CS	电流检测输入。用于平均电流检测和逐周期限流的电流检测连接。峰值限流触发电压为400mV。
10	PGND	功率地。PGND为栅极驱动器的开关电流回路。
11	NDRV	n沟道主开关栅极驱动器输出。
12	AUXDRV	输出同步整流器栅极驱动器输出。
13	IN	转换器电源输入。IN具有宽UVLO滞回，能够实现高效率电源设计。有关IN是否需要外部齐纳二极管请参见使能输入部分。
14	EN	使能输入。当EN电压低于 V_{ENF} 时，栅极驱动器被禁用，器件处于低功耗UVLO模式。当EN电压高于 V_{ENR} 时，器件检查其它使能条件。关于EN连接的更多信息，请参见使能输入部分。
15	DCLMP	前馈最大占空比钳位编程输入。在输入电源电压DCLMP和GND之间连接一个电阻分压器。DCLMP上的电压设置转换器的最大占空比(D_{MAX})，该值与输入电源电压成反比，所以MOSFET在发生瞬态期间仍然处于受保护状态。
16	SS	软启动编程电容连接。在SS和GND之间连接一个电容，设置软启动周期。该电容还决定打嗝模式限流的重启时间。SS和GND之间的电阻亦可用于设置低于75%的 D_{MAX} 。
—	EP	裸焊盘。内部连接至GND。连接至大面积接地区域以增强散热。不要将其作为电气连接点。

电流模式PWM控制器, 用于低成本反激电源设计

方框图

MAX5974E/MAX5974F



电流模式PWM控制器， 用于低成本反激电源设计

详细说明

MAX5974_经过优化设计，非常适合用于控制25W至50W同步整流、连续导通模式的反激转换器。主开关栅极驱动器(NDRV)和输出同步整流驱动器(AUXDRV)的尺寸均经过优化，可实现25W高效率设计。器件具有丰富的功能，可理想用于PoE IEEE 802.3af/at用电设备。

MAX5974E提供16V自举UVLO唤醒电平，具有9V较宽滞回。低启动电流和低工作电流允许在输入端使用更小的储存电容，而不会影响启动和保持时间。MAX5974E非常适合用于通用输入(整流85V交流至265V交流)或电信(-36V直流至-72V直流)电源。

MAX5974F具有8.4V的UVLO上升门限，可适用于低输入电压(12V直流至24V直流)电源，例如墙上适配器。

利用MAX5974E设计的电源采用阻值较大的启动电阻 R_{IN} ，对储能电容 C_{IN} 充电(参见典型应用电路)。初始化期间，电压低于内部自举UVLO门限时，器件通常仅消耗100 μ A静态电流。低启动电流和较大的自举UVLO滞回有助于降低 R_{IN} 上的功耗，即使是在通用交流输入电压(265V交流)的高端。

前馈最大占空比钳位电路检测线路条件的变化，并相应地调节最大占空比，以消除钳位电压(即主功率FET的漏极电压)对输入电压的依赖性。

对于EMI敏感的应用，可编程频率加抖特性允许开关频率波动高达 $\pm 10\%$ 。这种扩频调制技术将开关谐波的能量延展至更宽频带，同时降低其峰值，有助于满足严格的EMI要求。

器件包括逐周期限流功能，只要超过内部设置的400mV门限，即关闭主驱动器和AUX驱动器。发生连续8次限流事件则触发打嗝模式，通过将开关暂停一段时间(t_{RSTRT})来保护外部组件，并在重试软启动之前让过载电流消耗在负载和同步整流器的体二极管上。

电流模式控制环路

电流模式控制与电压模式控制相比有两点优势：第一，控制器在针对输入电压变化进行逐周期调节时具有前馈特性；第二，电流模式控制器对稳定性的要求降低至单极点系统的要求，不同于电压模式控制下的双极点系统。

器件采用电流模式控制环路，将误差放大器的输出(COMP)经过比例调节后与CSSC处的斜率补偿电流检测信号进行比较。

输入钳位

器件使能后，启动内部18V输入钳位。在过压期间，钳位电路防止在电压输入IN端的电压超过18.5V (典型值)。

当器件禁止时，输入钳位电路也同时禁止。

使能输入

使能输入用于使能或禁止器件。将EN驱动至低电平将禁止器件。注意，当EN为低时内部18V输入钳位也被禁止。因此，对于如下所述的某些特定工作条件时须外加一个18V齐纳二极管。

电源UVLO

使能输入具有1.26V (最大值)精密门限值。对于电源需要UVLO的应用，可在电源、EN和GND之间连接一个电阻分压器，如图1所示。需在IN和PGND之间连接一个齐纳二极管以防止NDRV和AUXDRV栅极驱动电压超过20V (功率FET所允许的最大栅极电压)。

外部齐纳二极管应按照下面的范围进行钳位：

$$20V > V_Z > V_{UVLO(MAX)}$$

其中， V_Z 为齐纳二极管电压， $V_{UVLO(MAX)}$ 为最大唤醒电压(16.5V或8.85V，取决于器件版本)。18V齐纳二极管为最佳选择。

电流模式PWM控制器, 用于低成本反激电源设计

设计电阻分压器时, 首先按照100kΩ量级选择 R_{EN1} 值。然后按照如下公式计算 R_{EN2} :

$$V_{EN2} = R_{EN1} \times \frac{V_{EN(MAX)}}{V_{S(UVLO)} - V_{EN(MAX)}}$$

其中, $V_{EN(MAX)}$ 为最大使能门限电压, 等于1.26V; $V_{S(UVLO)}$ 为电源所期望的UVLO门限, 低于该电压器件将禁止。

连接到EN的数字输出具有可承受超过最大电源电压的能力。

MCU控制使能输入

当使用微控制器GPIO控制使能输入时, 须在IN连接18V齐纳二极管, 如图2所示。

高压逻辑控制使能输入

当EN由外部高压漏极开路/集电极开路输出控制时(例如, 用电设备控制器的PGOOD指示器), 通过电阻 R_{EN} 将IN连接到EN并且将EN连接到漏极开路/集电极开路输出, 如图3所示。选择 R_{EN} 时要保证在EN为低时IN电压小于20V (主FET以及AUX FET的最大栅极电压):

$$V_{S(MAX)} \times \frac{R_{EN}}{R_{EN} + R_{IN}} < 20V$$

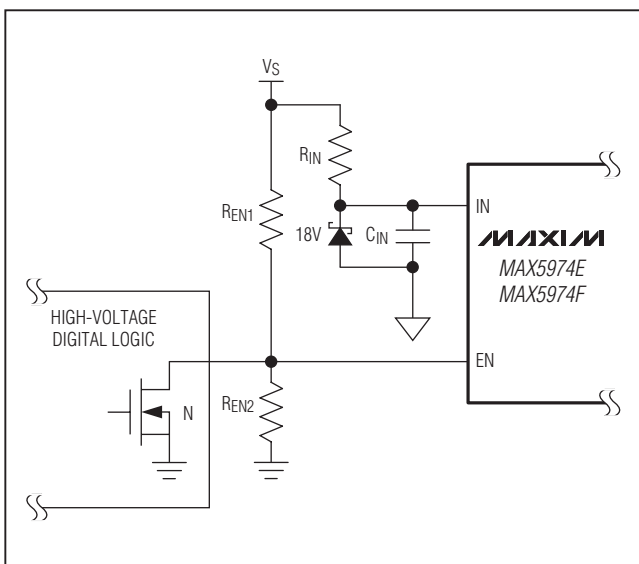


图1. 用于电源的可编程UVLO

其中, $V_{S(MAX)}$ 为最大电源电压。满足该关系时可省去外部齐纳二极管。

连接到EN的数字输出应具有超过20V的电压承受能力。

始终工作

对于始终工作的情况, 将EN连接到IN, 如图4所示, 对于这种配置无需外部齐纳二极管。

自举欠压锁定

器件具有内部自举UVLO, 在设计高压电源时非常有用(参见方框图)。该功能允许器件在初始上电期间自举。 V_{IN} 超过自举UVLO门限 V_{INUVR} (16V, 典型值)时, MAX5974E开始软启动。

由于MAX5974F设计用于输出为12V至24V的低压电源, 例如墙上适配器, 所以具有较低的8.4V UVLO唤醒门限。

启动操作

当IN上的电压超过16V (MAX5974E)或8.4V (MAX5974F), 且使能输入电压高于1.26V时, 器件启动。

正常工作期间, IN上的电压通常取自于变压器的第三绕组。然而, 启动时, 无法从变压器获取能量, 因此就需要一个特殊的自举过程。在典型应用电路中, C_{IN} 通过启动电阻 R_{IN} 充电至中间电压。通过 R_{IN} 提供的电流只有100μA

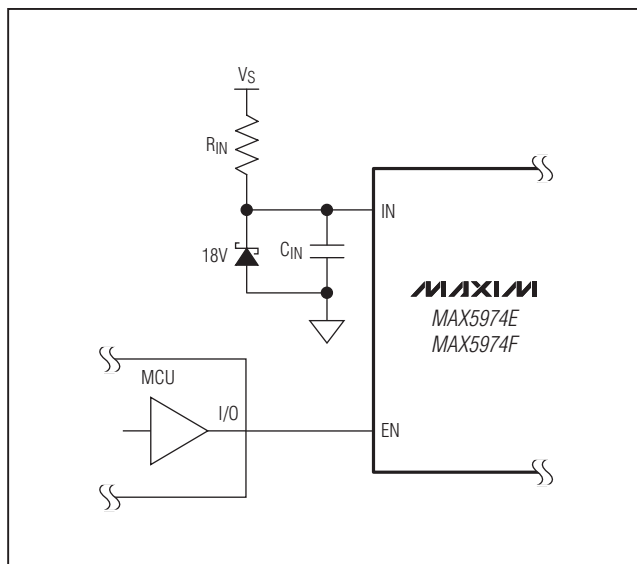


图2. MCU控制使能输入

电流模式PWM控制器， 用于低成本反激电源设计

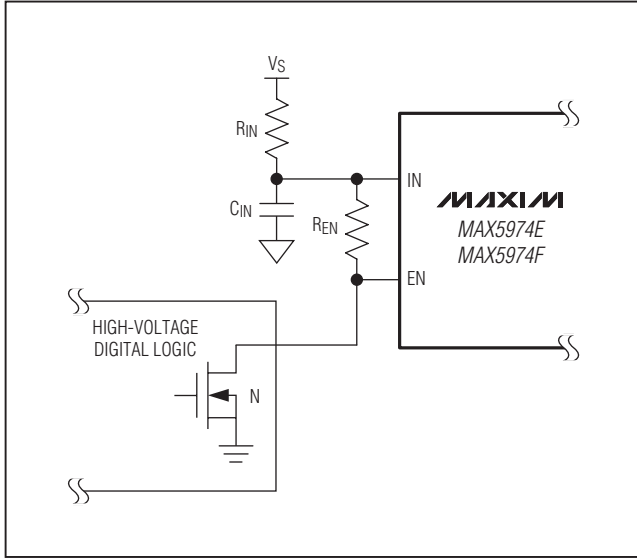


图3. 高压逻辑控制使能输入

被IC使用，其余的输入电流对 C_{IN} 充电，直到 V_{IN} 达到自举UVLO唤醒电平。一旦 V_{IN} 超过该电平，NDRV就开始开关n沟道MOSFET，将能量传递至次级和第三级输出。如果第三级上的电压高于7V（自举UVLO关断电平），则完成启动过程，开始持续工作。如果 V_{IN} 在启动完成之前下降至低于7V，器件则返回至低电流UVLO。在这种情况下，增大 C_{IN} 以存储足够的能量，从而建立第三绕组上的电压。

软启动

在SS和GND之间连接一个电容 C_{SS} ，设置软启动时间。 V_{SS} 控制启动期间的振荡器占空比，使占空比缓慢、平滑地增大至其稳态值。按下式计算 C_{SS} 值：

$$C_{SS} = \frac{I_{SS-CH} \times t_{SS}}{2V}$$

其中， I_{SS-CH} （10 μ A，典型值）为软启动期间的 C_{SS} 充电电流， t_{SS} 为设置的软启动时间。

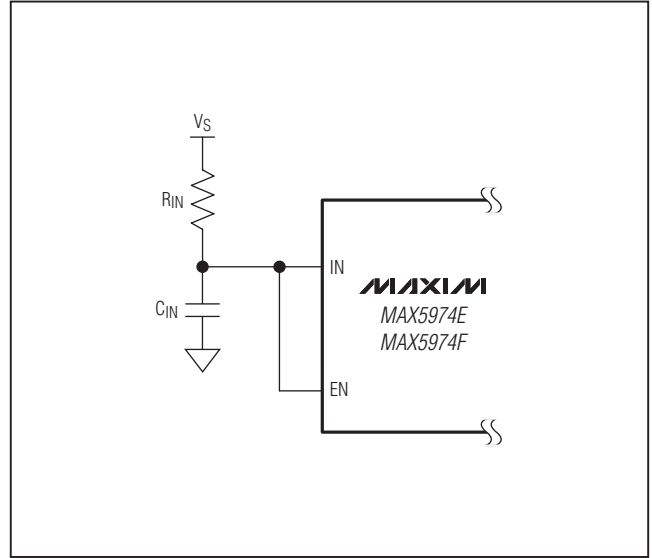


图4. 始终工作

也可以在SS引脚和GND之间增加一个电阻，将 V_{SS} 钳位至低于2V，从而将最大占空比设置为小于80%（参见占空比钳位部分）。

NDRV驱动器

NDRV输出驱动一个外部n沟道MOSFET。NDRV可源出/吸入超过650mA/1000mA的峰值电流，因此，选择具有可接受的传导损耗和开关损耗的MOSFET。所使用的外部MOSFET必须能够承受最大钳位电压。

AUXDRV驱动器

AUXDRV输出驱动输出同步整流器以减小传导损耗。

死区时间

主输出边沿和AUX输出边沿之间的死区时间允许发生ZVS，将传导损耗降至最小，提高效率。死区时间(t_{DT})应用于主输出和AUX输出的前沿和后沿，如图5所示。在DT和GND之间连接一个电阻，将 t_{DT} 设置为40ns至400ns之间的任意值：

$$R_{DT} = \frac{10k\Omega}{40ns} \times t_{DT}$$

电流模式PWM控制器, 用于低成本反激电源设计

MAX5974E/MAX5974F

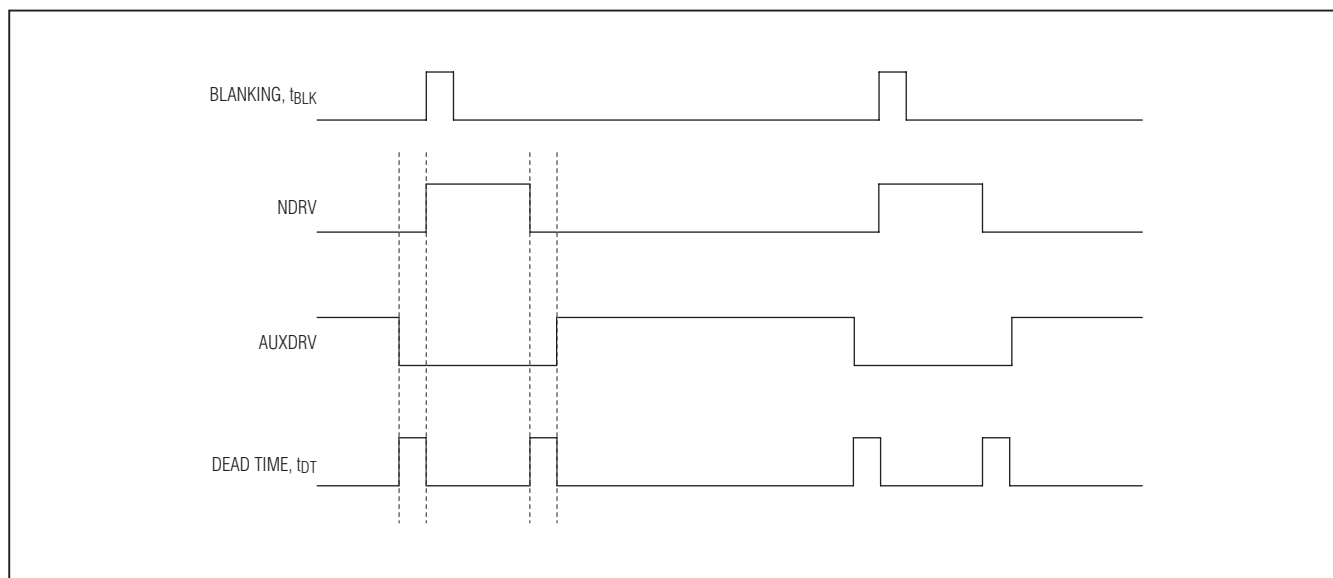


图5. AUXDRV和NDRV之间的死区时间

振荡器/开关频率

IC的开关频率可利用连接在RT和GND之间的电阻 R_{RT} 在100kHz至600kHz之间设置。利用下式确定产生所要求的输出开关频率(f_{SW})所需的 R_{RT} 值:

$$R_{RT} = \frac{8.7 \times 10^9}{f_{SW}}$$

其中, f_{SW} 为要求的开关频率。

峰值限流

连接在n沟道MOSFET源极和PGND之间的电流检测电阻(典型应用电路中的 R_{CS})用于设置限流值。限流比较器的电压触发电平($V_{CS-PEAK}$)为400mV。利用下式计算 R_{CS} 值:

$$R_{CS} = \frac{400mV}{I_{PRI}}$$

其中, I_{PRI} 为变压器原边的峰值电流, 该电流也流经MOSFET。当该电流(通过电流检测电阻)产生的电压超

过限流比较器门限时, MOSFET驱动器(NDRV)在35ns(典型值)内终止电流导通周期。

器件具有115ns的前沿屏蔽, 可忽略前沿电流尖峰。这些尖峰是由于反射的次级电流、FET漏极电容的放电电流、以及栅极充电电流引起的。必要时, 利用一个小型RC网络, 对检测波形上的前沿尖峰进行额外的滤波。滤波电路的角频率设置在10MHz至20MHz之间。

前沿屏蔽时间结束后, 器件监测 V_{CS} 是否超过400mV峰值限流值。 V_{CS} 超过400mV时, 立即终止占空比。

具有打嗝模式的输出短路保护

器件检测到8个连续峰值限流事件时, NDRV和AUXDRV驱动器输出被关闭, 并在重启周期 t_{RSTRT} 内保持关闭状态。 t_{RSTRT} 之后, 器件进行软启动。重启周期的持续时间取决于SS端的电容值(C_{SS})。该周期内, C_{SS} 通过下拉电流 I_{SS-DH} (2 μ A, 典型值)放电。一旦其电压达到0.15V, 则重启周期结束, 器件启动软启动序列。当 C_{SS} 放电至0.15V所需的时间小于1024个时钟周期时, 内部计数器确保最小重启周期($t_{RSTRT-MIN}$)为1024个时钟周期。图6所示为器件在打嗝模式之前和打嗝模式期间的工作情况。

电流模式PWM控制器， 用于低成本反激电源设计

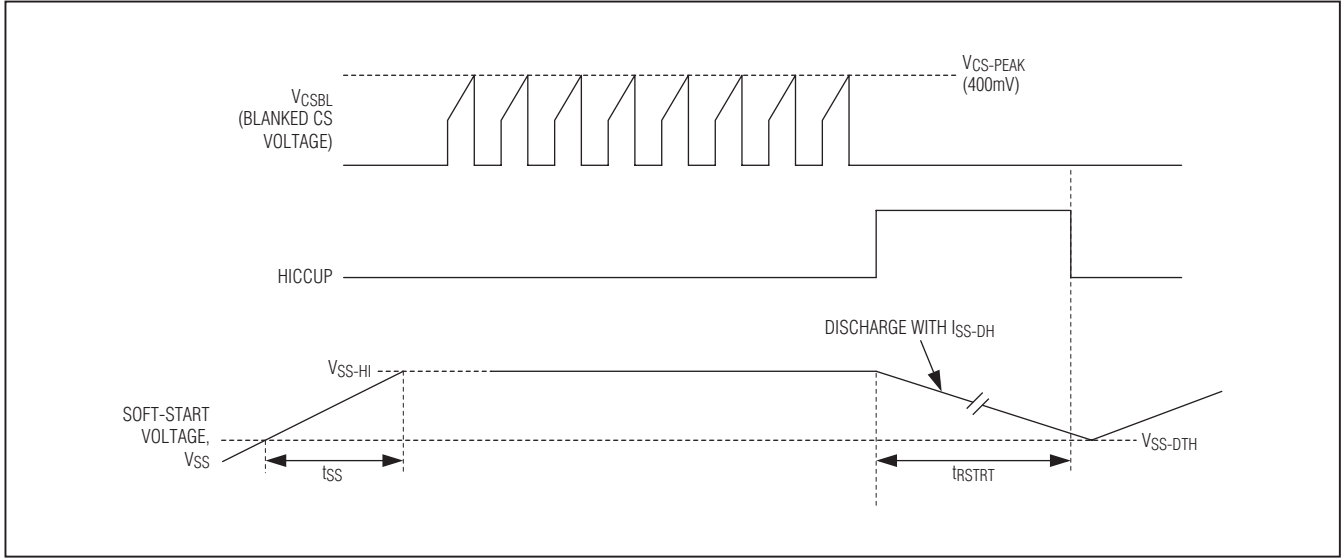


图6. 打嗝模式时序图

用于高效轻载工作的频率折返

频率折返门限可通过FFB与GND之间的电阻设置为0至满载电流的20%。

VCSAVG下降至低于VFFB时，器件将开关频率折返至原始值的1/2，以降低开关损耗，提高转换器效率。按下式计算RFFB值：

$$R_{FFB} = \frac{10 \times I_{LOAD(LIGHT)} \times R_{CS}}{I_{FFB}}$$

其中，RFFB为FFB和GND之间的电阻，ILOAD(LIGHT)为轻载条件下触发频率折返的电流，RCS为连接在CS和PGND之间的检测电阻，IFFB为FFB源出至RFFB的电流(30μA，典型值)。

占空比钳位

最大占空比由以下三个电压中的最小电压决定：2V、SS上的电压(VSS)和电压(2.43V - VDCLMP)。最大占空比计算如下：

$$D_{MAX} = \frac{V_{MIN}}{2.43V}$$

其中，VMIN = 最小值(2V, VSS, 2.43V - VDCLMP)。

SS

通过在SS和地之间连接电阻，可将SS上的电压设为低于2V。VSS计算如下：

$$V_{SS} = R_{SS} \times I_{SS-CH}$$

其中，RSS为连接在SS和GND之间的电阻，ISS-CH为SS源出至RSS的电流(10μA，典型值)。

DCLMP

如需利用电源电压前馈设置DMAX，在电源电压、DCLMP和GND之间连接一个电阻分压器，如典型应用电路所示。这种前馈占空比钳位确保外部n沟道MOSFET在电源瞬变期间不会受到应力。VDCLMP计算如下：

$$V_{DCLMP} = \frac{R_{DCLMP2}}{R_{DCLMP1} + R_{DCLMP2}} \times V_S$$

其中，RDCLMP1和RDCLMP2为典型应用电路所示的电阻分压器值，VS为输入电源电压。

最大占空比可设置为：

$$D_{MAX} = 1 - \frac{D_{CLMP}}{2.43}$$

电流模式PWM控制器, 用于低成本反激电源设计

振荡器同步

将外部时钟直接加载至DITHER/SYNC, 可将内部振荡器同步至外部时钟。外部时钟频率可设置为1.1倍至2倍内部时钟频率之间的任意值。

使用外部时钟会将最大占空比增大 $f_{\text{SYNC}}/f_{\text{SW}}$ 倍。在使用占空比钳位部分介绍的任何方法设置最大占空比时, 应考虑该因子。下式说明了外部时钟频率对最大占空比的影响:

$$D_{\text{MAX}} = \frac{V_{\text{MIN}}}{2.43\text{V}} \times \frac{f_{\text{SYNC}}}{f_{\text{SW}}}$$

其中, V_{MIN} 在占空比钳位部分进行了说明, f_{SW} 为由RT和GND之间连接的电阻设置的开关频率, f_{SYNC} 为外部时钟频率。

用于扩频应用(低EMI)的频率加抖

如典型应用电路所示, 在DITHER/SYNC和GND之间连接一个电容, 在DITHER/SYNC和RT之间连接一个电阻, 可在 $\pm 10\%$ 范围内对转换器的开关频率加抖, 从而降低EMI。

DITHER/SYNC处的电流源以 $50\mu\text{A}$ 电流将电容 C_{DITHER} 充电至 2V 。达到该点后, 以 $50\mu\text{A}$ 电流将 C_{DITHER} 放电至 0.4V 。电容充电和放电会在DITHER/SYNC上产生一个三角波, 峰值分别为 0.4V 和 2V , 频率等于:

$$f_{\text{TRI}} = \frac{50\mu\text{A}}{C_{\text{DITHER}} \times 3.2\text{V}}$$

通常情况下, f_{TRI} 应设置在 1kHz 左右。DITHER/SYNC与RT之间的电阻 R_{DITHER} 决定加抖量, 如下式:

$$\% \text{DITHER} = \frac{4}{3} \times \frac{R_{\text{RT}}}{R_{\text{DITHER}}}$$

其中, $\% \text{DITHER}$ 为加抖量, 表示为开关频率的百分比。将 R_{DITHER} 设置为 $10 \times R_{\text{RT}}$, 产生 $\pm 10\%$ 的抖动。

可编程斜率补偿

器件在CSSC端产生电流斜坡, 其峰值在振荡器占空比为 80% 时达 $50\mu\text{A}$ 。连接在CSSC至CS的外部电阻将该电流斜坡转换至可编程斜率补偿幅值, 加至电流检测信号, 用于稳定峰值电流模式控制环路。斜率补偿信号的变化率由下式给出:

$$m = \frac{R_{\text{CSSC}} \times 50\mu\text{A} \times f_{\text{SW}}}{80\%}$$

其中, m 为斜率补偿信号的变化率; R_{CSSC} 为连接在CSSC和CS之间的电阻值, 用于设置变化率; f_{SW} 为开关频率。

误差放大器

MAX5974_带有内部误差放大器用于主反馈。误差放大器的同相输入连接至内部基准, 在反相输入提供反馈。高开环增益和单位增益带宽可实现良好的闭环带宽和瞬态响应。采用下式计算电源输出电压:

$$V_{\text{OUT}} = V_{\text{REF}} \times \frac{R_{\text{FB1}} + R_{\text{FB2}}}{R_{\text{FB2}}}$$

其中, $V_{\text{REF}} = 1.215\text{V}$ 。放大器的同相输入在内部连接至软启动电路, 在启动期间逐步增大基准电压, 从而使输出电压在任何负载条件下都能够以定义好的方式顺序上升。

电流模式PWM控制器， 用于低成本反激电源设计

应用信息

启动时间考虑因素

IN旁路电容C_{IN}在器件唤醒后立即提供电流(参见典型应用电路)。较大的C_{IN}值会增大启动时间，但在初始启动期间能够提供更多的栅极电荷以支持更多的时钟周期。如果C_{IN}的值太小，由于NDRV没有足够的时间进行切换，无法在第三绕组输出建立足够的器件供电电压，从而会导致V_{IN}跌落至7V以下。器件返回至UVLO，不会启动。C_{IN}应采用低泄漏电容。

通常情况下，离线式电源将启动时间保持在500ms以内，即使在低电源电压条件下(通用离线式为85V交流输入，电信应用为36V直流输入)。调节启动电阻R_{IN}的大小，以提供最大的器件启动偏置(150μA)和C_{IN}充电电流。C_{IN}必须在要求的500ms时间周期内充电至16V。C_{IN}必须储存足够的电荷，至少在C_{SS}设置的软启动时间(t_{SS})内为器件提供电流。使用下式计算所需的近似电容值：

$$I_G = Q_{GTOT} f_{SW}$$

$$C_{IN} = \frac{(I_{IN} + I_G)(t_{SS})}{V_{HYST}}$$

其中，I_{IN}为IC在启动后的内部电源电流(1.8mA)，Q_{GTOT}为n沟道和p沟道FET的总栅极电荷，f_{SW}为IC的开关频率，V_{HYST}为自举UVLO滞回(9V，典型值)，t_{SS}为软启动时间。R_{IN}计算如下：

$$R_{IN} \cong \frac{V_{S(MIN)} - V_{INUVR}}{I_{START}}$$

其中，V_{S(MIN)}为应用所需的最小输入电源电压(电信应用为36V)，V_{INUVR}为自举UVLO唤醒电平(16V)，I_{START}为启动时的IN电源电流(150μA，最大值)。

如果能够容忍较长的启动时间，选择比以上计算结果较大的R_{IN}值，以降低电阻的功耗。

偏置电路

需要异相的第三绕组为偏置电路供电。第三绕组上的电压V_T在导通期间为：

$$V_T = V_{OUT} \times \frac{N_T}{N_S}$$

其中，V_{OUT}为输出电压，N_T/N_S为第三绕组与次级绕组的匝数比。选择的匝数比要使V_T高于UVLO关断电平(7.35V，最大值)达一定裕量，该裕量由“跨越”一次掉电所需的保持时间决定。

布局建议

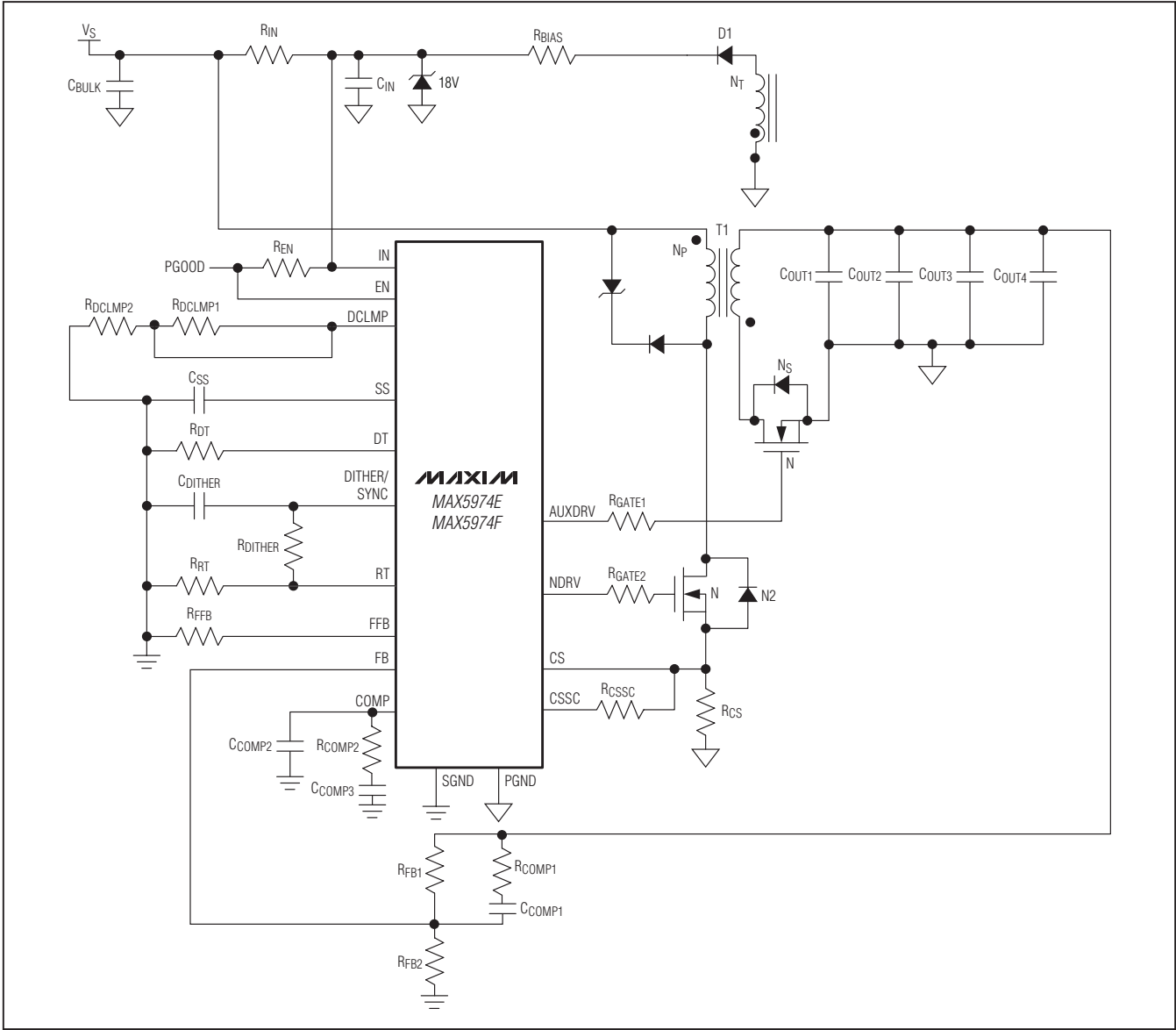
通常情况下，开关电源中有两种噪声辐射源：高di/dt环路和高dV/dt表面。例如，承载漏极电流的走线往往形成高di/dt环路。类似地，主MOSFET的散热器呈现为dV/dt源；因此，尽可能减小MOSFET散热器的表面积。使所有承载开关电流的PCB走线尽量短，将电流环路降至最小。使用接地区域，以获得最佳效果。

对于通用交流输入设计，应遵循所有适用的安全规范。离线式电源还可能需要通过UL、VDE及其它类似机构的认证。推荐的布局 and 元件值请参考MAX5974E评估板数据资料。

电流模式PWM控制器, 用于低成本反激电源设计

典型应用电路

MAX5974E/MAX5974F



芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局(占位面积), 请查询china.maxim-ic.com/packages。请注意, 封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 TQFN-EP	T1633+4	21-0136	90-0031

电流模式PWM控制器， 用于低成本反激电源设计

修订历史

修订号	修订日期	说明	修改页
0	6/11	最初版本。	—
1	8/11	更新了典型应用电路。	21

Maxim北京办事处

北京8328信箱 邮政编码100083
免费电话：800 810 0310
电话：010-6211 5199
传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

22 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2011 Maxim Integrated Products Maxim是Maxim Integrated Products, Inc.的注册商标。