

12通道、10位可编程gamma和VCOM基准电压源

概述

MAX9679A提供多路可编程基准电压，用于TFT LCD的gamma校准，此外还提供一路可编程基准电压用于调节VCOM。所有gamma和VCOM基准均具有10位数/模转换器(DAC)和大电流缓冲器，缩短了显示临界电平和图形时输出电压的恢复时间。可编程内部基准能够设置DAC的满量程电压。

两套独立的gamma曲线和VCOM码可以存储在IC的易失存储器；通过BKSEL信号在两套代码之间选择。

应用

TFT LCD

特性

- ◆ 10位分辨率、12通道可编程gamma校准电压
- ◆ 10位分辨率可编程VCOM电压
- ◆ 可编程基准用于DAC
- ◆ 可在两套gamma曲线和VCOM电压之间切换
- ◆ AVDD1、AVDD2和AVDD_AMP电源有助于降低热量
- ◆ I²C接口(1MHz快速模式)

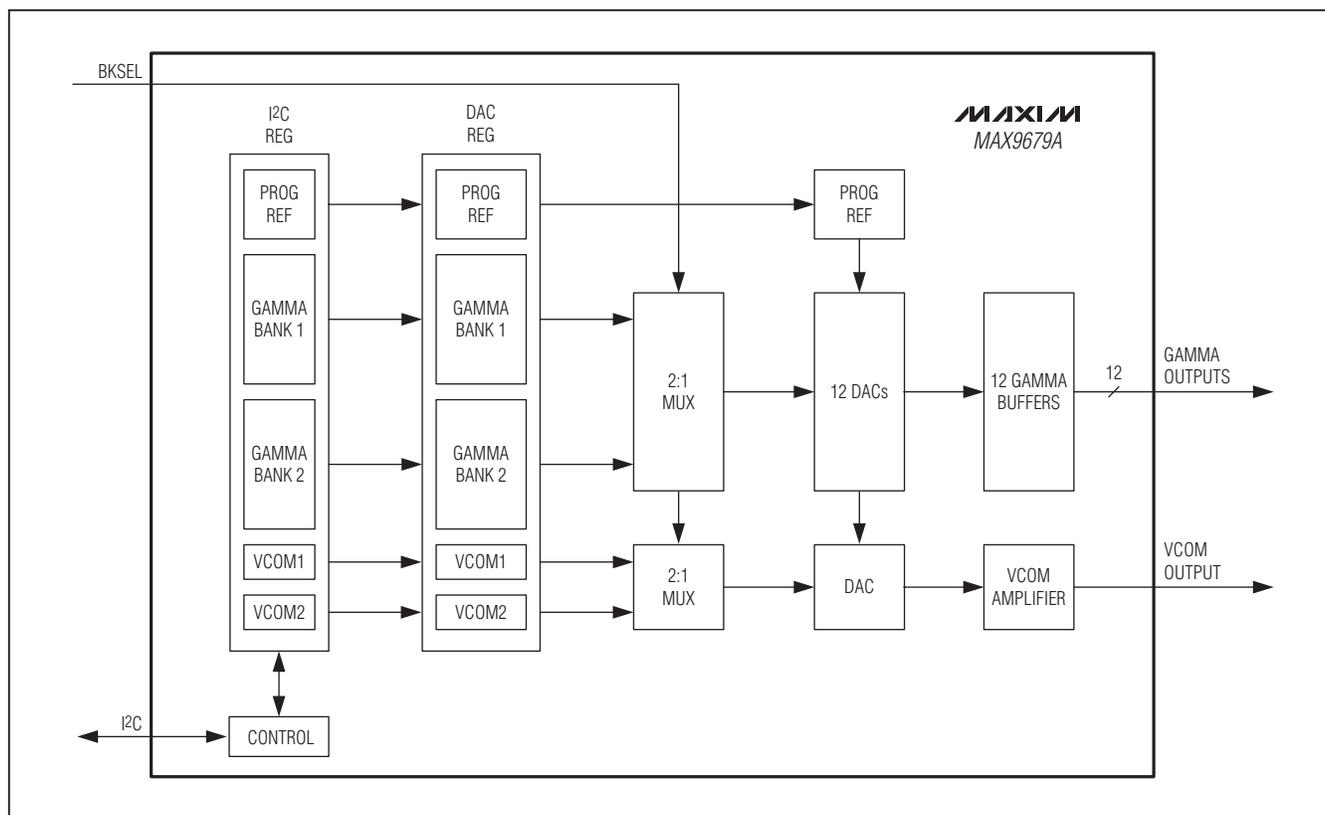
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX9679AETG+	-40°C to +85°C	24 TQFP-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

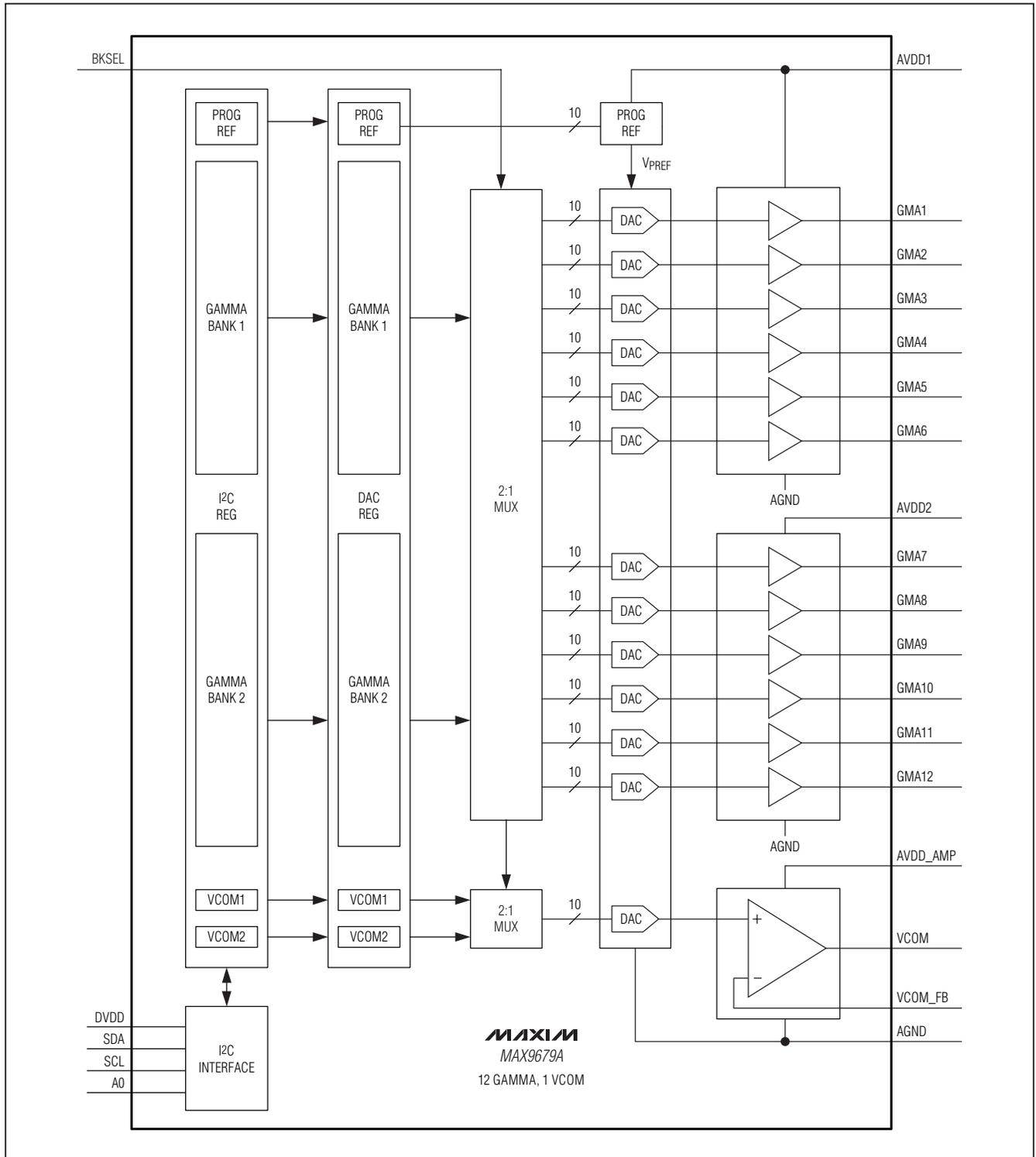
*EP = 裸焊盘。

简化框图



12通道、10位可编程gamma和VCOM基准电压源

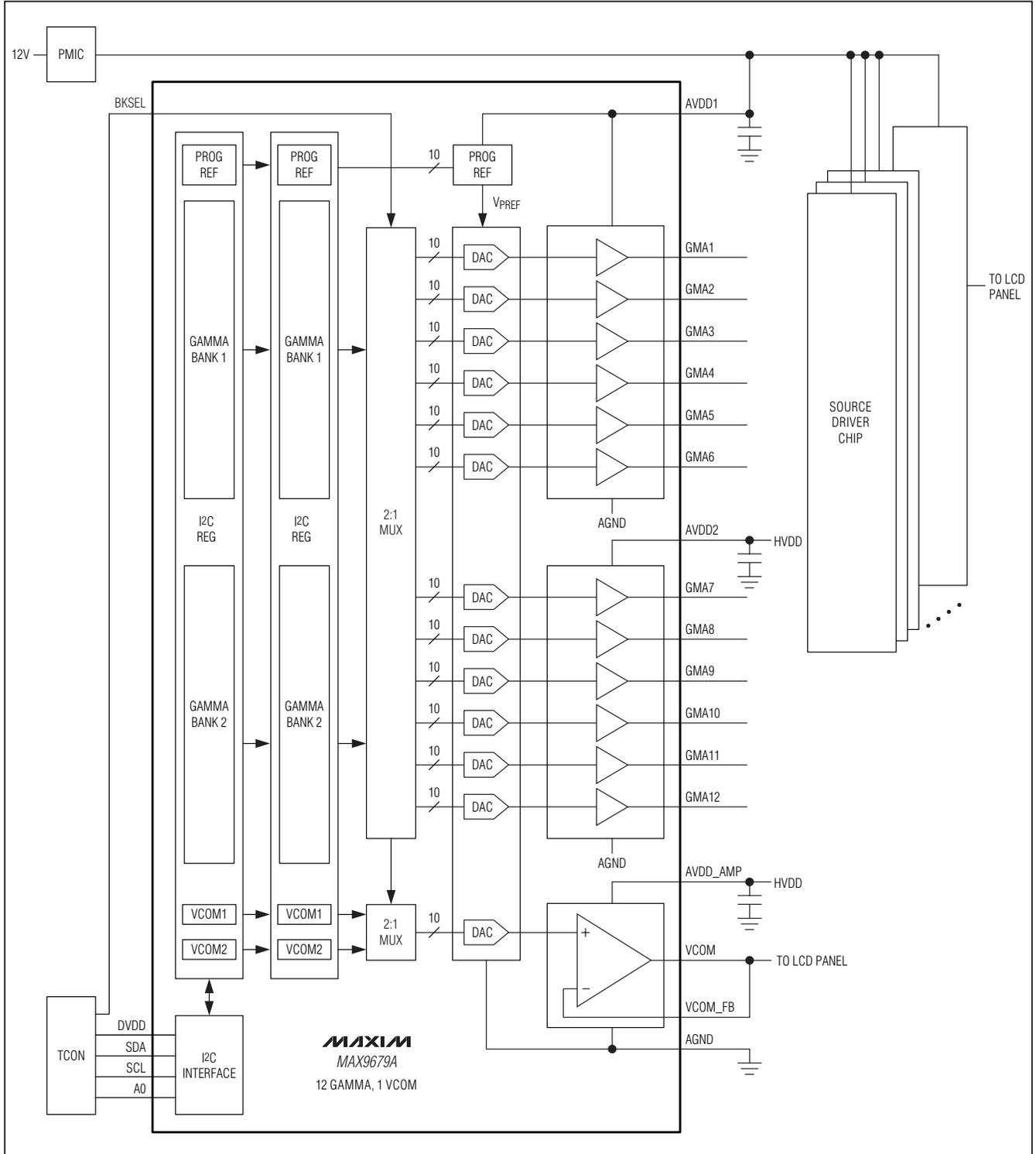
功能框图



12通道、10位可编程gamma和VCOM 基准电压源

典型应用电路

MAX9679A



12通道、10位可编程gamma和VCOM 基准电压源

ABSOLUTE MAXIMUM RATINGS

(All voltages are with respect to AGND.)

Supply Voltages

AVDD1, AVDD2, AVDD_AMP -0.3V to +22V
DVDD -0.3V to +4V

Outputs

GMA1–GMA6 -0.3V to (VAVDD1 + 0.3V)
GMA7–GMA12 -0.3V to (VAVDD2 + 0.3V)
VCOM -0.3V to (VAVDD_AMP + 0.3V)

Inputs

SDA, SCL, A0, BKSEL -0.3V to +6V
VCOM_FB -0.3V to (VAVDD_AMP + 0.3V)

Continuous Current

SDA, SCL ±20mA

GMA1–GMA8 ±200mA
VCOM ±600mA
Continuous Power Dissipation (T_A = +70°C)
TQFN Multilayer Board
(derate 25.6mW/°C above +70°C) 2051.3mW
Junction Temperature +125°C
Operating Temperature Range -40°C to +85°C
Storage Temperature Range -65°C to +150°C
Lead Temperature (soldering, 10s) +300°C
Soldering Temperature (reflow) +260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA}) 39°C/W
Junction-to-Case Thermal Resistance (θ_{JC}) 6°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

(VAVDD1 = 18V, VAVDD2 = VAVDD_AMP = 9V, VD_{VDD} = 3.3V, VAGND = 0V, VCOM = VCOM_FB, programmable reference code = 905, no load, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLIES						
AVDD1 Analog Supply Voltage Range	VAVDD1	Guaranteed by PSRR	9		20	V
AVDD2 Analog Supply Voltage Range	VAVDD2	Guaranteed by PSRR	6		20	V
AVDD_AMP Analog Supply Voltage Range	VAVDD_AMP	Guaranteed by PSRR	9		20	V
Digital Supply Voltage	VD _{VDD}		2.7		3.6	V
AVDD1 Analog Quiescent Current	I _{AVDD1}			7	11	mA
AVDD2 Quiescent Current	I _{AVDD2}			6	9	mA
AVDD_AMP Quiescent Current	I _{AVDD_AMP}			5	8	mA
Digital Quiescent Current	ID _{VDD}	No SCL or SDA transitions		4.4	6.3	mA
Thermal Shutdown				+160		°C
Thermal-Shutdown Hysteresis				15		°C
Undervoltage-Lockout Threshold	UVLO	DVDD undervoltage-lockout threshold	2.1	2.3	2.6	V
PROGRAMMABLE REFERENCE (V_{PREF})						
Full-Scale Voltage		Referred to output, T _A = +25°C	19.96	19.98	20	V
Resolution			10			Bits

12通道、10位可编程gamma和VCOM 基准电压源

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD1} = 18V$, $V_{AVDD2} = V_{AVDD_AMP} = 9V$, $V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $V_{COM} = V_{COM_FB}$, programmable reference code = 905, no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Integral Nonlinearity Error		$T_A = +25^{\circ}C$, $336 \leq \text{reference code} \leq 1007$		0.5	1	LSB
Differential Nonlinearity Error		$T_A = +25^{\circ}C$, $336 \leq \text{reference code} \leq 1007$		0.5	1	LSB
DAC						
Resolution			10			Bits
Integral Nonlinearity Error		$T_A = +25^{\circ}C$, $16 \leq \text{code} \leq 1008$ for gamma, $256 \leq \text{code} \leq 1008$ for VCOM		0.5	1	LSB
Differential Nonlinearity Error		$T_A = +25^{\circ}C$, $16 \leq \text{code} \leq 1008$ for gamma, $256 \leq \text{code} \leq 1008$ for VCOM		0.5	1	LSB
GAMMA						
Short-Circuit Current		Output connected to either supply rail		200		mA
Total Output Error		$T_A = +25^{\circ}C$, code = 768 for GMA1–GMA6 and code = 256 for GMA7–GMA12		40		mV
Load Regulation		$-5mA \leq I_{LOAD} \leq +5mA$, code = 768 for GMA1–GMA6 and code = 256 for GMA7–GMA12		0.5		mV/mA
Low Output Voltage		Sinking 4mA, referred to lower supply rail		0.15	0.2	V
High Output Voltage		Sourcing 4mA, referred to upper supply rail	-0.2	-0.15		V
Power Supply Rejection Ratio		GMA1–GMA6, code = 768, $V_{AVDD1} = 9V$ to 20V; GMA7–GMA12, code = 256, $V_{AVDD2} = 5V$ to 20V	60	90		dB
		GMA1–GMA6, code = 768, frequency = 120kHz; GMA7–GMA12, code = 256, frequency = 120kHz		40		
Output Resistance		Buffer is disabled		78		k Ω
Maximum Capacitive Load		Placed directly at output		150		pF
Noise		RMS noise (10MHz bandwidth)		375		μV
VCOM OUTPUT (VCOM)						
Short-Circuit Current		Output connected to either VCOM amplifier supplies		600		mA
Total Output Error		$T_A = +25^{\circ}C$, code = 256, $V_{AVDD_AMP} = 9V$ and 20V		40		mV
Load Regulation		$-80mA \leq I_{LOAD} \leq +80mA$, code = 256		0.5		mV/mA
Low Output Voltage		Sinking 10mA, referred to lower supply rail		0.15	0.2	V
High Output Voltage		Sourcing 10mA, referred to upper supply rail	-0.2	-0.15		V

12通道、10位可编程gamma和VCOM 基准电压源

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD1} = 18V$, $V_{AVDD2} = V_{AVDD_AMP} = 9V$, $V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $V_{COM} = V_{COM_FB}$, programmable reference code = 905, no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Power-Supply Rejection Ratio		$9V \leq V_{AVDD_AMP} \leq 20V$, code = 256	60	90		dB
		Frequency = 120kHz, code = 256		40		
Maximum Capacitive Load		Placed directly at output		50		pF
Slew Rate		Swing 4Vp-p at VCOM, 10% to 90%, $R_L = 10k\Omega$, $C_L = 50pF$		100		V/ μ s
Bandwidth		$R_L = 10k\Omega$, $C_L = 50pF$		60		MHz
Noise		RMS noise (10MHz bandwidth)		375		μ V

Note 2: 100% production tested at $T_A = +25^{\circ}C$. Specifications over temperature limits are guaranteed by design.

DIGITAL I/O CHARACTERISTICS

($V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input High Voltage	V_{IH}		0.7 x DVDD			V
Input Low Voltage	V_{IL}				0.3 x DVDD	V
Hysteresis of Schmitt Trigger Inputs	V_{HYS}		0.05 x DVDD			V
Low-Level Output Voltage	V_{OL}	Open drain, $I_{SINK} = 3mA$	0		0.4	V
Low-Level Output Current	I_{OL}	$V_{OL} = 0.4V$	20			mA
Input Leakage Current	I_{IH} , I_{IL}	$V_{IN} = 0$ or DVDD	-10	+0.01	+10	μ A
Input Capacitance				5		pF
Power-Down Input Current	I_{IN}	DVDD = 0, $V_{IN} = 1.98V$	-10		+10	μ A

I²C TIMING CHARACTERISTICS

($V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial-Clock Frequency	fSCL		0		1000	kHz
Hold Time (REPEATED) START Condition	t _{HD,STA}	After this period, the first clock pulse is generated	0.26			μ s
SCL Pulse-Width Low	t _{LOW}		0.5			μ s
SCL Pulse-Width High	t _{HIGH}		0.26			μ s
Setup Time for a REPEATED START Condition	t _{SU,STA}		0.26			μ s
Data Hold Time	t _{HD,DAT}	I ² C-bus devices	0			ns
Data Setup Time	t _{SU,DAT}		50			ns

12通道、10位可编程gamma和VCOM 基准电压源

I²C TIMING CHARACTERISTICS (continued)

(V_{DVDD} = 3.3V, V_{AGND} = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SDA and SCL Receiving Rise Time	t _R				120	ns
SDA and SCL Receiving Fall Time	t _F				120	ns
SDA Transmitting Fall Time	t _F				120	ns
Setup Time for STOP Condition	t _{SU,STO}		0.26			μs
Bus Free Time Between STOP and START Conditions	t _{BUF}		0.5			μs
Bus Capacitance	C _B				550	pF
Data Valid Time	t _{VD;DAT}				0.45	μs
Data Valid Acknowledge Time	t _{VD;ACK}				0.45	μs
Pulse Width of Suppressed Spike	t _{SP}		0		50	ns

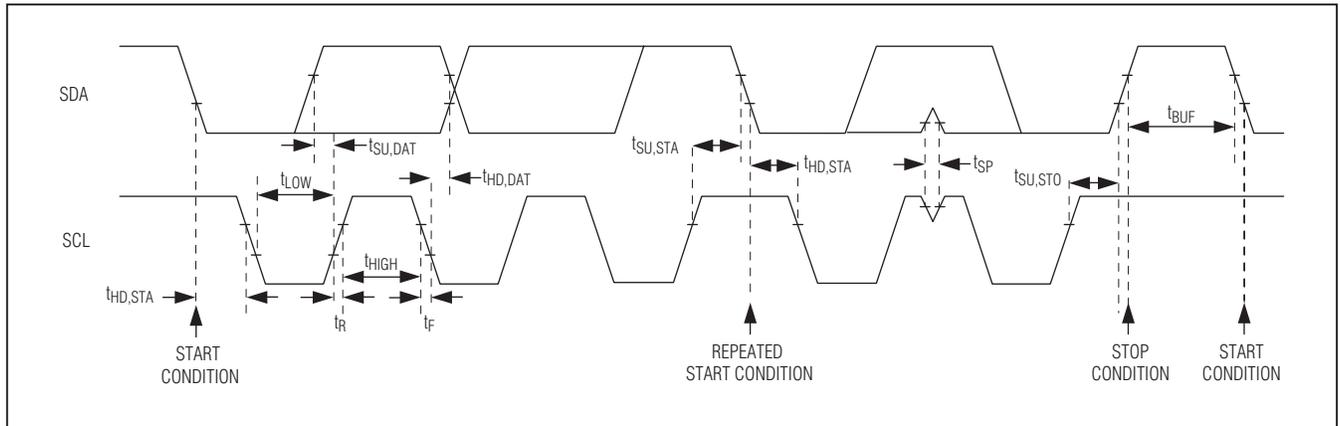
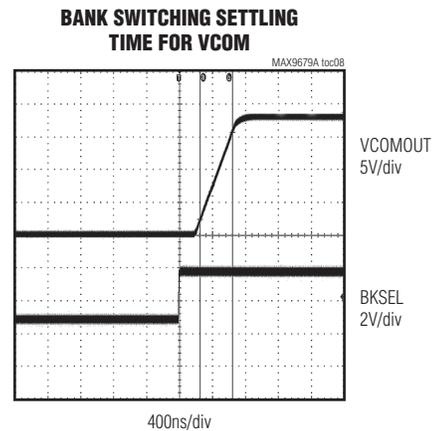
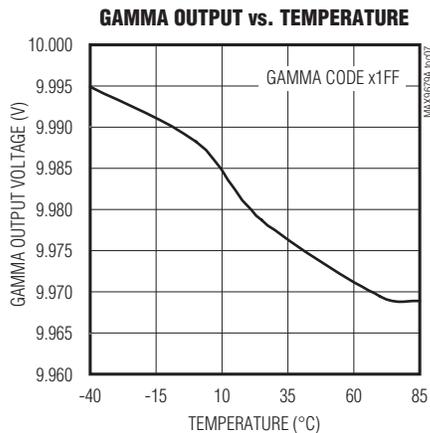
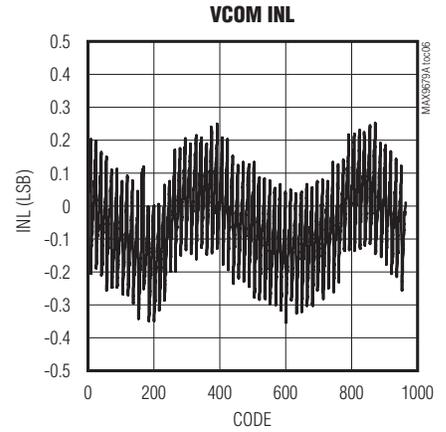
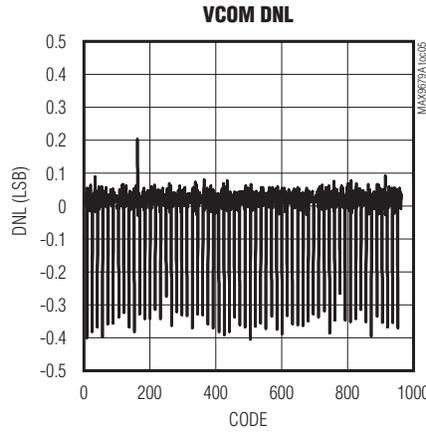
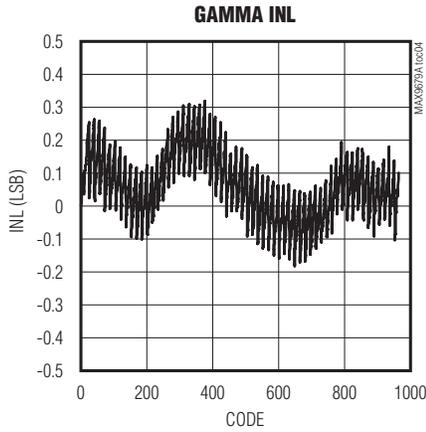
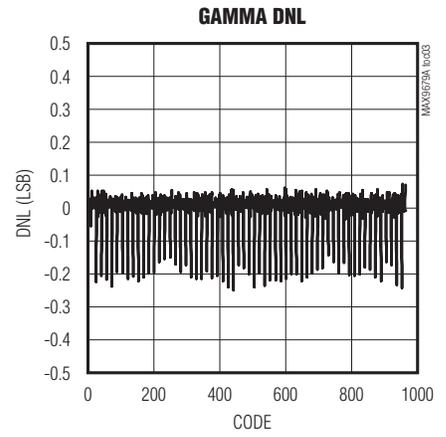
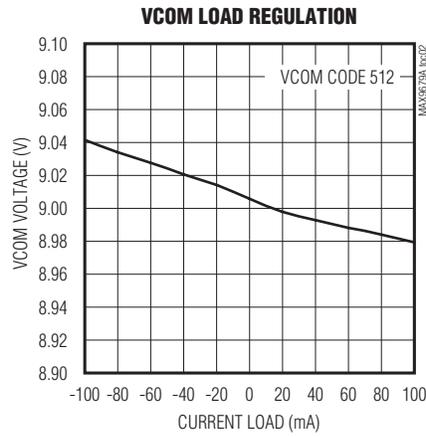
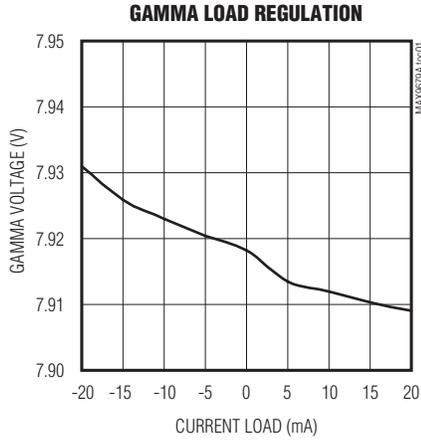


图1. I²C接口时序图

12通道、10位可编程gamma和VCOM基准电压源

典型工作特性

($V_{AVDD1} = 18V$, $V_{AVDD2} = V_{AVDD_AMP} = 9V$, $V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $V_{COM} = V_{COM_FB}$, programmable reference code = 905, no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)



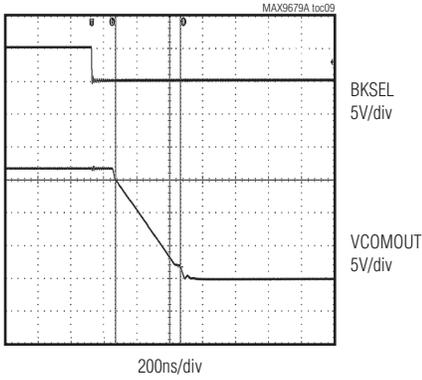
12通道、10位可编程gamma和VCOM 基准电压源

典型工作特性(续)

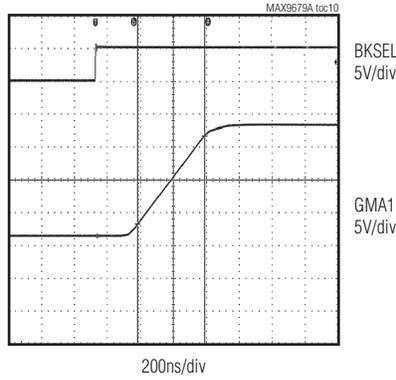
($V_{AVDD1} = 18V$, $V_{AVDD2} = V_{AVDD_AMP} = 9V$, $V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $V_{COM} = V_{COM_FB}$, programmable reference code = 905, no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

MAX9679A

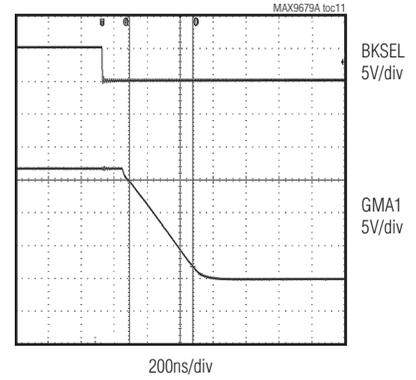
**BANK SWITCHING SETTLING
TIME FOR VCOM**



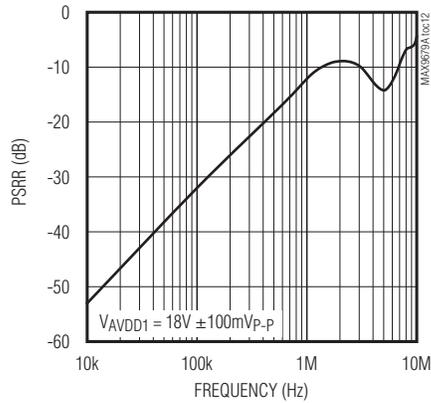
**BANK SWITCHING SETTLING
TIME FOR GAMMA**



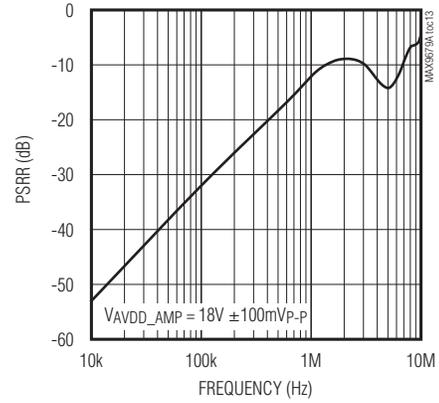
**BANK SWITCHING SETTLING
TIME FOR GAMMA**



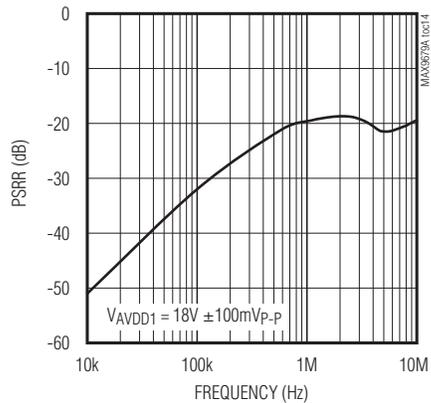
**POWER-SUPPLY REJECTION
RATIO (GMA = 9V)**



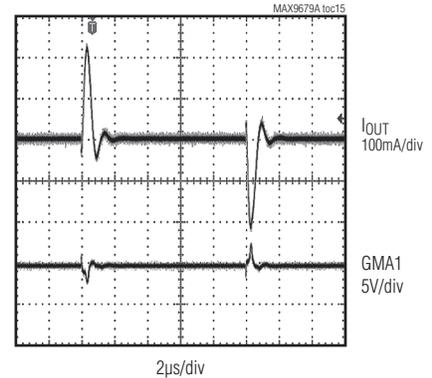
**POWER-SUPPLY REJECTION
RATIO (VCOM = 9V)**



**POWER-SUPPLY REJECTION
RATIO ($V_{PREF} = 2.5V$)**



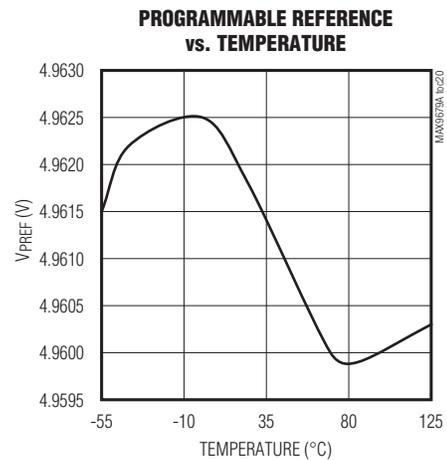
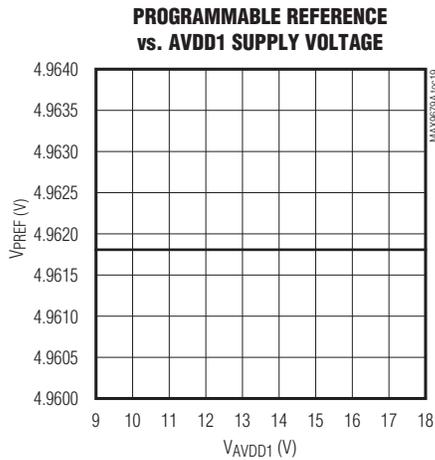
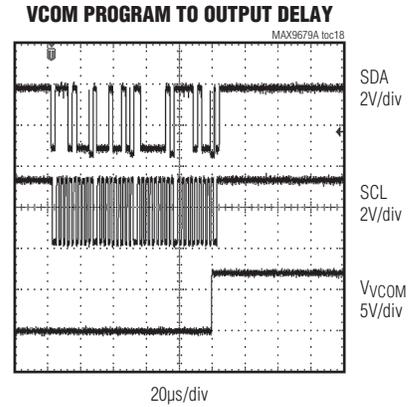
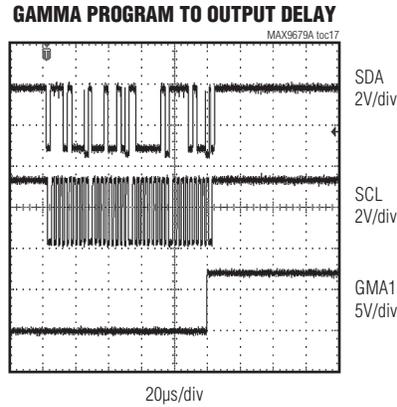
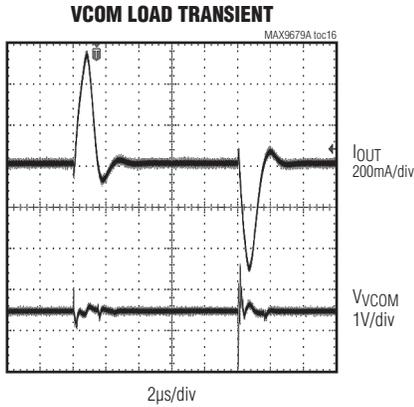
GAMMA LOAD TRANSIENT



12通道、10位可编程gamma和VCOM基准电压源

典型工作特性(续)

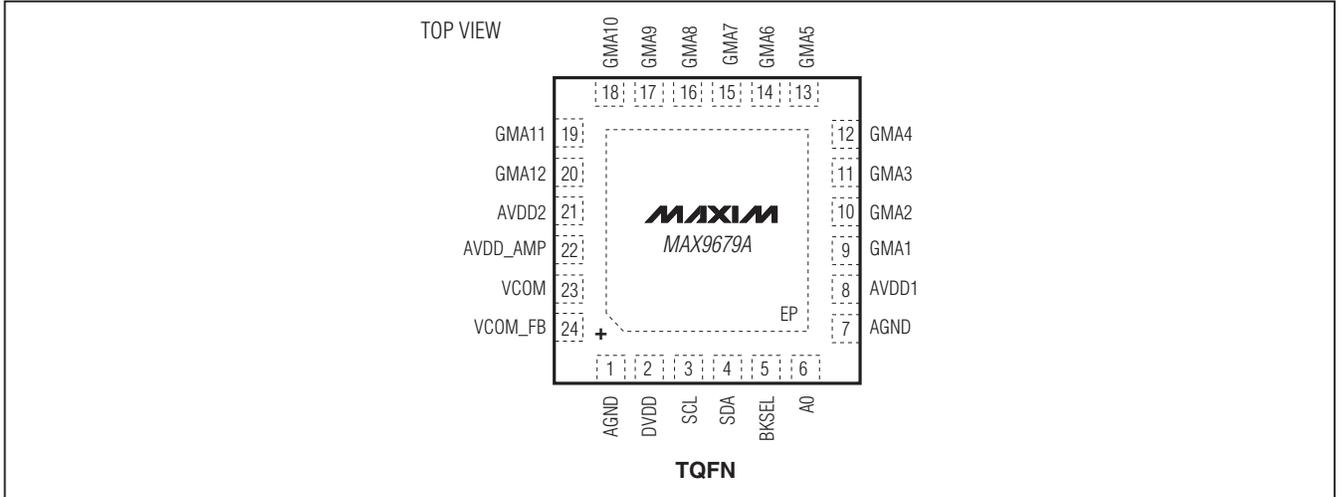
($V_{AVDD1} = 18V$, $V_{AVDD2} = V_{AVDD_AMP} = 9V$, $V_{DVDD} = 3.3V$, $V_{AGND} = 0V$, $V_{COM} = V_{COM_FB}$, programmable reference code = 905, no load, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)



12通道、10位可编程gamma和VCOM 基准电压源

引脚配置

MAX9679A



引脚说明

引脚	名称	功能
1, 7	AGND	模拟地。
2	DVDD	数字电源，用0.1μF电容将DVDD旁路至AGND。
3	SCL	I ² C兼容串行时钟输入。
4	SDA	I ² C兼容串行数据输入/输出。
5	BKSEL	寄存器组选择逻辑输入，选择将哪个易失寄存器组切换至DAC。
6	A0	I ² C兼容器件地址第0位(输入)。
8	AVDD1	模拟电源1，GMA1至GMA6缓冲器由AVDD1供电。用0.1μF电容将AVDD1旁路至AGND。
9	GMA1	Gamma DAC模拟输出1。
10	GMA2	Gamma DAC模拟输出2。
11	GMA3	Gamma DAC模拟输出3。
12	GMA4	Gamma DAC模拟输出4。
13	GMA5	Gamma DAC模拟输出5。
14	GMA6	Gamma DAC模拟输出6。
15	GMA7	Gamma DAC模拟输出7。
16	GMA8	Gamma DAC模拟输出8。
17	GMA9	Gamma DAC模拟输出9。
18	GMA10	Gamma DAC模拟输出10。
19	GMA11	Gamma DAC模拟输出11。
20	GMA12	Gamma DAC模拟输出12。
21	AVDD2	模拟电源2，GMA7至GMA12缓冲器由AVDD2供电。用0.1μF电容将AVDD2旁路至AGND。
22	AVDD_AMP	VCOM放大器电源。用0.1μF电容将AVDD_AMP旁路至AGND。
23	VCOM	VCOM输出。
24	VCOM_FB	VCOM放大器反馈，VCOM_FB为VCOM运放的反相输入端。
—	EP	裸焊盘，EP内部连接至AGND。EP必须连接至AGND。

12通道、10位可编程gamma和VCOM基准电压源

详细说明

MAX9679A在单芯片中组合了gamma、VCOM和DAC基准电压，所有输出电压均可编程。由于在单一芯片上产生LCD面板所需的全部基准电压，因而可提供优异的电源排序控制。

上一代可编程gamma芯片需要外部基准电压，用于数/模转换器(DAC)。这款IC集成用于DAC的可编程基准电压(VPREF)，无需外部基准电压。满幅可编程基准电压的精度为±0.1%，分辨率为10位。由于采用内部线性稳压器供电，可编程基准电压具有极高的直流和交流电源抑制比。

Gamma输出分为上部(GMA1至GMA6，由AVDD1供电)和下部(GMA7–GMA12，由AVDD2供电)两组。AVDD1为LCD面板的模拟供电电源；AVDD2可连接至与AVDD1相同的电源。如果需要降低IC发热，可将AVDD2连接至较低电压，例如12V (LCD面板的输入电压)或HVDD (AVDD1电源的一半)。

VCOM运放采用AVDD_AMP供电，与AVDD2类似，AVDD_AMP可连接至AVDD1、12V或HVDD。峰值VCOM输出电流为600mA。VCOM运放的反相输入端用于支持需要外部推挽晶体管的应用。

IC接口和控制全部为数字式。通过I²C接口设置非实时操作功能，例如gamma和VCOM；通过专用的逻辑输入信号BKSEL控制实时操作功能，例如gamma和VCOM之间的切换。

可编程基准

IC具有内部可编程基准，用于输出时，满幅电压为20V (±0.1%)。基准电压按下式计算：

$$VPREF = (20V \times CODE)/2^N$$

式中，CODE为寄存器地址中储存的数值，N为分辨率位数。对于该IC，N = 10，CODE为0至1023。

注意，由于CODE的最大值总比满幅电压小一个LSB，所以VPREF不能为20V。可编程基准编码为1023时，VPREF为：

$$VPREF = (20V \times 1023)/2^{10} = 19.98V$$

10位数/模转换器

VPREF设置DAC的满幅输出。采用下式确定输出电压：

$$VGMA_ = (VPREF \times CODE)/2^N$$

$$VCOM = (VPREF \times CODE)/2^N$$

式中，CODE为DAC二进制输入编码的数值，N为分辨率位数。对于该IC，N = 10，CODE为0至1023。

注意，由于CODE的最大值总比基准小一个LSB，所以DAC永远不会达到VPREF输出。例如，如果VPREF = 16V，DAC CODE为1023，那么gamma输出电压为：

$$VGMA_ = (16V \times 1023)/2^{10} = 15.98438V$$

Gamma缓冲器

Gamma缓冲器在达到电源电压200mV以内的摆幅下，可源出或吸入4mA的直流电流。

在行变化或极性切换时，源极驱动器会在缓冲器输出产生较大的反冲电流。DAC输出缓冲器可源出/吸入200mA的峰值瞬态电流，能够在显示临界电平 and 图形时缩短输出电压的恢复时间。

VCOM放大器

连接在VCOM DAC的运放保持稳定VCOM电压，同时对TFT–LCD背板提供600mA的源出和吸入电流支持。运放可直接驱动TFT–LCD背板的容性负载，大多数情况下无需串联电阻。VCOM放大器的输出具有限流，保护其绑定线。

如果应用中的电流大于600mA，可利用MAX9650 VCOM功率放大器缓冲VCOM放大器的输出。MAX9650可源出或吸入1.3A电流。

12通道、10位可编程gamma和VCOM基准电压源

切换gamma和VCOM

IC可在易失存储器中保存两组独立的gamma和VCOM编码(表1)。

BKSEL信号决定驱动哪组gamma和VCOM编码对应的输出(表2)。

上电复位(POR)

IC含有集成POR电路,确保所有寄存器在上电时复位至确定状态。一旦DVDD上升至2.4V (典型值)以上,POR电路释放寄存器,电路进入正常工作状态。如果内部电源输入下降至低于2.4V (典型值),则不再保证IC寄存器值。

热关断

IC具有带温度滞回的热关断保护。当管芯温度达到+165°C时,将禁止全部gamma输出和VCOM输出。管芯温度下降15°C后,重新使能输出。

寄存器和位说明

IC具有易失存储器,易失存储器结构具有I²C寄存器和DAC寄存器(参见功能框图)。I²C主控制器必须首先将数据写入IC的I²C寄存器,随后才能将数据移入DAC寄存器。将I²C寄存器作为IC数据缓存器,可以使数据以并行方式从I²C寄存器移入DAC寄存器,从而在瞬间更新整个gamma曲线,而不是逐点依次更新。

易失存储器储存两组独立的gamma曲线和VCOM编码。第一组由寄存器组1的gamma编码、VCOM1编码、VCOM1MIN编码和VCOM1MAX编码组成;第二组由寄存器组2的gamma编码、VCOM2编码、VCOM2MIN编码和VCOM2MAX编码组成。此外,易失存储器储存可编程基准编码。

易失存储器的每个存储位置含有一个10位字。必须通过I²C接口对每个寄存器读取或写入两个字节。表3列出了寄存器映射。

表1. 两组独立设置的寄存器

REGISTERS IN SET 1	REGISTERS IN SET 2
GMA1BK1	GMA1BK2
GMA2BK1	GMA2BK2
GMA3BK1	GMA3BK2
GMA4BK1	GMA4BK2
GMA5BK1	GMA5BK2
GMA6BK1	GMA6BK2
GMA7BK1	GMA7BK2
GMA8BK1	GMA8BK2
GMA9BK1	GMA9BK2
GMA10BK1	GMA10BK2
GMA11BK1	GMA11BK2
GMA12BK1	GMA12BK2
VCOM1	VCOM2
VCOM1MIN	VCOM2MIN
VCOM1MAX	VCOM2MAX

表2. BKSEL逻辑表

OUTPUT	BKSEL = LOW	BKSEL = HIGH
GMA1	GMA1BK1	GMA1BK2
GMA2	GMA2BK1	GMA2BK2
GMA3	GMA3BK1	GMA3BK2
GMA4	GMA4BK1	GMA4BK2
GMA5	GMA5BK1	GMA5BK2
GMA6	GMA6BK1	GMA6BK2
GMA7	GMA7BK1	GMA7BK2
GMA8	GMA8BK1	GMA8BK2
GMA9	GMA9BK1	GMA9BK2
GMA10	GMA10BK1	GMA10BK2
GMA11	GMA11BK1	GMA11BK2
GMA12	GMA12BK1	GMA12BK2
VCOM	VCOM1	VCOM2

12通道、10位可编程gamma和VCOM基准电压源

寄存器说明

只有10个最低有效位(LSB)写入寄存器(表4)。写操作期间，从输入数据流中剥离出写控制位(两个MSB)，用于确定是

否更新DAC寄存器(表5)。注意，I²C寄存器只有10位。

表3. 寄存器映射

REGISTER ADDRESS	REGISTER NAME	REGISTER DESCRIPTION	POWER-ON RESET VALUE
0x00	GMA1BK1	Gamma 1 of Bank 1	0x200
0x01	GMA2BK1	Gamma 2 of Bank 1	0x200
0x02	GMA3BK1	Gamma 3 of Bank 1	0x200
0x03	GMA4BK1	Gamma 4 of Bank 1	0x200
0x04	GMA5BK1	Gamma 5 of Bank 1	0x200
0x05	GMA6BK1	Gamma 6 of Bank 1	0x200
0x06	GMA7BK1	Gamma 7 of Bank 1	0x200
0x07	GMA8BK1	Gamma 8 of Bank 1	0x200
0x08	GMA9BK1	Gamma 9 of Bank 1	0x200
0x09	GMA10BK1	Gamma 10 of Bank 1	0x200
0x0A	GMA11BK1	Gamma 11 of Bank 1	0x200
0x0B	GMA12BK1	Gamma 12 of Bank 1	0x200
0x0C	Reserved	—	0x000
0x0D	Reserved	—	0x000
0x0E	Reserved	—	0x000
0x0F	Reserved	—	0x000
0x10	Reserved	—	0x000
0x11	Reserved	—	0x000
0x12	VCOM1	Common voltage 1	0x200
0x13	Reserved	—	0x000
0x14	Reserved	—	0x000
0x15	Reserved	—	0x000
0x16	Reserved	—	0x000
0x17	Reserved	—	0x000
0x18	VCOM1MIN	Minimum VCOM1 value	0x000
0x19	VCOM1MAX	Maximum VCOM1 value	0x3FF
0x1A	Reserved	—	0x000
0x1B	Reserved	—	0x000
0x1C	Reserved	—	0x000
0x1D	Reserved	—	0x000
0x1E	Reserved	—	0x000

12通道、10位可编程gamma和VCOM 基准电压源

表3. 寄存器映射(续)

REGISTER ADDRESS	REGISTER NAME	REGISTER DESCRIPTION	POWER-ON RESET VALUE
0x1F	VPREF	Programmable reference voltage	0x200
0x20	GMA1BK2	Gamma 1 of Bank 2	0x200
0x21	GMA2BK2	Gamma 2 of Bank 2	0x200
0x22	GMA3BK2	Gamma 3 of Bank 2	0x200
0x23	GMA4BK2	Gamma 4 of Bank 2	0x200
0x24	GMA5BK2	Gamma 5 of Bank 2	0x200
0x25	GMA6BK2	Gamma 6 of Bank 2	0x200
0x26	GMA7BK2	Gamma 7 of Bank 2	0x200
0x27	GMA8BK2	Gamma 8 of Bank 2	0x200
0x28	GMA9BK2	Gamma 9 of Bank 2	0x200
0x29	GMA10BK2	Gamma 10 of Bank 2	0x200
0x2A	GMA11BK2	Gamma 11 of Bank 2	0x200
0x2B	GMA12BK2	Gamma 12 of Bank 2	0x200
0x2C	VCOM2	Common voltage 2	0x200
0x2D	VCOM2MIN	Minimum VCOM2 value	0x000
0x2E	VCOM2MAX	Maximum VCOM2 value	0x3FF

表4. 寄存器说明

REG	REG ADDR	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
GMA1BK1	0x00	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA2BK1	0x01	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA3BK1	0x02	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA4BK1	0x03	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA5BK1	0x04	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA6BK1	0x05	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA7BK1	0x06	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA8BK1	0x07	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA9BK1	0x08	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA10BK1	0x09	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA11BK1	0x0A	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA12BK1	0x0B	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
Reserved	0x0C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x0D	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x0E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x0F	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x10	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x11	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
VCOM1	0x12	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0

12通道、10位可编程gamma和VCOM基准电压源

表4. 寄存器说明(续)

REG	REG ADDR	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
Reserved	0x13	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x14	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x15	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x17	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
VCOM1MIN	0x18	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
VCOM1MAX	0x19	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
Reserved	0x1A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x1B	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x1C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x1D	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x1E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
VPREF	0x1F	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA1BK2	0x20	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA2BK2	0x21	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA3BK2	0x22	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA4BK2	0x23	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA5BK2	0x24	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA6BK2	0x25	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA7BK2	0x26	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA8BK2	0x27	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA9BK2	0x28	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA10BK2	0x29	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA11BK2	0x2A	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA12BK2	0x2B	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
VCOM2	0x2C	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
VCOM2MIN	0x2D	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
VCOM2MAX	0x2E	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0

表5. 写控制位

W1	W0	ACTION
0	0	No update.
0	1	Do not use.
1	0	All DAC registers get updated when the current I ² C register has finished updating (end of B0).
1	1	No update.

12通道、10位可编程gamma和VCOM基准电压源

VCOM可编程范围 (VCOMMIN和VCOMMAX)

可编程IC的VCOM1和VCOM2范围。VCOM1MIN和VCOM1MAX寄存器提供VCOM1寄存器的下限和上限。出厂时，VCOM1MIN设置为0，VCOM1MAX设置为1023(默认值)，为VCOM1提供完整的满摆幅可编程范围。随后，用户可通过设置VCOM1MIN和VCOM1MAX寄存器，自己定义限值。

VCOM1寄存器受限于定义的范围。如果VCOM1寄存器被意外设置在VCOM1MAX数值以上，则自动锁定至VCOM1MAX。I²C总线应答、接收总线上发送的数据；然而，器件内部可识别超出范围的数值，并对其进行相应调节。如果VCOM1设置在VCOM1MIN以下，则进行相同调整。

VCOM2MIN及VCOM2MAX与VCOM2的关系类似。

易失存储器

IC具有双缓存寄存器结构，I²C寄存器作为第一缓存器，DAC寄存器作为第二缓存器。好处是在不更新DAC寄存器的情况下可以更新I²C寄存器。I²C寄存器更新后，一个或多个I²C寄存器的数值可同时传递至DAC寄存器。

图2所示为如何设置单个DAC寄存器，输出电压在发送LSB (D0)后更新。还可以首先写入多个I²C寄存器，然后同时更新所有通道的输出电压，如图3所示。这种模式下，I²C主机能够利用一次通信写入IC的全部寄存器(gamma、VCOM和可编程基准)。此时，在地址0x0C-0x11、0x13-0x17、0x1A-0x1E和0x20-0x2E编程数值无意义。然而，IC对这些地址双字节中的每个字节都发送一个应答位。图3中所示的控制位(W1、W0)的设置方式为：所有DAC设置在相应值，不更改输出电压，直到接收到最后一个DAC的LSB，然后同时更新所有通道。

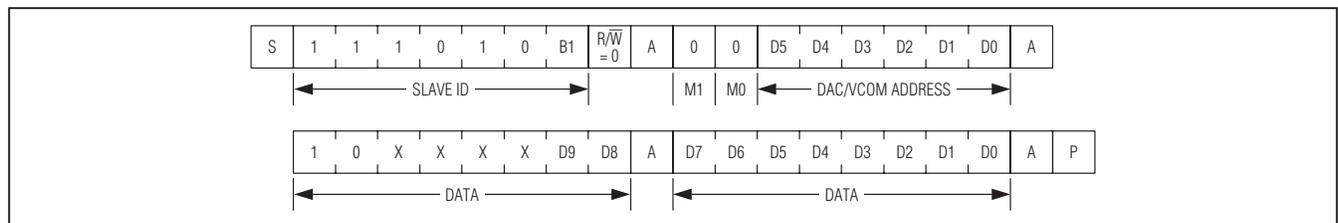


图2. 单个DAC编程

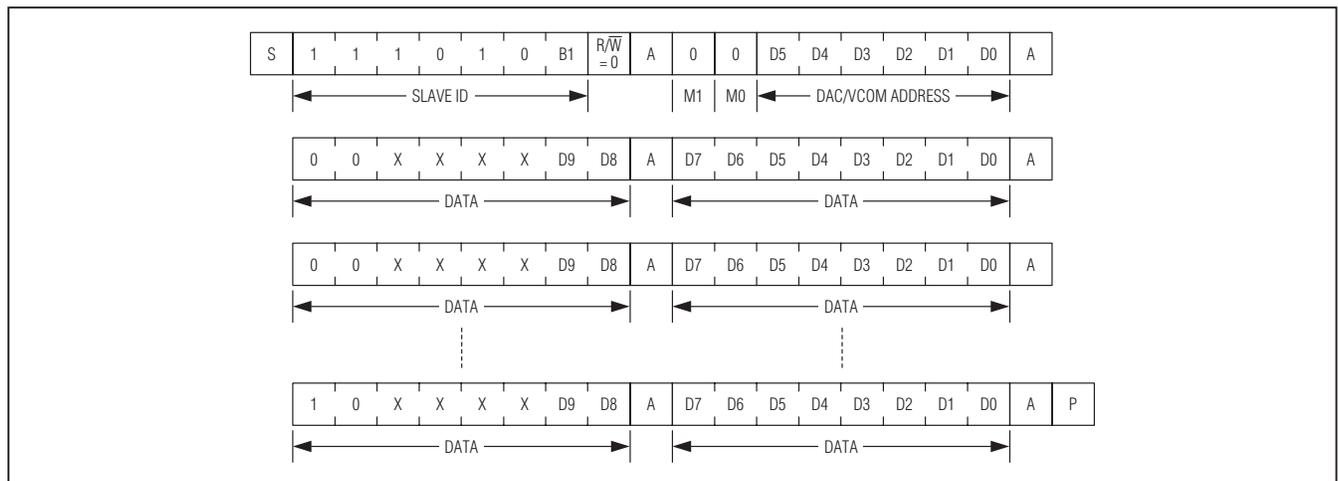


图3. 多个(或全部) DAC编程

12通道、10位可编程gamma和VCOM 基准电压源

I²C串行接口

IC采用I²C/SMBus™兼容的2线串行接口，包括一根串行数据线(SDA)和一根串行时钟线(SCL)。SDA和SCL方便器件和主控制器之间的通信，时钟速率高达1MHz。图1所示为2线接口的时序图。主控制器在总线上产生SCL并发起数据传输。主控制器发送相应的从地址、随后发送寄存器地址和数据字节，以向器件写入数据。每次传输都以START (S)或REPEATED START (Sr)条件和STOP (P)条件构成帧。发送至MAX9679A的每个字长为8位，随后是应答时钟脉冲。主控制器从器件读取数据时，发送相应的从地址，随后为9个SCL脉冲。器件通过SDA发送数据，与主控制器产生的SCL脉冲同步。主控制器在接收到每个字节数据后对其进行应答。每次读操作由START或REPEATED START条件、非应答和STOP条件构成帧。SDA既是输入又是开漏输出。SDA总线需要上拉电阻，通常大于500Ω；SCL仅作为输入工作。如果总线上有多个主控制器，或者单控制器系统具有开漏SCL输出，SCL需要一个上拉电阻，通常大于500Ω。SDA和SCL线上的串联电阻是可选的。串联电阻保护器件的数字输入免受总线上高压毛刺的损坏，并最大程度降低总线信号的串扰和下冲。

位传输

每个SCL周期传输一个数据位。在SCL脉冲的高电平期间内，SDA上的数据必须保持稳定。SCL为高电平时，SDA上的变化为控制信号，参见START和STOP条件部分。I²C总线空闲时，SDA和SCL为空闲高电平状态。

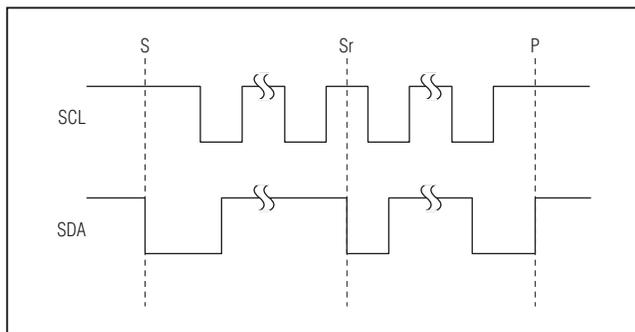


图4. START、STOP和REPEATED START条件

SMBus是Intel Corp.的商标。

START和STOP条件

总线空闲时，SDA和SCL的空闲状态为高电平。主控制器通过发送START条件来启动通信，START条件是SCL为高电平时，SDA由高到低的跳变。STOP条件是SCL为高时，SDA由低到高的跳变(图4)。

来自于主控制器的START条件通知IC开始传输。主控制器通过发送STOP条件终止传输并释放总线。如果产生的是REPEATED START条件而不是STOP条件，则总线保持有效。

提前STOP条件

IC在数据传输期间可随时识别STOP条件，除非STOP条件与START条件出现在同一高电平脉冲。为了正常工作，请勿在与START条件相同的SCL高电平脉冲期间发送STOP条件。

从地址

从地址定义为7个最高有效位(MSB)，后边跟读/写(R/W)控制位。R/W位置1将IC配置为读模式。R/W位置0将IC配置为写模式。该地址是在START条件后发送到IC的信息的第一个字节。IC的从地址用A0配置。表6所示为可能的IC地址。

应答

在写入模式时，应答位(ACK)是第9个时钟位，是IC对其接收的每个数据字节的握手信号(图5)。

表6. 从地址

A0	READ ADDRESS	WRITE ADDRESS
AGND	E9h (11101001)	E8h (11101000)
DVDD	EBh (11101011)	EAh (11101010)

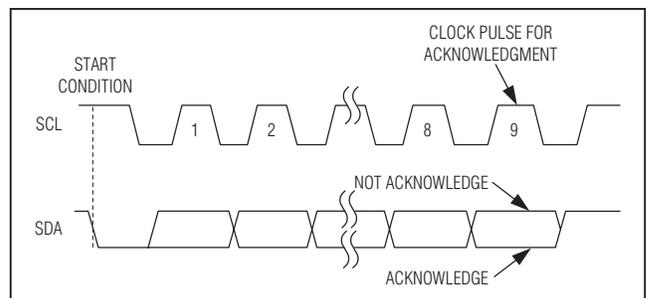


图5. 应答

12通道、10位可编程gamma和VCOM 基准电压源

如果成功接收了上一字节，IC将在主控制器产生的第9个时钟脉冲内拉低SDA。监视ACK可以检测失败的数据传输。如果接收器件忙或者系统发生故障，则会出现失败的数据传输。数据传输失败时，总线主控制器会重试通信。当IC处于读模式时，主控制器在第9个时钟脉冲拉低SDA，应答数据的接收。每次读取字节后，主控制器均发送应答信号，使数据继续传输。当主控制器从IC读取数据的最后字节时，发送非应答，随后是STOP条件。

写数据格式

IC的写操作包括发送START条件、从地址(R/W位置0)、用来配置内部寄存器地址指针的1个数据字节、1个或多个数据字(2字节)和STOP条件。

图6所示为向IC写入1个数据字时的正确帧格式。图7所示为向IC写入n个字节数据时的帧格式。

R/W位设置为0的从地址表示主控制器要向IC写数据。IC在主控制器产生的第9个SCL脉冲期间应答接收到的地址。

从主控制器发送的第二字节配置IC的内部寄存器地址指针。IC的内部地址指针包括第二个字节的6个最低有效位(LSB)。写内部寄存器时，第二个字节的2个MSB (M1和M0)设为00b。指针告诉IC写入下一个字节的位置。写DAC寄存器时，接收到地址指针数据后，IC发送一个应答脉冲。

发送到IC的第3和第4个字节包含写入至指定寄存器的数据。IC在接收到每个数据字节后均发送应答脉冲。

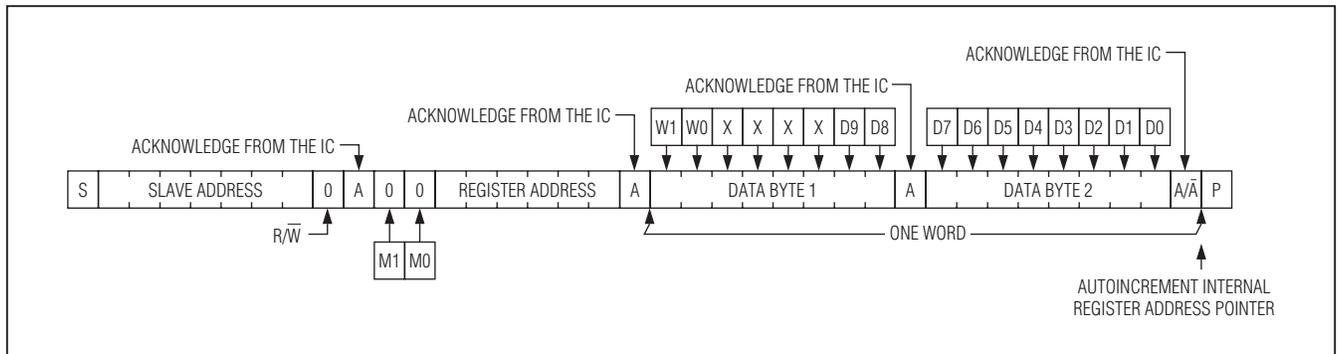


图6. 向IC写入1个数据字

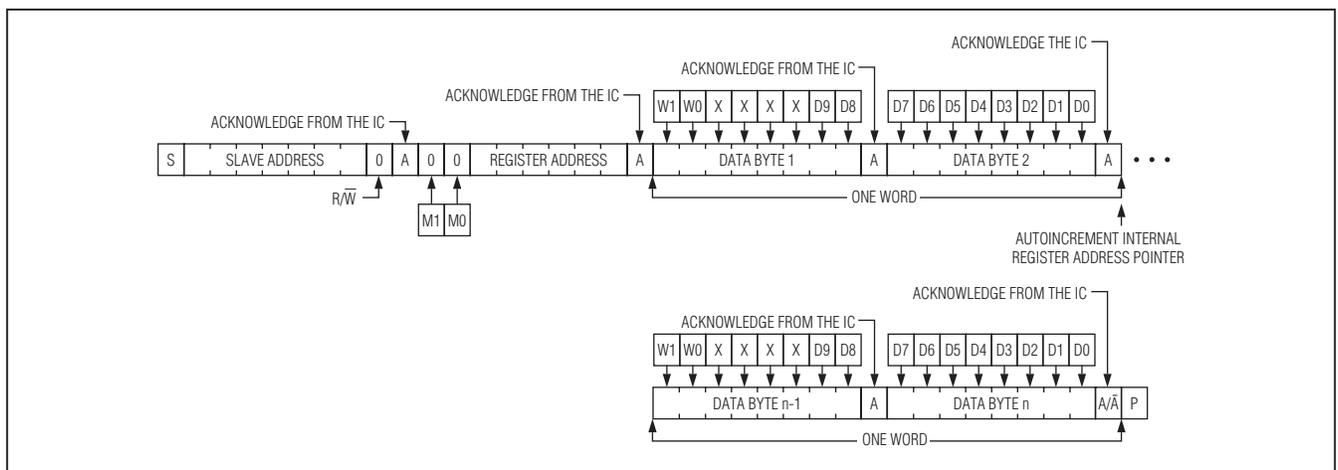


图7. 向IC写入n个数据字节

12通道、10位可编程gamma和VCOM基准电压源

每接收一个数据字节后，地址指针自动递增至下一个寄存器地址。自动递增特性使主控制器能够在一个连续帧内对连续的寄存器进行写操作。主控制器通过发送STOP条件，终止传输。如果向寄存器地址0x2E写数据，地址指针自动递增至0xFF，并停留在0xFF，直到主控制器向寄存器地址指针写入新值。

读数据格式

主控制器预设地址指针时，在START条件之后首先发送IC的从地址(R/W位置0)，然后发送寄存器地址(M1和M0置为00)，IC在第9个SCL时钟脉冲期间拉低SDA，应答接收到的从地址和寄存器地址。主控制器随后发送一个REPEATED START条件，后边跟从地址(R/W位置1)，然后IC发送指定寄存器的内容。发送的数据在主控制器产生

的串行时钟(SCL)的上升沿有效。地址指针在每次读取数据字节后都自动递增。这种自动递增功能使得在一个连续帧内可以连续读取全部的寄存器。在读取任意字节之后，可发送STOP条件。如果发送STOP条件后跟一个读操作，读取的第一个字节为上次传输设置的寄存器地址(而不是0x00)的数据字节，随后的读操作自动递增地址指针，直到下一个STOP条件。如果试图从高于0x2E的寄存器地址读取数据，都将造成从虚拟寄存器读取数据，数据全为1。主控制器在接收到每个读字节后的应答时钟脉冲内进行应答。主控制器必须应答除最后一个字节之外所有正确接收到的字节。最后一个字节后边必须跟来自于主控制器的非应答，然后是STOP条件。图8和图9所示为从IC读数数据的帧格式。

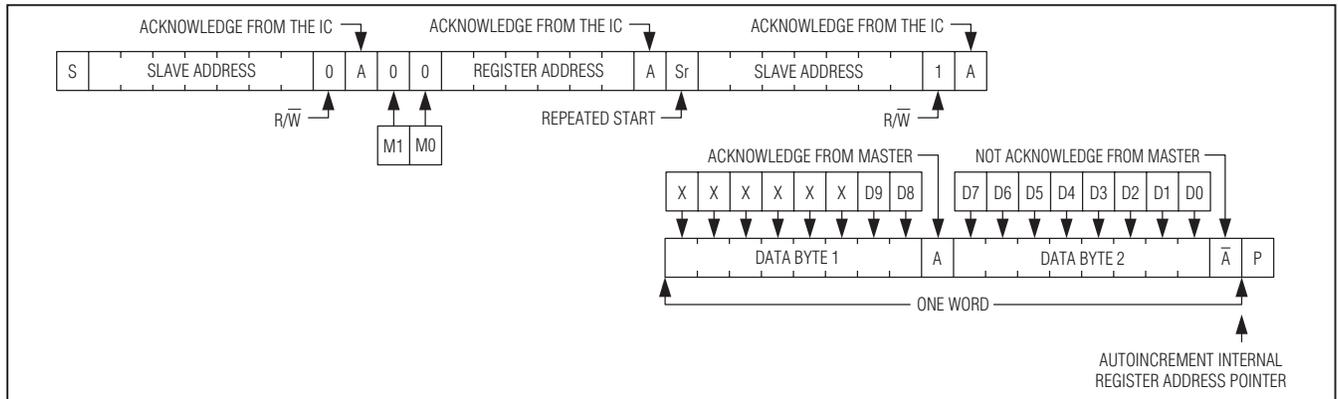


图8. 从IC读取1个数据字

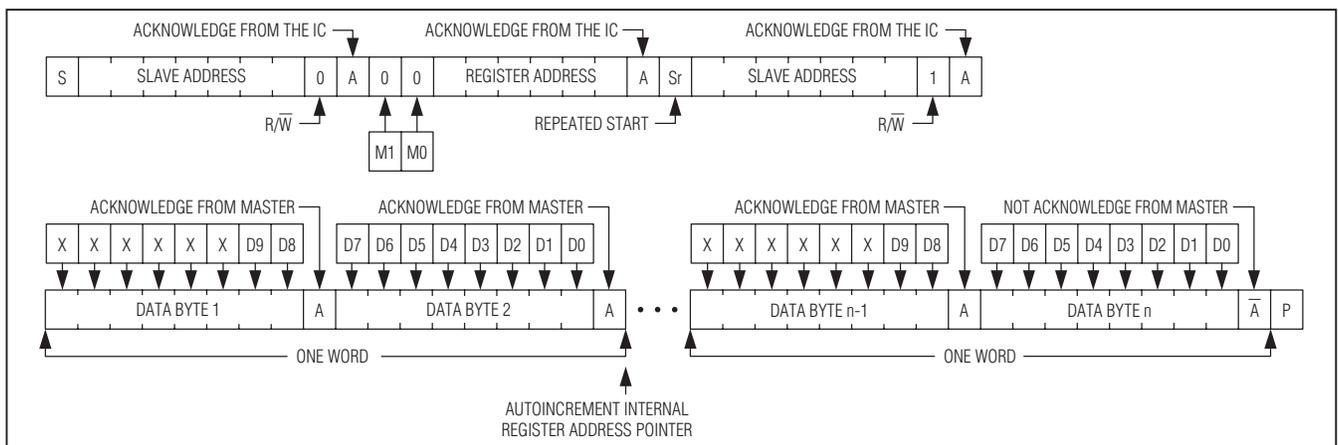


图9. 从IC读取n个字节的数据

12通道、10位可编程gamma和VCOM 基准电压源

应用信息

电源排序

AVDD1、AVDD2、AVDD_AMP和DVDD彼此独立，能够以任意顺序上电和断电。然而，只有DVDD首先上电并最后断电时，才能保证以确定的方式输出电压(图10和图11)。将AVDD2和AVDD_AMP连接至AVDD电源电压一半时可降低IC的温度。DVDD上电150ms后，可进行I²C通信。

如果没有AVDD电源电压一半的电源时，可将AVDD2和AVDD_AMP连接至LCD模块的12V电源，此时为图12所示的上电和断电顺序。由于AVDD1为内部电压基准供电，在AVDD1大于其上电复位电压之前，gamma和VCOM输出接近于地电位。

PCB布局和接地

如果IC采用回流焊或波峰焊安装，裸焊盘的接地过孔尺寸最少应为14 mil，以确保在裸焊盘上具有足够焊料。如果IC采用阻焊层安装，过孔要求则不适用。无论哪种情况，TQFN封装上的裸焊盘均通过低热阻通路电气连接到数字地和模拟地，以确保足够散热。不要在这些封装下方布线。裸焊盘的布局应采用多个小尺寸过孔，而不是单个大过孔，如图13所示。

利用多个小过孔，可将顶层和接地层之间的热阻最小化，建议采用直径为15 mil的电镀过孔。过孔应覆以焊料，以实现良好的热性能。

电源旁路

IC工作于9V至20V单模拟电源(AVDD)和2.7V至3.6V数字电源(DVDD)。用并联的0.1μF和10μF电容将AVDD旁路至AGND。采用大接地区域，确保最优性能。用0.1μF电容将DVDD旁路至AGND。0.1μF旁路电容应尽量靠近器件。MAX9679A评估板提供了经过验证的PCB布局实例。

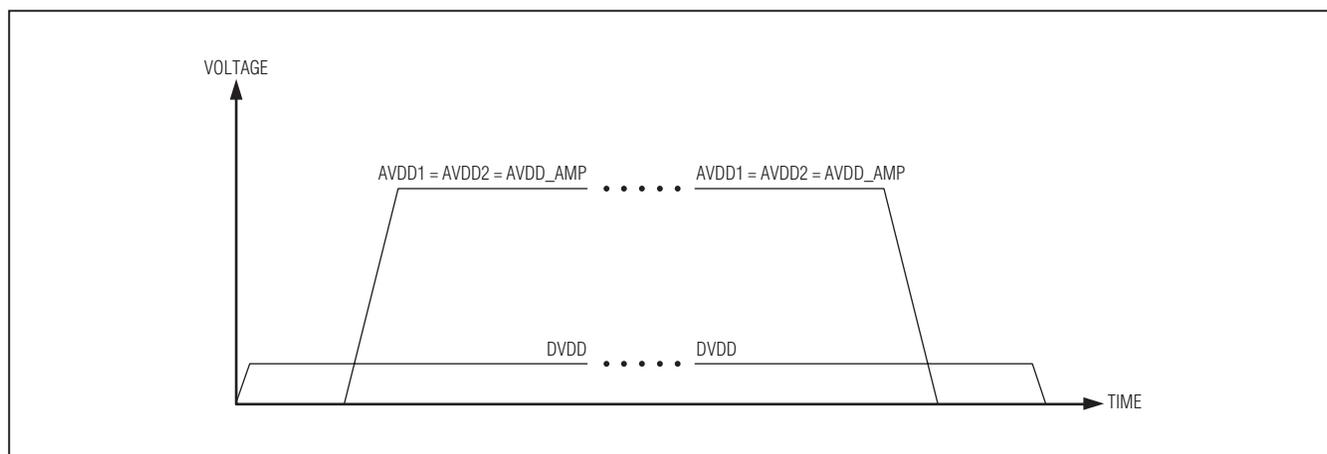


图10. 传统的上电和断电顺序

12通道、10位可编程gamma和VCOM 基准电压源

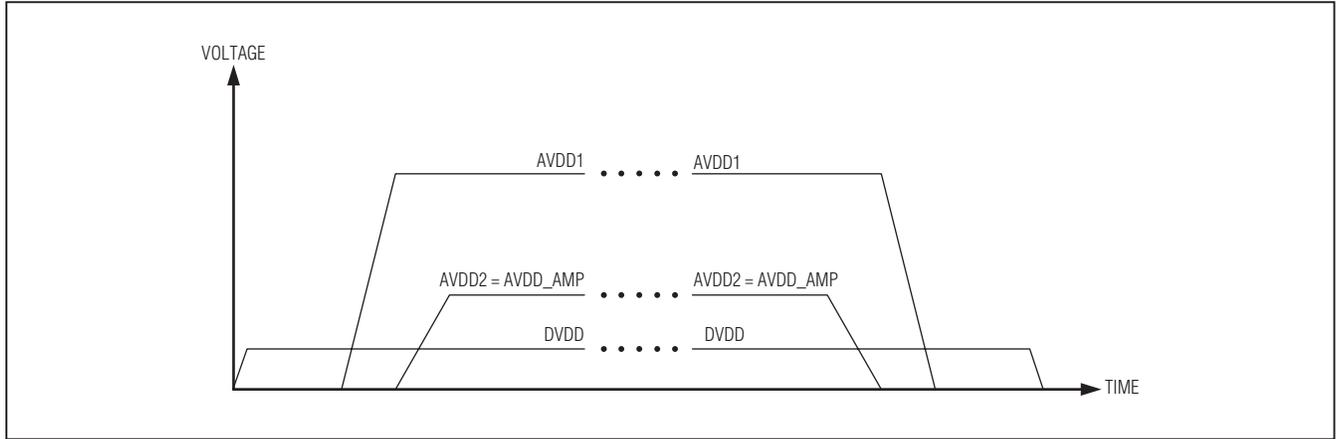


图11. AVDD2和AVDD_AMP连接至AVDD一半电源时的上电和断电顺序

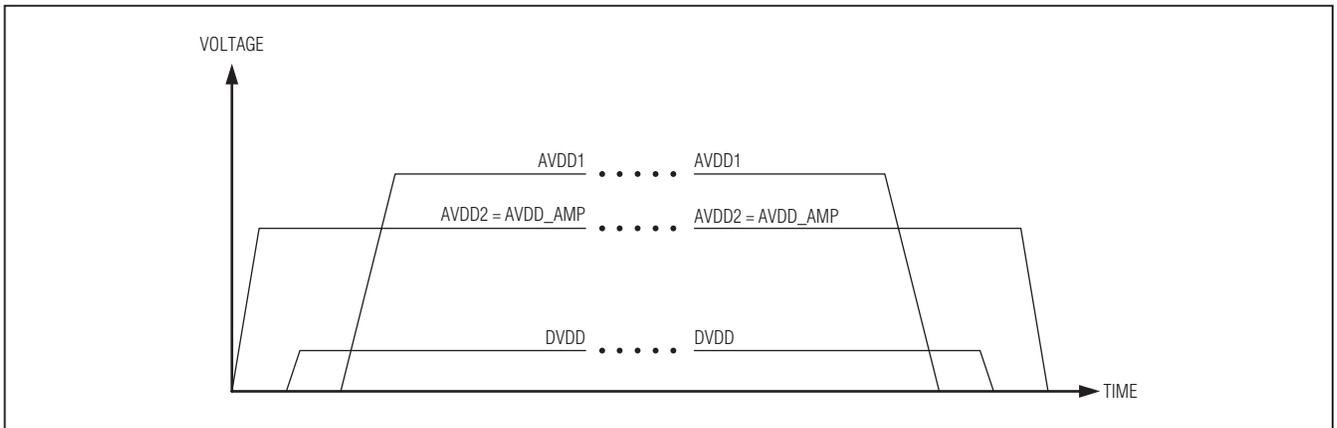


图12. AVDD2和AVDD_AMP连接至12V时的上电和断电顺序

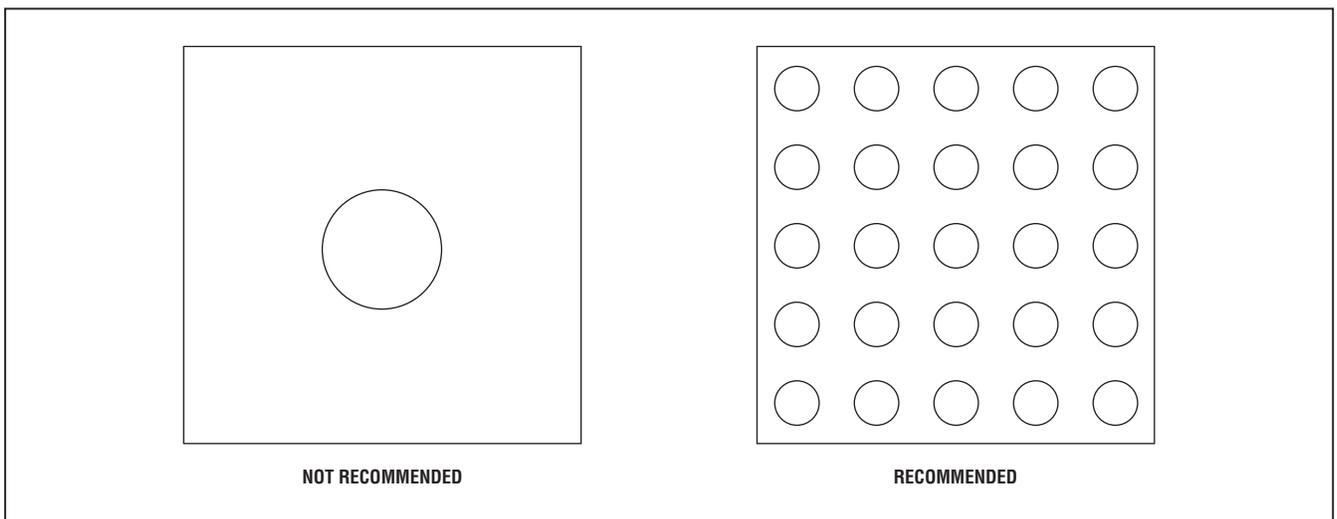


图13. 在PCB布局中，建议采用多个小尺寸过孔，而不是单个大过孔

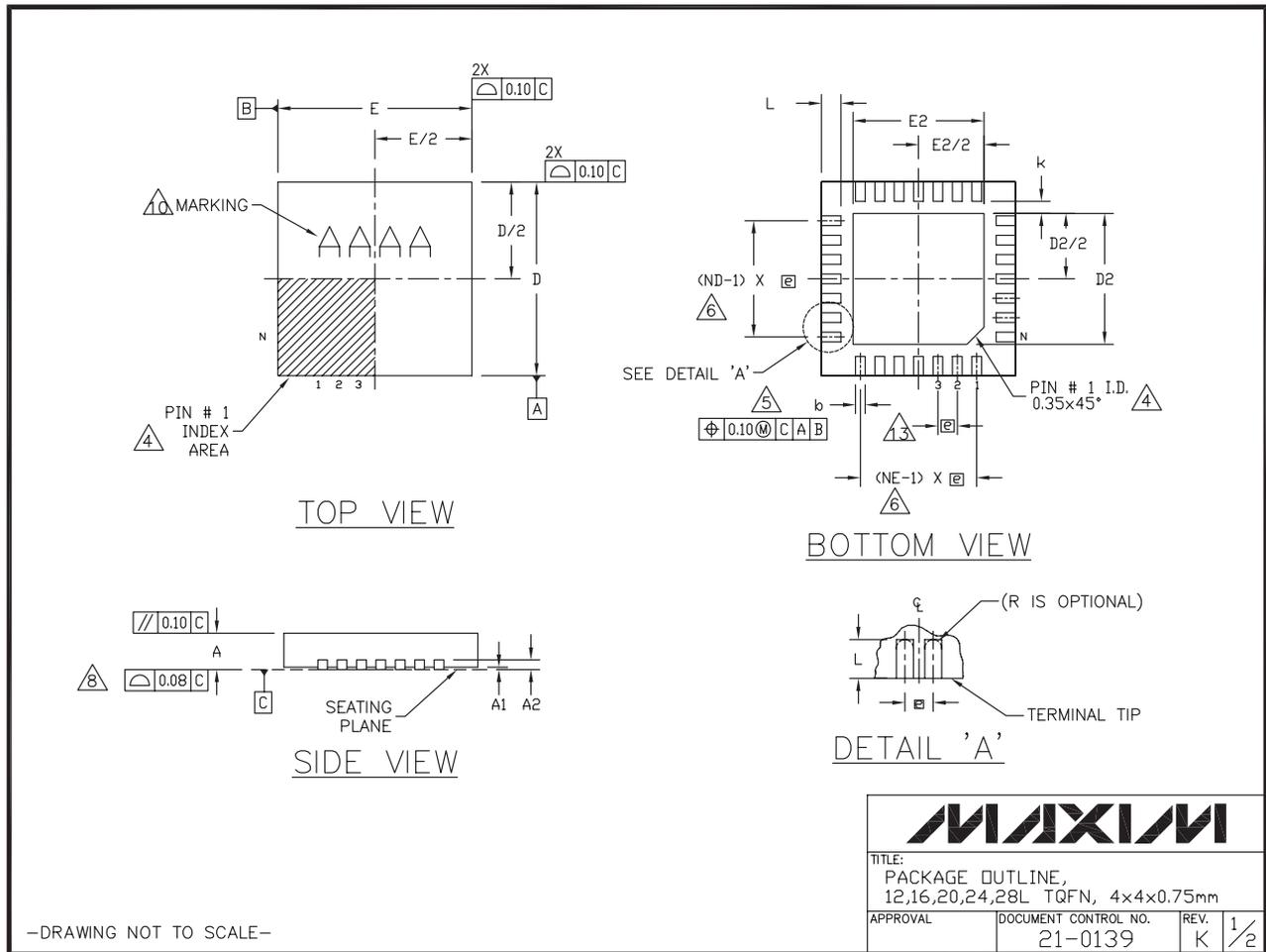
12通道、10位可编程gamma和VCOM 基准电压源

封装信息

如需最近的封装外形信息和焊盘布局(占位面积),请查询china.maxim-ic.com/packages。请注意,封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符,但封装图只与封装有关,与RoHS状态无关。

MAX9679A

封装类型	封装编码	外形编号	焊盘布局编号
24 TQFN	T2444M+1	21-0139	90-0068



12通道、10位可编程gamma和VCOM 基准电压源

封装信息(续)

如需最近的封装外形信息和焊盘布局(占位面积),请查询china.maxim-ic.com/packages。请注意,封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符,但封装图只与封装有关,与RoHS状态无关。

COMMON DIMENSIONS															
PKG REF.	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4		
	MIN.	NDM.	MAX.												
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF														
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12			16			20			24			28		
ND	3			4			5			6			7		
NE	3			4			5			6			7		
Jedec Var.	WGGB			WGGC			WGGD-1			WGGD-2			WGGE		

EXPOSED PAD VARIATIONS						
PKG. CODES	D2			E2		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63
T2444N-4	2.45	2.60	2.63	2.45	2.60	2.63
T2444M-1	2.45	2.60	2.63	2.45	2.60	2.63
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70
T2844N-1	2.65	2.70	2.75	2.65	2.70	2.75

DIMENSION VARIATIONS									
PKG. CODE	D2			E2			L		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T2044-4	2.85	2.90	2.95	2.85	2.90	2.95	0.25	0.30	0.35

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- COPLANARITY SHALL NOT EXCEED 0.08mm.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- MATERIAL MUST COMPLY WITH BANNED AND RESTRICTED SUBSTANCES SPEC # 10-0131.
- ALL DIMENSIONS ARE THE SAME FOR LEADED (-) & PbFREE (+) PACKAGE CODES.

-DRAWING NOT TO SCALE-

			
TITLE: PACKAGE OUTLINE, 12,16,20,24,28L TQFN, 4x4x0.75mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0139	REV. K	2/2

12通道、10位可编程gamma和VCOM 基准电压源

修订历史

修订号	修订日期	说明	修改页
0	7/11	最初版本。	—

MAX9679A

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **25**