

技术视点

减少基于FPGA的系统所用的电源组件

凌力尔特公司 微型模块产品市场经理 Afshin Odabaee

尽管FPGA的通用和可配置特性 对系统设计师来说很有吸引力, 但是 影响这些器件内部运行方式及其外部 接口协议的设计规则非常复杂,需要 大量的培训、参考设计评估、设计仿 真和验证。因此, FPGA 供应商提供 详细的硬件和固件支持, 以帮助系统 设计师设法应对数字领域的新挑战。 不过,模拟领域错综复杂,难以理 解,尤其在用DC/DC稳压器为内核、 I/O、存储器、时钟和其他轨供电和 提供稳定电压这一块,需要新的解决 方案。例如,今天的FPGA及支持组 件需要多个电压轨。为了高效率和以 最小的空间为每个轨供电,要求一个 DC/DC稳压器电路平均含有10个组件 (电感器、MOSFET、电容器、DC/ DC稳压器等)。仅为一个6轨FPGA供 电,也许就需要多达60个组件。除了 用料单中列出用于FPGA供电的一长 串组件以外,还有与组件插入、可靠 性、PCB复杂性以及更多因素有关的 隐藏成本。现在,是DC/DC制造商提 高产品性能标准的时候了。

管理多个电压轨

较旧的几代FPGA需要2或3个电

源轨。现在,一些高端多核器件需要 多达7个轨,既有3.3V传统电源轨, 也有最近出现的从2.8~1.0V及更低 电压的较低电压轨。此外,还要为存 储器、网络处理器、图形处理器、数 模或模数转换器,以及运算放大器和 RF IC等非FPGA器件提供了其他一些 电压轨。

确保具有多个电压轨的系统"干净"地启动,而轨之间相互没有任何冲突,这是配备排序和跟踪功能的DC/DC稳压器的关键任务。简单地说,每个稳压器必须能够跟踪其他稳压器的输出电压。好消息是,从几年前开始,FPGA就不需要对其多个轨进行任何排序了。不过,系统内跨不同部分的几个电压的顺序斜坡上升或斜坡下降仍然是需要的,以防止电压轨变化太快或太慢时可能发生的锁断。

过去,电源轨的跟踪和排序任务 由单独的电源管理IC完成。今天,设 计师要求排序和跟踪功能嵌入到稳压 器中,尤其是当稳压器必须位于系统 的不同角落时,更是这样。

降低电压纹波噪声和电容器要求

在非便携式应用中,随着对压降

和电流要求的提高,在选择DC/DC稳 压器时,散热和运行效率也变成了更 加重要的因素。在便携式应用中,尽 管每个轨的负载电流较低,但是在节 省电池能量和简化便携式产品的热量 管理方面,运行和备用效率仍然是重 要因素。

无论是在便携式还是非便携式应用中,尤其是对于大功率需求来说,与线性稳压器相比,开关模式DC/DC稳压器可提供较高性能的解决方案。例如,一个开关稳压器从3.3V输入电源、以90%的效率提供1.2V/5A,相比之下线性稳压器效率为36%,此外,开关模式稳压器消耗 0.7W功率,而线性稳压器消耗10.5W。

另一方面,由于其固有的开关运行模式,开关稳压器引入开关噪声和更高的输出纹波噪声(输出电压峰值至峰值纹波)。不幸的是,新型FPGA的较低电压轨对电源"噪声"的承受能力较低。为了减轻纹波噪声,可以给电路增加更多的输入和输出电容器,以降低峰峰值纹波电压。不过,降低开关噪声更具有挑战性。一种可能的方法是,让DC/DC稳压器的运行频率与一个外部时钟同步,该外部



技术视点

时钟迫使稳压器在一个设定的频率范围内运行,这些频率的选择原则是: 对系统中其他噪声敏感器件的干扰最小。当几个开关模式稳压器都同步至一个对系统其余部分很安全的时钟频率时,这种方法尤其有效。

这些方法有助于设计较低噪声的 开关模式负载点稳压器,不过,如果 .DC/DC稳压器是从零开始以合适的 架构、功能和布局设计的,那么噪声 问题可以极大地减轻。这样的稳压器 最大限度地减轻了对电容器、滤波和 EMI(电磁干扰)屏蔽的依赖。

降低高度以实现更好的空气流动

人们迫切需要缩小基于FPGA的系统尺寸,同时要增加功能、存储器存储容量或计算功率,这促使设计师改进用来冷却组件的方法。一种简单的方法是,在组件上方提供高效率的空气流动。高的组件遮挡了FPGA或存储器IC等上方的空气流动。在预制DC/DC负载点稳压器的情况下,遮挡非常严重,因为这些器件的高度达到了FPGA和其他IC高度的6~10倍。

在从封装顶部高效率散热方面, FPGA的纤巧BGA封装极其有用。当 预制DC/DC稳压器等较高的器件阻 碍空气流动并在其附近的组件上投下 "阴影"时,这种好处就减小了。

少用50%的组件:三输出和双输出微型模块稳压器

一个新款和具有多个输出和输入

的DC/DC微型模块(μ Module)稳压器系统级产品系列被设计为不仅可减少组件数量,而且可降低与组件插入PCB有关的成本、消除布局错误并提供一个已经做好的完整解决方案,从而减轻了任何数字系统设计师的工作负担。

就FPGA和基于FPGA的系统所使用的DC/DC稳压器电路而言,与分立式解决方案相比,除了材料成本降低50%,所占用的PCB面积也减小了10%,这个系列的多个输出DC/DC微型模块稳压器都有以下优势:

1电流模式架构可以非常精确地逐 个脉冲地输出负载电流;

2对输出进行均流的功能提高了单 个微型模块稳压器的输出功率;

3微型模块至微型模块器件的输出 均流功能进一步提高了输出功率;

4分享输入功率,例如,双通道 8A LTM4616可以同时由3.3V和5V轨 供电,如果一个输入电源无法提供充 足的功率时,可同时分享两个单独输 入电源的功率。

另外,这个系列的双通道和三输 出DC/DC微型模块稳压器解决了之前 提到的一些问题:

● 管理多个FPGA或系统轨

这些DC/DC微型模块器件具有跟 踪和/或排序功能,以正确启动具电源 排序限制的系统或使其停机。

降低电压纹波噪声和对电容器 的要求 每个微型模块器件都含有内部输出和输入旁路电容器。此外,每个器件用非常低ESR的输出电容器都可以稳定,因此用户可以选择输出电容器的类型和值,以优化输出纹波(有时称为"噪声")。

● 降低器件高度以使空气更好地 流通

这个系列的双通道和三输出微型 模块稳压器高度仅为2.8mm,允许空 气顺利流动,可以更好地去除稳压器 及其附近组件的热量。



图1 三输出LTM4615是一个完整的封装系统

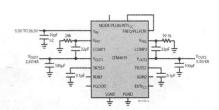


图2 双输出LTM4619从高达26.5V的输入 电源提供4A电流

这个系列的成员之一是LTM4615,该器件是一个完整的三输出DC/DC微型模块稳压器系统,含有两个4A开关模式稳压器和一个1.5A的非常低压差(VLDO)稳压器,采用纤巧15mm×15mm×2.8mm表面贴装封装。两个开关稳压器中每一个的稳定输出电压都可在0.8~V的范围内调节,第三个输出可在0.4~2.6V的范围内调节,这适合为新一代较低

(下转第33页)





(上接第30页)

电压、多轨、尺寸非常小的数字IC供

可用高达26.5V的输入电源工作。表1

稳压器系列的所有成员。

电。另一个产品是LTM4619,该器件

列出了这个双通道和三通道微型模块

表1 三通道和双通道DC/DC微型模块稳压器

	V_{IN}	V _{IN}	V _{out}	V _{OUT}	输出		跟踪		均流		
器件型号	最小值	最大值	最小值	最大值	电流	PLL	裕度	远端	封装尺寸	LGA	注释
	(V)	(V)	(V)	(V)	(A)		调节	取样	(mm)	19	
双通道和三通道	降压型稳压器										
LTM4614 (双通道)	2.375	5.5	0.8	5	4, 4				多达两个通道	$15 \times 15 \times 2.8$	双通道 4A (单通道8A, 见 LTM4608A)
ĽTM4615 (三通道)	2.375	5.5	0.8	5	4, 4,					15×15×2.8	三通道:两个 4A 开关稳压器和一个 1.5A 线性稳压器
LTM4619 (双通道)	4.5	26.5	0.8	5	4, 4				-	$15 \times 15 \times 2.8$	两相工作,以使输 入电容最小
LTM4616 (双通道)	2.7	5.5	0.6	5	8, 8				多达两个 通道	$15 \times 15 \times 2.8$	双通道8A 或单通道16A